

16

R5R0C00 群

硬件手册

瑞萨 16 位单片机

Hardware Manual

Keep safety first in your circuit designs!

1. Renesas Technology Corp. puts the maximum effort into making semiconductor products better and more reliable, but there is always the possibility that trouble may occur with them. Trouble with semiconductors may lead to personal injury, fire or property damage.
Remember to give due consideration to safety when making your circuit designs, with appropriate measures such as (i) placement of substitutive, auxiliary circuits, (ii) use of nonflammable material or (iii) prevention against any malfunction or mishap.

Notes regarding these materials

1. These materials are intended as a reference to assist our customers in the selection of the Renesas Technology Corp. product best suited to the customer's application; they do not convey any license under any intellectual property rights, or any other rights, belonging to Renesas Technology Corp. or a third party.
2. Renesas Technology Corp. assumes no responsibility for any damage, or infringement of any third-party's rights, originating in the use of any product data, diagrams, charts, programs, algorithms, or circuit application examples contained in these materials.
3. All information contained in these materials, including product data, diagrams, charts, programs and algorithms represents information on products at the time of publication of these materials, and are subject to change by Renesas Technology Corp. without notice due to product improvements or other reasons. It is therefore recommended that customers contact Renesas Technology Corp. or an authorized Renesas Technology Corp. product distributor for the latest product information before purchasing a product listed herein.
The information described here may contain technical inaccuracies or typographical errors. Renesas Technology Corp. assumes no responsibility for any damage, liability, or other loss rising from these inaccuracies or errors.
Please also pay attention to information published by Renesas Technology Corp. by various means, including the Renesas Technology Corp. Semiconductor home page (<http://www.renesas.com>).
4. When using any or all of the information contained in these materials, including product data, diagrams, charts, programs, and algorithms, please be sure to evaluate all information as a total system before making a final decision on the applicability of the information and products. Renesas Technology Corp. assumes no responsibility for any damage, liability or other loss resulting from the information contained herein.
5. Renesas Technology Corp. semiconductors are not designed or manufactured for use in a device or system that is used under circumstances in which human life is potentially at stake. Please contact Renesas Technology Corp. or an authorized Renesas Technology Corp. product distributor when considering the use of a product contained herein for any specific purposes, such as apparatus or systems for transportation, vehicular, medical, aerospace, nuclear, or undersea repeater use.
6. The prior written approval of Renesas Technology Corp. is necessary to reprint or reproduce in whole or in part these materials.
7. If these products or technologies are subject to the Japanese export control restrictions, they must be exported under a license from the Japanese government and cannot be imported into a country other than the approved destination.
Any diversion or reexport contrary to the export control laws and regulations of Japan and/or the country of destination is prohibited.
8. Please contact Renesas Technology Corp. for further details on these materials or the products contained therein.

注意

本文只是参考译文，前页所载英文具有正式效力。

请遵循安全第一进行电路设计

1. 虽然瑞萨科技尽力提高半导体产品的质量和可靠性，但是半导体产品也可能发生故障。半导体的故障可能导致人身伤害、火灾事故以及财产损害。在电路设计时，请充分考虑安全性，采用合适的如冗余设计、利用非易燃材料以及故障或者事故防止等的安全设计方法。

关于利用本资料时的注意事项

1. 本资料是为了让用户根据用途选择合适的瑞萨科技产品的参考资料，不转让属于瑞萨科技或者第三者所有的知识产权和其它权利的许可。
2. 对于因使用本资料所记载的产品数据、图、表、程序、算法以及其它应用电路的例子而引起的损害或者对第三者的权力的侵犯，瑞萨科技不承担责任。
3. 本资料所记载的产品数据、图、表、程序、算法以及其它所有信息均为本资料发行时的信息，由于改进产品或者其它原因，本资料记载的信息可能变动，恕不另行通知。在购买本资料所记载的产品时，请预先向瑞萨科技或者经授权的瑞萨科技产品经销商确认最新信息。
本资料所记载的信息可能存在技术不准确或者印刷错误。因这些错误而引起的损害、责任问题或者其它损失，瑞萨科技不承担责任。
同时也请通过各种方式注意瑞萨科技公布的信息，包括瑞萨科技半导体网站。
(<http://www.renesas.com>)
4. 在使用本资料所记载部分或者全部数据、图、表、程序以及算法等信息时，在最终做出有关信息和产品是否适用的判断前，务必对作为整个系统的所有信息进行评价。由于本资料所记载的信息而引起的损害、责任问题或者其它损失，瑞萨科技不承担责任。
5. 瑞萨科技的半导体产品不是为在可能和人命相关的环境下使用的设备或者系统而设计和制造的产品。在研讨将本资料所记载的产品用于运输、机动车辆、医疗、航空宇宙用、原子能控制、海底中继器的设备或者系统等特殊用途时，请与瑞萨科技或者经授权的瑞萨产品经销商联系。
6. 未经瑞萨科技的书面许可，不得翻印或者复制全部或者部分资料的内容。
7. 如果本资料所记载的某产品或者技术内容受日本出口管理限制，必须在得到日本政府的有关部门许可后才能出口，并且不准进口到批准目的地国家以外的国家。
禁止违反日本和（或者）目的地国家的出口管理法和法规的任何转卖、挪用或者再出口。
8. 如果需要了解本资料所记载的信息或者产品的详细，请与瑞萨科技联系。

本手册的使用方法

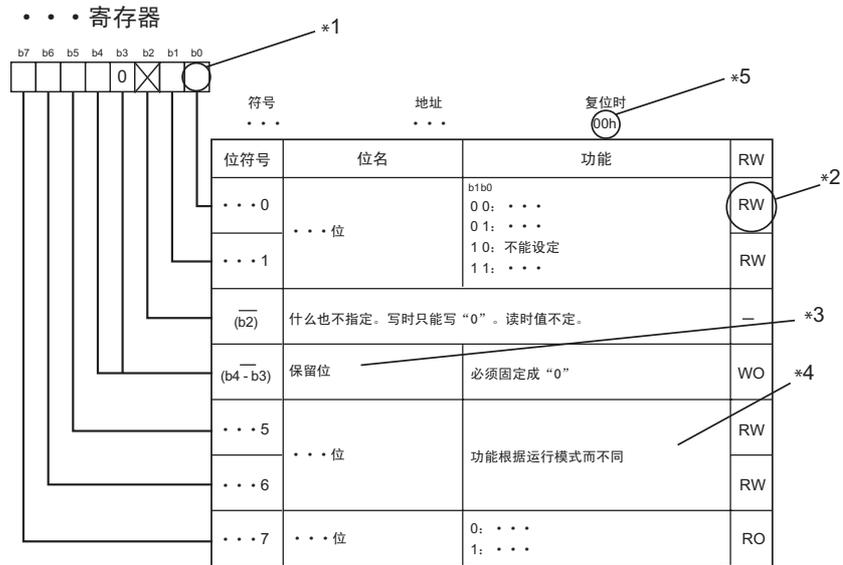
1. 对象

本手册是R5R0C00群的硬件手册。

在使用本手册时，需要具备电路、逻辑电路以及单片机的基础知识。

2. 寄存器图表的阅读方法

说明在寄存器图表中使用的符号和用语：



*1

空白：按用途，置“0”或“1”。

0：置“0”。

1：置“1”。

×：什么也不指定。

*2

RW：可读，可写。

RO：可读，写数据无效。

WO：可写，不能读取位的状态。

-：什么也不指定。

*3

- 保留位

保留位，必须写指定值。

*4

- 什么也不指定

对该位，什么也不指定。根据将来外围功能的发展，可能出现新的功能。写数据时只能写“0”。

- 不能设定

不保证设定后的运行。

- 功能根据运行模式而不同

位功能根据外围功能的模式发生变化，请参照各模式的寄存器图表。

目 录

地址-页速查表.....	B-1
第 1 章 概要	1
1.1 应用	1
1.2 性能概要.....	2
1.3 框图	3
1.4 产品一览.....	4
1.5 管脚连接图.....	5
1.6 管脚功能说明.....	6
第 2 章 中央处理器 (CPU)	9
2.1 数据寄存器 (R0、R1、R2、R3)	10
2.2 地址寄存器 (A0、A1)	10
2.3 帧基址寄存器 (FB)	10
2.4 中断表寄存器 (INTB)	10
2.5 程序计数器 (PC)	10
2.6 用户堆栈指针 (USP) 和中断堆栈指针 (ISP)	10
2.7 静态基址寄存器 (SB)	10
2.8 标志寄存器 (FLG)	10
2.8.1 进位标志 (C 标志)	10
2.8.2 调试标志 (D 标志)	10
2.8.3 零标志 (Z 标志)	10
2.8.4 符号标志 (S 标志)	10
2.8.5 寄存器组指定标志 (B 标志)	10
2.8.6 溢出标志 (O 标志)	11
2.8.7 中断允许标志 (I 标志)	11
2.8.8 堆栈指针指定标志 (U 标志)	11
2.8.9 处理器中断优先级 (IPL)	11
2.8.10 保留位.....	11
第 3 章 存储器.....	13
3.1 R5R0C00群.....	13
第 4 章 SFR	15
第 5 章 可编程输入/输出端口	19
5.1 可编程输入/输出端口的功能.....	19
5.2 对外围功能的影响.....	19
5.3 可编程输入/输出端口以外的管脚.....	20
5.4 端口的设定.....	27
5.5 未使用管脚的处理.....	32
第 6 章 复位	33

6.1	硬件复位.....	35
6.1.1	电源稳定的情况.....	35
6.1.2	接通电源的情况.....	35
6.2	监视定时器复位.....	37
6.3	软件复位.....	37
第 7 章	处理器模式	39
7.1	处理器模式的种类.....	39
第 8 章	总线控制	41
第 9 章	时钟发生电路	43
9.1	主时钟.....	49
9.2	内部振荡器时钟.....	50
9.2.1	低速内部振荡器时钟.....	50
9.2.2	高速内部振荡器时钟.....	50
9.3	CPU时钟和外围功能时钟.....	51
9.3.1	系统时钟.....	51
9.3.2	CPU 时钟.....	51
9.3.3	外围功能时钟 (f1、f2、f4、f8、f32).....	51
9.3.4	fRING 和 fRING128.....	51
9.3.5	fRING-fast.....	51
9.3.6	fRING-S.....	51
9.4	功率控制.....	52
9.4.1	通常运行模式.....	52
9.4.2	等待模式.....	53
9.4.3	停止模式.....	55
9.5	振荡停止检测功能.....	57
9.5.1	振荡停止检测功能的使用方法.....	57
9.6	时钟发生电路的使用注意事项.....	59
9.6.1	停止模式和等待模式.....	59
9.6.2	振荡停止检测功能.....	59
9.6.3	振荡电路常数.....	59
9.6.4	高速内部振荡器时钟.....	59
第 10 章	保护	61
第 11 章	中断	63
11.1	中断概要.....	63
11.1.1	中断分类.....	63
11.1.2	软件中断.....	64
11.1.3	特殊中断.....	65
11.1.4	外围功能中断.....	65
11.1.5	中断和中断向量.....	66
11.1.6	中断控制.....	68
11.2	$\overline{\text{INT}}$ 中断.....	77
11.2.1	$\overline{\text{INT0}}$ 中断.....	77
11.2.2	$\overline{\text{INT0}}$ 输入滤波器.....	78
11.2.3	$\overline{\text{INT1}}$ 中断.....	79

11.2.4	$\overline{\text{INT3}}$ 中断	80
11.3	键输入中断.....	82
11.4	地址一致中断.....	84
11.5	中断的使用注意事项.....	86
11.5.1	地址 00000h 的读取	86
11.5.2	SP 的设定	86
11.5.3	外部中断和键输入中断	86
11.5.4	监视定时器中断	86
11.5.5	中断源的更改	87
11.5.6	中断控制寄存器的更改	88
第 12 章	监视定时器	89
12.1	计数源保护模式无效时	92
12.2	计数源保护模式有效时	93
第 13 章	定时器.....	95
13.1	定时器X.....	96
13.1.1	定时器模式	99
13.1.2	脉冲输出模式	100
13.1.3	事件计数器模式	102
13.1.4	脉宽测定模式	103
13.1.5	脉冲周期测定模式	106
13.1.6	定时器 X 的使用注意事项	109
13.2	定时器Z.....	110
13.2.1	定时器模式	115
13.2.2	可编程波形发生模式	117
13.2.3	可编程单触发发生模式	120
13.2.4	可编程等待单触发发生模式	123
13.2.5	定时器 Z 的使用注意事项	126
13.3	定时器C.....	127
13.3.1	输入捕捉模式	133
13.3.2	输出比较模式	135
13.3.3	定时器 C 的使用注意事项	137
第 14 章	串行接口	139
14.1	时钟同步串行I/O模式	144
14.1.1	极性选择功能	147
14.1.2	LSB 先发送或者 MSB 先发送的选择	147
14.1.3	连续接收模式	148
14.2	时钟异步串行I/O (UART) 模式.....	149
14.2.1	CNTR0 管脚选择功能	152
14.2.2	位速率	153
14.3	串行接口的使用注意事项.....	154
第 15 章	A/D 转换器.....	155
15.1	单次模式.....	159
15.2	重复模式.....	161
15.3	采样和保持.....	163
15.4	A/D转换周期数.....	163

15.5	模拟输入内部等效电路.....	164
15.6	注入电流旁路电路.....	165
15.7	A/D转换时传感器的输出阻抗.....	166
15.8	A/D转换器的使用注意事项.....	168
第 16 章	闪存.....	169
16.1	概要.....	169
16.2	存储器的配置.....	170
16.3	闪存改写的禁止功能.....	171
16.3.1	ID 码的检查功能.....	171
16.3.2	ROM 码的保护功能.....	172
16.4	CPU改写模式.....	173
16.4.1	EW0 模式.....	174
16.4.2	EW1 模式.....	174
16.4.3	软件命令.....	183
16.4.4	状态寄存器.....	187
16.4.5	全状态检查.....	188
16.5	标准串行输入/输出模式.....	190
16.5.1	ID 码检查功能.....	190
16.6	并行输入/输出模式.....	193
16.6.1	ROM 码保护功能.....	193
16.7	闪存的使用注意事项.....	194
16.7.1	CPU 改写模式.....	194
第 17 章	电特性.....	197
第 18 章	使用注意事项.....	209
18.1	时钟发生电路的使用注意事项.....	209
18.1.1	停止模式和等待模式.....	209
18.1.2	振荡停止检测功能.....	209
18.1.3	振荡电路常数.....	209
18.1.4	高速内部振荡器时钟.....	209
18.2	中断的使用注意事项.....	210
18.2.1	地址 00000h 的读取.....	210
18.2.2	SP 的设定.....	210
18.2.3	外部中断和键输入中断.....	210
18.2.4	监视定时器中断.....	210
18.2.5	中断源的更改.....	211
18.2.6	中断控制寄存器的更改.....	212
18.3	定时器.....	213
18.3.1	定时器 X 的使用注意事项.....	213
18.3.2	定时器 Z 的使用注意事项.....	214
18.3.3	定时器 C 的使用注意事项.....	214
18.4	串行接口的使用注意事项.....	215
18.5	闪存的使用注意事项.....	216
18.5.1	CPU 改写模式.....	216
18.6	有关噪声的注意事项.....	218
18.6.1	作为噪声和闩锁对策, 在 VCC 管脚和 VSS 管脚之间插入旁路电容.....	218
18.6.2	端口控制寄存器的噪声误动作对策.....	218

第 19 章 On-chip 调试器的注意事项.....	219
附录 1. 外形尺寸图.....	221
附录 2. 和 on-chip 调试仿真器的连接例.....	223
附录 3. 振荡评价电路例.....	225
索引.....	227

地址-页速查表

地址	寄存器	符号	记载页
0000h			
0001h			
0002h			
0003h			
0004h	处理器模式寄存器0	PM0	50
0005h	处理器模式寄存器1	PM1	51
0006h	系统时钟控制寄存器0	CM0	55
0007h	系统时钟控制寄存器1	CM1	56
0008h			
0009h	地址一致中断允许寄存器	AIER	93
000Ah	保护寄存器	PRCR	70
000Bh			
000Ch	振荡停止检测寄存器	OCD	57
000Dh	监视定时器复位寄存器	WDTR	99
000Eh	监视定时器开始寄存器	WDTS	99
000Fh	监视定时器控制寄存器	WDC	98
0010h	地址一致中断寄存器0	RMAD0	93
0011h			
0012h			
0013h			
0014h	地址一致中断寄存器1	RMAD1	93
0015h			
0016h			
0017h			
0018h			
0019h			
001Ah			
001Bh			
001Ch	计数源保护模式寄存器	CSPR	99
001Dh			
001Eh	INT0输入滤波器选择寄存器	INT0F	85
001Fh			
0020h	高速内部振荡器控制寄存器0	HRA0	58
0021h	高速内部振荡器控制寄存器1	HRA1	58
0022h	高速内部振荡器控制寄存器2	HRA2	58
0023h			
0024h			
0025h			
0026h			
0027h			
0028h			
0029h			
002Ah			
002Bh			
002Ch			
002Dh			
002Eh			
002Fh			

地址	寄存器	符号	记载页
0030h			
0031h	电压检测寄存器1	VCA1	42
0032h	电压检测寄存器2	VCA2	42
0033h			
0034h			
0035h			
0036h	电压监视1电路控制寄存器	VW1C	43
0037h	电压监视2电路控制寄存器	VW2C	44
0038h			
0039h			
003Ah			
003Bh			
003Ch			
003Dh			
003Eh			
003Fh			
0040h			
0041h			
0042h			
0043h			
0044h			
0045h			
0046h			
0047h			
0048h			
0049h			
004Ah			
004Bh			
004Ch			
004Dh	键输入中断控制寄存器	KUPIC	76
004Eh	A/D转换中断控制寄存器	ADIC	76
004Fh	SSU中断控制寄存器/IC中断控制寄存器	SSUAIC2AIC	76
0050h	比较1中断控制寄存器	CMP1IC	76
0051h	UART0发送中断控制寄存器	S0TIC	76
0052h	UART0接收中断控制寄存器	S0RIC	76
0053h	UART1发送中断控制寄存器	S1TIC	76
0054h	UART1接收中断控制寄存器	S1RIC	76
0055h			
0056h	定时器X中断控制寄存器	TXIC	76
0057h			
0058h	定时器Z中断控制寄存器	TZIC	76
0059h	INT1中断控制寄存器	INT1IC	76
005Ah	INT3中断控制寄存器	INT3IC	76
005Bh	定时器C中断控制寄存器	TCIC	76
005Ch	比较0中断控制寄存器	CMP0IC	76
005Dh	INT0中断控制寄存器	INT0IC	77
005Eh			
005Fh			

注1. 空白部分全部为保留区，不能存取。

地址-页速查表

地址	寄存器	符号	记载页
0060h			
0061h			
0062h			
0063h			
0064h			
0065h			
0066h			
0067h			
0068h			
0069h			
006Ah			
006Bh			
006Ch			
006Dh			
006Eh			
006Fh			
0070h			
0071h			
0072h			
0073h			
0074h			
0075h			
0076h			
0077h			
0078h			
0079h			
007Ah			
007Bh			
007Ch			
007Dh			
007Eh			
007Fh			
0080h	定时器Z模式寄存器	TZMR	118
0081h			
0082h			
0083h			
0084h	定时器Z波形输出控制寄存器	PUM	120
0085h	预定标器Z寄存器	PREZ	119
0086h	定时器Z次寄存器	TZSC	119
0087h	定时器Z主寄存器	TZPR	119
0088h			
0089h			
008Ah	定时器Z输出控制寄存器	TZOC	120
008Bh	定时器X模式寄存器	TXMR	104
008Ch	预定标器X寄存器	PREX	105
008Dh	定时器X寄存器	TX	105
008Eh	定时器计数源设定寄存器	TCSS	105、121
008Fh			

注1. 空白部分全部为保留区，不能存取。

地址	寄存器	符号	记载页
0090h	定时器C寄存器	TC	136
0091h			
0092h			
0093h			
0094h			
0095h			
0096h	外部输入允许寄存器	INTEN	85
0097h			
0098h	键输入允许寄存器	KIEN	91
0099h			
009Ah	定时器C控制寄存器0	TCC0	137
009Bh	定时器C控制寄存器1	TCC1	138
009Ch	捕捉、比较0寄存器	TM0	136
009Dh			
009Eh	比较1寄存器	TM1	136
009Fh			
00A0h	UART0发送/接收模式寄存器	U0MR	148
00A1h	UART0位速率寄存器	U0BRG	147
00A2h	UART0发送缓冲寄存器	U0TB	147
00A3h			
00A4h	UART0发送/接收控制寄存器0	U0C0	148
00A5h	UART0发送/接收控制寄存器1	U0C1	149
00A6h	UART0接收缓冲寄存器	U0RB	147
00A7h			
00A8h	UART1发送/接收模式寄存器	U1MR	148
00A9h	UART1位速率寄存器	U1BRG	147
00AAh	UART1发送缓冲寄存器	U1TB	147
00ABh			
00ACh	UART1发送/接收控制寄存器0	U1C0	148
00ADh	UART1发送/接收控制寄存器1	U1C1	149
00AEh	UART1接收缓冲寄存器	U1RB	147
00AFh			
00B0h	UART发送/接收控制寄存器2	UCON	149
00B1h			
00B2h			
00B3h			
00B4h			
00B5h			
00B6h			
00B7h			
00B8h	SS控制寄存器H/IIC总线控制寄存器1	SSCRH/ICCR1	164、194
00B9h	SS控制寄存器L/IIC总线控制寄存器2	SSCRL/ICCR2	165、195
00BAh	SS模式寄存器/IIC总线模式寄存器	SSMR/ICMR	166、196
00BBh	SS允许寄存器/IIC中断允许寄存器	SSER/ICIER	167、197
00BCh	SS状态寄存器/IIC总线状态寄存器	SSSR/ICSR	168、198
00BDh	SS模式寄存器2/从属地址寄存器	SSMR2/SAR	169、199
00BEh	SS发送数据寄存器/IIC总线发送数据寄存器	SSTRD/ICDRT	170、199
00BFh	SS接收数据寄存器/IIC总线接收数据寄存器	SSRRD/ICDRR	170、199

地址-页速查表

地址	寄存器	符号	记载页
00C0h 00C1h	A/D寄存器	AD	228
00C2h			
00C3h			
00C4h			
00C5h			
00C6h			
00C7h			
00C8h			
00C9h			
00CAh			
00CBh			
00CCh			
00CDh			
00CEh			
00CFh			
00D0h			
00D1h			
00D2h			
00D3h			
00D4h	A/D控制寄存器2	ADCON2	228
00D5h			
00D6h	A/D控制寄存器0	ADCON0	227
00D7h	A/D控制寄存器1	ADCON1	227
00D8h			
00D9h			
00DAh			
00DBh			
00DCh			
00DDh			
00DEh			
00DFh			
00E0h			
00E1h	端口P1寄存器	P1	25
00E2h			
00E3h	端口P1方向寄存器	PD1	25
00E4h			
00E5h	端口P3寄存器	P3	25
00E6h			
00E7h	端口P3方向寄存器	PD3	25
00E8h	端口P4寄存器	P4	26
00E9h			
00EAh	端口P4方向寄存器	PD4	25
00EBh			
00ECh			
00EDh			
00EEh			
00EFh			

注 1. 空白部分、0100h~01AFh 地址和 01C0h~02FFh 地址为保留区，不能存取。

地址	寄存器	符号	记载页
00F0h			
00F1h			
00F2h			
00F3h			
00F4h			
00F5h			
00F6h			
00F7h			
00F8h	端口模式寄存器	PMR	26, 170, 200
00F9h			
00FAh			
00FBh			
00FCh	上拉控制寄存器0	PUR0	27
00FDh	上拉控制寄存器1	PUR1	27
00FEh	端口P1驱动能力控制寄存器	DRR	27
00FFh	定时器C输出控制寄存器	TCOUT	139
01B0h			
01B1h			
01B2h			
01B3h	快速擦写存储器控制寄存器4	FMR4	248
01B4h			
01B5h	快速擦写存储器控制寄存器1	FMR1	247
01B6h			
01B7h	快速擦写存储器控制寄存器0	FMR0	246
01B8h			
01B9h			
01BAh			
01BBh			
01BCh			
01BDh			
01BEh			
01BFh			

0FFFh	选项功能选择寄存器	OFS	98、241
-------	-----------	-----	--------

第1章 概要

本单片机是采用高性能硅栅 CMOS 工艺以及装载 R8C/Tiny 系列 CPU 内核的单芯片微型计算机，封装于 20 管脚塑模 LSSOP。该单芯片微型计算机既有高功能指令又有高效率指令，并且具有 1M 字节的地址空间和高速执行指令的能力。

1.1 应用

家电、办公设备、住宅设备（传感器、保安系统）、一般工业、声频以及其它。

1.2 性能概要

R5R0C00 群的性能概要如表 1.1 所示。

表 1.1 R5R0C00 群的性能概要

项目	性能	
CPU	基本指令数	89条指令
	最短指令执行时间	50ns (f(XIN)=20MHz、VCC=3.0~5.5V) 100ns (f(XIN)=10MHz、VCC=2.7~5.5V)
	运行模式	单芯片
	地址空间	1M字节
	存储器容量	参照表1.2 R5R0C00群产品一览表。
外围功能	端口	输入/输出: 13个 (含LED驱动端口) 输入: 3个
	LED驱动端口	输入/输出: 4个
	定时器	定时器X: 8位×1个通道、定时器Z: 8位×1个通道 (各定时器: 内有8位预定标器) 定时器C: 16位×1个通道 (输入捕捉电路、输出比较电路)
	串行接口	1个通道 时钟同步串行I/O、UART
	比较器	1位: 1个电路、4个通道
	监视定时器	15位×1个通道 (内有预定标器) 可选择复位启动功能, 计数源保护模式
	中断	内部: 7个中断源、外部: 4个中断源、软件: 4个中断源、 中断优先级: 7级
	时钟发生电路	2个电路 • 主时钟振荡电路 (内置反馈电阻) • 内部振荡器 (高速、低速) 高速内部振荡器带频率调整功能
	振荡停止检测功能	主时钟振荡停止检测功能
电特性	电源电压	VCC=3.0~5.5V (f(XIN)=20MHz) VCC=2.7~5.5V (f(XIN)=10MHz)
	消耗电流	标准9mA (VCC=5.0V、f(XIN)=20MHz) 标准5mA (VCC=3.0V、f(XIN)=10MHz) 标准35μA (VCC=3.0V、等待模式、外围时钟停止) 标准0.7μA (VCC=3.0V、停止模式)
闪存	编程和擦除电压	VCC=2.7~5.5V
	编程和擦除次数	100次
工作环境温度	-40°C~85°C	
封装	20管脚塑模LSSOP	

1.3 框图

框图如图 1.1 所示。

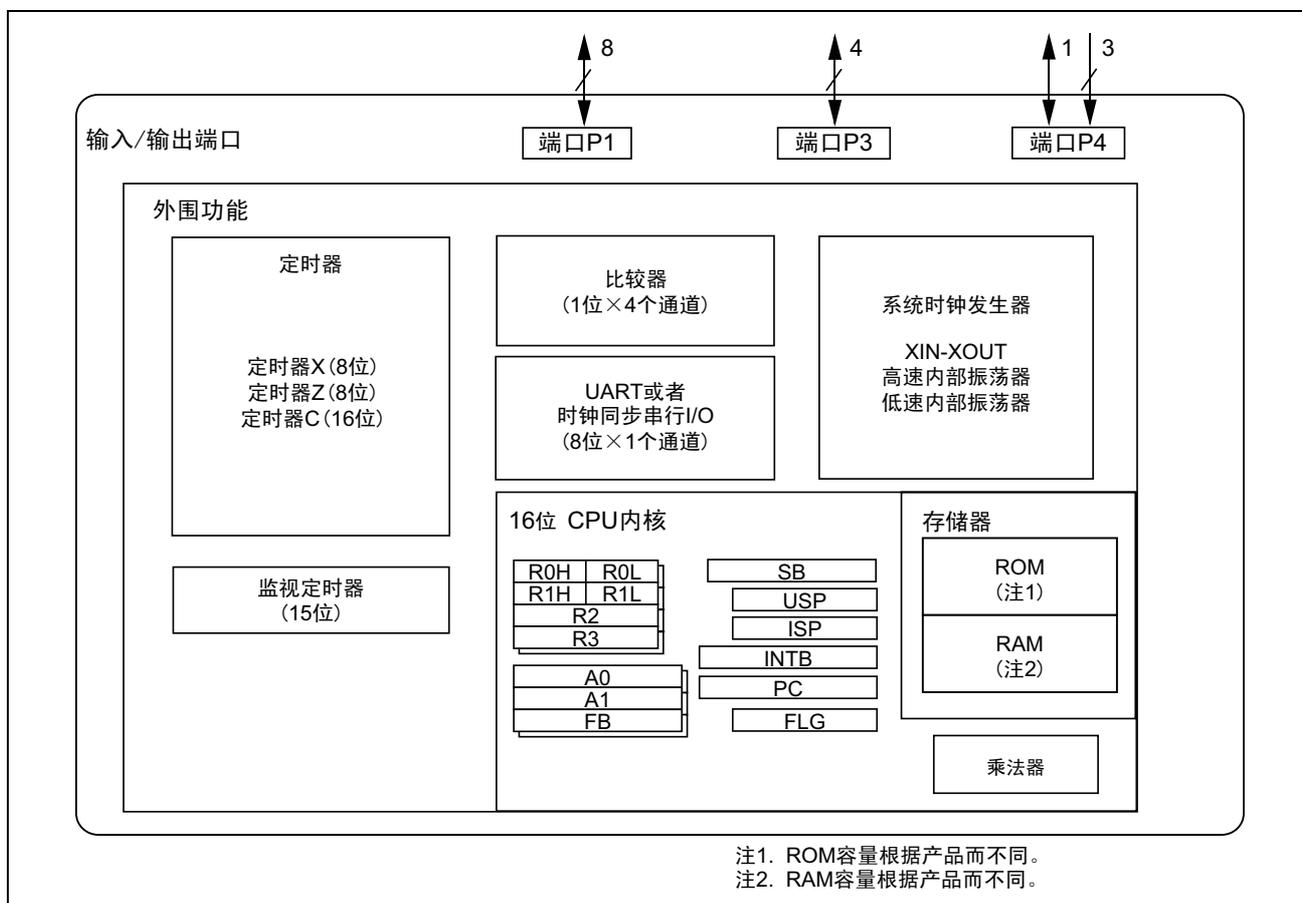


图 1.1 框图

1.4 产品一览

R5R0C00 群产品一览表如表 1.2 所示。

表 1.2 R5R0C00 群产品一览表

截至 2006 年 05 月

型号	ROM容量	RAM容量	封装	备考
R5R0C000SN	2K字节	128字节	PLSP0020JB-A	闪存版
R5R0C001SN	4K字节	256字节	PLSP0020JB-A	
R5R0C002SN	8K字节	256K字节	PLSP0020JB-A	

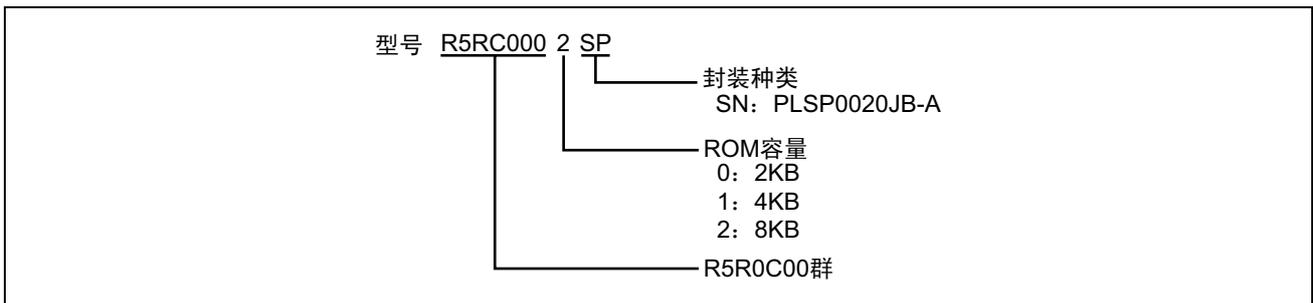


图 1.2 型号、存储器容量以及封装

1.5 管脚连接图

PLSP0020JB-A 封装产品的管脚连接图（俯视图）如图 1.3 所示。

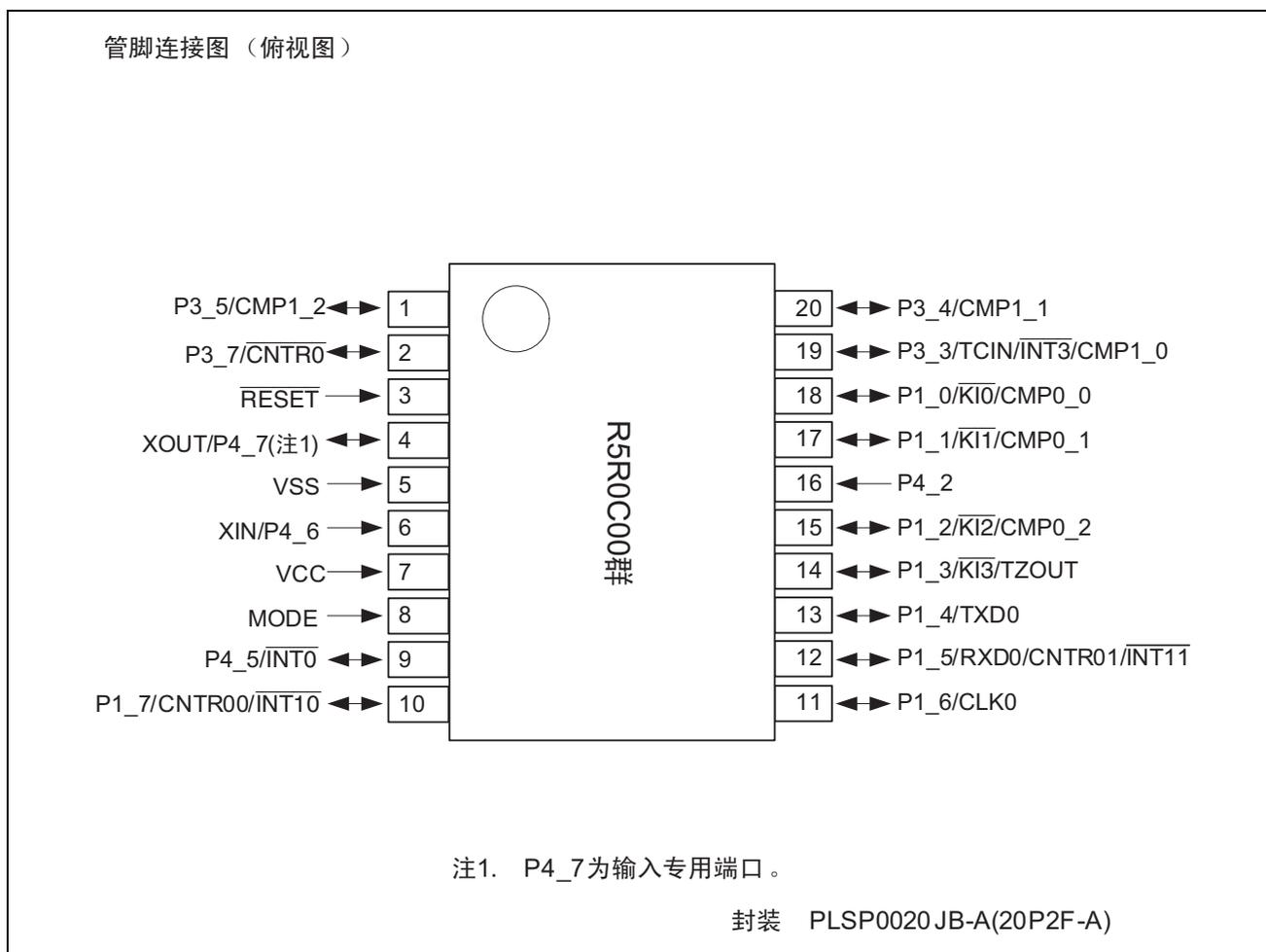


图 1.3 PLSP0020JB-A 封装产品的管脚连接图（俯视图）

1.6 管脚功能说明

管脚功能说明如表 1.3、PLSP0020JB-A 封装产品的管脚序号-管脚名一览表如表 1.4 所示。

表 1.3 管脚功能说明

分类	管脚名	输入/输出	功能
电源输入	VCC、VSS	输入	必须给VCC输入2.7V~5.5V，给VSS输入0V。
复位输入	RESET	输入	如果给该管脚输入“L”电平，单片机就变为复位状态。
MODE	MODE	输入	必须通过电阻连接到VCC。
主时钟输入	XIN	输入	主时钟振荡电路的输入/输出。必须在XIN和XOUT之间连接陶瓷谐振器或者晶体谐振器。在使用外部生成的时钟时，必须将时钟输入到XIN管脚，并将XOUT开路。
主时钟输出	XOUT	输出	
INT中断输入	INT0、INT1、INT3	输入	INT中断的输入。
键输入中断输入	KI0~KI3	输入	键输入中断的输入。
定时器X	CNTR0	输入/输出	定时器X的输入/输出。
	CNTR0	输出	定时器X的输出。
定时器Z	TZOUT	输出	定时器Z的输出。
定时器C	TCIN	输入	定时器C的输入。
	CMP0_0~CMP0_2、 CMP1_0~CMP1_2	输出	定时器C的输出。
串行接口	CLK0	输入/输出	传送时钟输入/输出。
	RXD0	输入	串行数据输入。
	TXD0	输出	串行数据输出。
输入/输出端口	P1_0~P1_7、 P3_3~P3_5、 P3_7、P4_5	输入/输出	CMOS的输入/输出端口。具有用于选择输入/输出的方向寄存器，每个管脚能设定成输入端口或者输出端口。输入端口能通过程序选择有无上拉电阻。端口P1_0~P1_3能作为LED驱动端口使用。
输入端口	P4_2、P4_6、P4_7	输入	输入专用端口。

表 1.4 PLSP0020JB-A 封装产品的管脚序号-管脚名一览表

管脚 序号	控制管脚	端口	外围功能的输入/输出管脚			
			中断	定时器	串行接口	比较器
1		P3_5		CMP1_2		
2		P3_7		$\overline{\text{CNTR0}}$		
3	$\overline{\text{RESET}}$					
4	XOUT	P4_7				
5	VSS					
6	XIN	P4_6				
7	VCC					
8	MODE					
9		P4_5	$\overline{\text{INT0}}$			
10		P1_7	$\overline{\text{INT10}}$	CNTR00		
11		P1_6			CLK0	
12		P1_5	$\overline{\text{INT11}}$	CNTR01	RXD0	
13		P1_4			TXD0	
14		P1_3	$\overline{\text{KI3}}$	TZOUT		AN11
15		P1_2	$\overline{\text{KI2}}$	CMP0_2		AN10
16		P4_2				
17		P1_1	$\overline{\text{KI1}}$	CMP0_1		AN9
18		P1_0	$\overline{\text{KI0}}$	CMP0_0		AN8
19		P3_3	$\overline{\text{INT3}}$	TCIN/CMP1_0		
20		P3_4		CMP1_1		

第2章 中央处理器（CPU）

CPU 的寄存器如图 2.1 所示。CPU 有 13 个寄存器，其中 R0、R1、R2、R3、A0、A1、FB 构成寄存器组。寄存器组有 2 组。

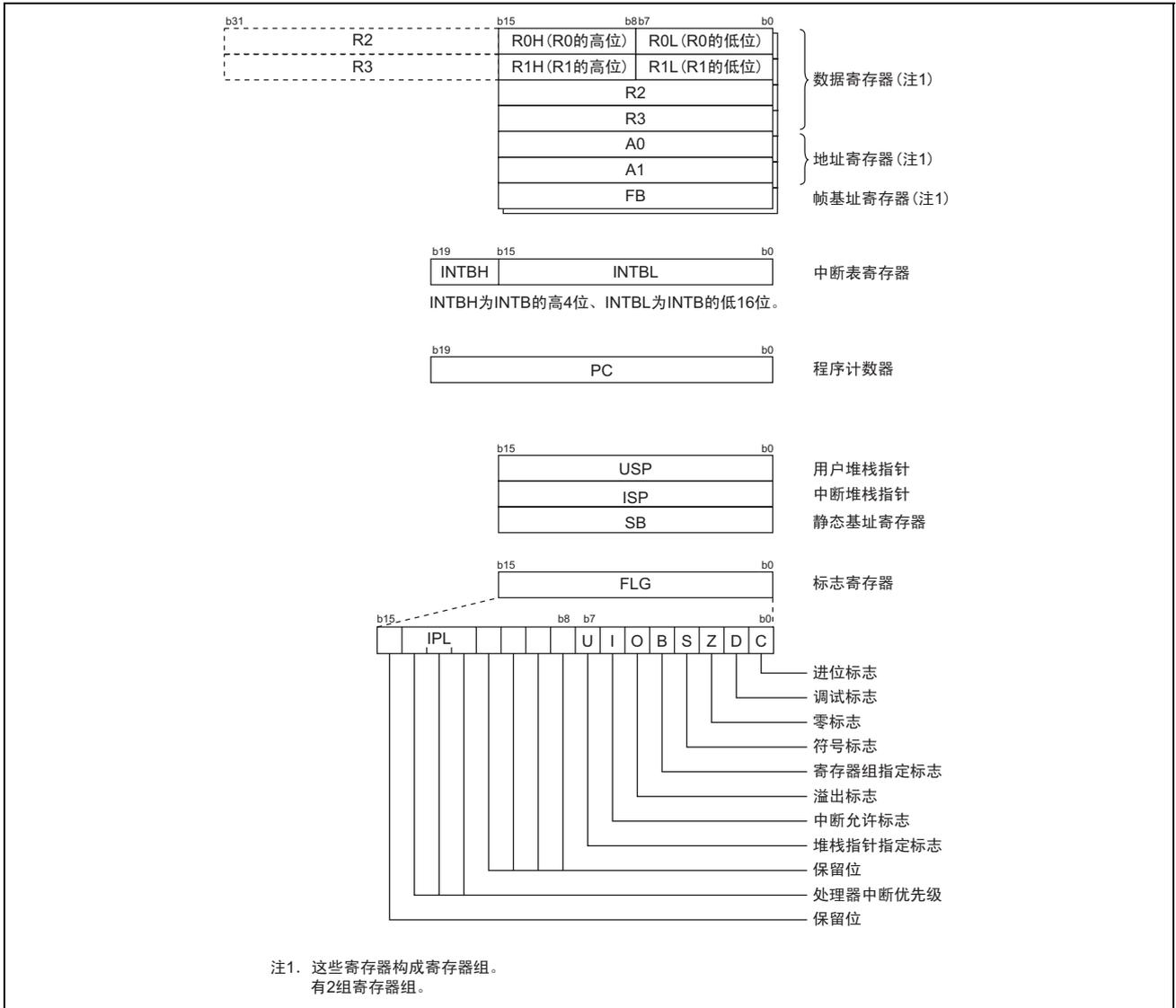


图 2.1 CPU 的寄存器

2.1 数据寄存器 (R0、R1、R2、R3)

R0 由 16 位构成, 主要用于传送、算术和逻辑运算。R1~R3 和 R0 相同。能将 R0 的高位 (R0H) 和低位 (R0L) 分别作为 8 位数据寄存器使用, R1H、R1L 和 R0H、R0L 相同。能将 R2 和 R0 组合作为 32 位数据寄存器 (R2R0) 使用。R3R1 和 R2R0 相同。

2.2 地址寄存器 (A0、A1)

A0 由 16 位构成, 用于地址寄存器间接寻址和地址寄存器相对寻址。另外, 还用于传送、算术和逻辑运算。A1 和 A0 相同。

能将 A1 和 A0 组合作为 32 位地址寄存器 (A1A0) 使用。

2.3 帧基址寄存器 (FB)

FB 由 16 位构成, 用于 FB 相对寻址。

2.4 中断表寄存器 (INTB)

INTB 由 20 位构成, 表示可变中断向量表的起始地址。

2.5 程序计数器 (PC)

PC 由 20 位构成, 表示下次执行的指令的地址。

2.6 用户堆栈指针 (USP) 和中断堆栈指针 (ISP)

堆栈指针 (SP) 有 USP 和 ISP 两种, 都由 16 位构成。

能通过 FLG 的 U 标志, 选择 USP 和 ISP。

2.7 静态基址寄存器 (SB)

SB 由 16 位构成, 用于 SB 相对寻址。

2.8 标志寄存器 (FLG)

FLG 由 11 位构成, 表示 CPU 状态。

2.8.1 进位标志 (C 标志)

保存由算术逻辑运算器产生的进位、借位和移出位等。

2.8.2 调试标志 (D 标志)

D 标志是调试专用标志, 必须置“0”。

2.8.3 零标志 (Z 标志)

在运算结果为 0 时为“1”, 否则为“0”。

2.8.4 符号标志 (S 标志)

在运算结果为负时为“1”, 否则为“0”。

2.8.5 寄存器组指定标志 (B 标志)

在 B 标志为“0”时, 指定寄存器组 0; 在 B 标志为“1”时, 指定寄存器组 1。

2.8.6 溢出标志 (O 标志)

在运算结果溢出时为“1”，否则为“0”。

2.8.7 中断允许标志 (I 标志)

它是允许可屏蔽中断的标志。

在 I 标志为“0”时，禁止可屏蔽中断；在 I 标志为“1”时，允许可屏蔽中断。

如果接受中断请求，I 标志就变为“0”。

2.8.8 堆栈指针指定标志 (U 标志)

在 U 标志为“0”时，指定 ISP；在 U 标志为“1”时，指定 USP。

在接受硬件中断请求或者执行软件中断号 0~31 的 INT 指令时，U 标志变为“0”。

2.8.9 处理器中断优先级 (IPL)

IPL 由 3 位构成，指定 0~7 级的 8 个处理器中断优先级。

如果请求的中断优先级高于 IPL，就允许该中断。

2.8.10 保留位

只能写“0”，读时值不定。

第3章 存储器

3.1 R5R0C00 群

R5R0C00 群的存储器分配图如图 3.1 所示。地址空间为从地址 00000h 到地址 FFFFFh 的 1M 字节。内部 ROM 分配在从地址 0FFFFh 向低位地址方向延伸的区域。例如，8K 字节的内部 ROM 分配在地址 0E000h 到地址 0FFFFh 之间。

固定中断向量表分配在地址 0FFDCh 到地址 0FFFFh 之间，在这里，保存中断程序的起始地址。

内部 RAM 分配在从地址 00400h 向高位地址方向延伸的区域。例如，256 字节的内部 RAM 分配在地址 00400h 到地址 004FFh 之间。内部 RAM 除了保存数据以外，还可调用子程序和作为接受中断请求时的堆栈。

SFR 分配在地址 00000h 到地址 002FFh 之间。在这里，分配了外围功能的控制寄存器。由于在 SFR 中未被分配的区域全部为保留区，因此用户不能使用。

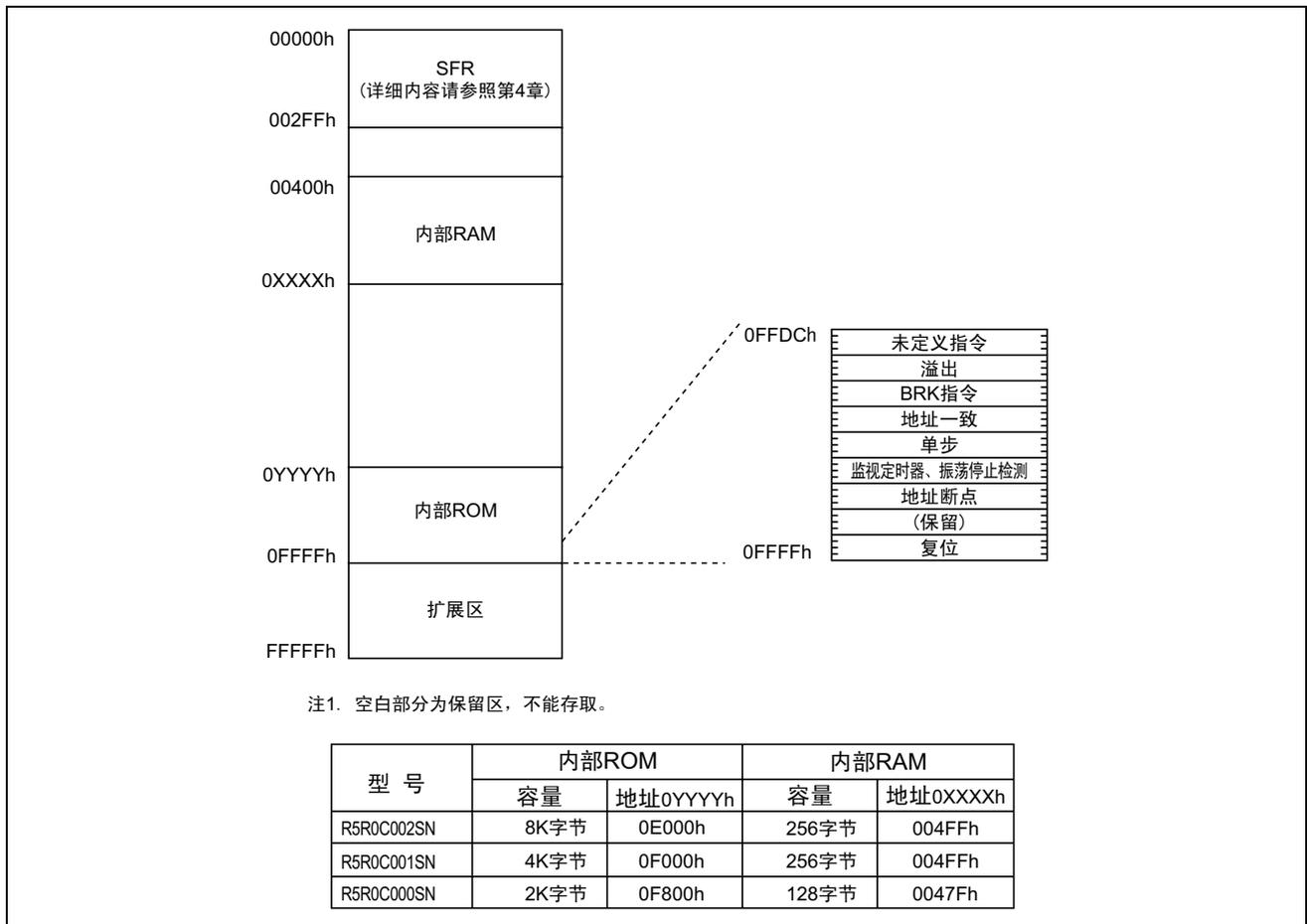


图 3.1 R5R0C00 群的存储器分配图

第4章 SFR

SFR(Special Function Register)是外围功能控制寄存器。SFR 一览表如表 4.1~表 4.4 所示。

表 4.1 SFR 一览表 (1) (注 1)

地址	寄存器	符号	复位后的值
0000h			
0001h			
0002h			
0003h			
0004h	处理器模式寄存器0	PM0	00h
0005h	处理器模式寄存器1	PM1	00h
0006h	系统时钟控制寄存器0	CM0	01101000b
0007h	系统时钟控制寄存器1	CM1	00100000b
0008h			
0009h	地址一致中断允许寄存器	AIER	00h
000Ah	保护寄存器	PRCR	00h
000Bh			
000Ch	振荡停止检测寄存器	OCD	00000100b
000Dh	监视定时器复位寄存器	WDTR	XXh
000Eh	监视定时器开始寄存器	WDTS	XXh
000Fh	监视定时器控制寄存器	WDC	000XXXXXb
0010h	地址一致中断寄存器0	RMAD0	00h
0011h			00h
0012h			X0h
0013h			
0014h	地址一致中断寄存器1	RMAD1	00h
0015h			00h
0016h			X0h
0017h			
0018h			
0019h			
001Ah			
001Bh			
001Ch	计数源保护模式寄存器	CSPR	00h
001Dh			
001Eh	INT0输入滤波器选择寄存器	INT0F	00h
001Fh			
0020h	高速内部振荡器控制寄存器0	HRA0	00h
0021h	高速内部振荡器控制寄存器1	HRA1	出厂值
0022h	高速内部振荡器控制寄存器2	HRA2	00h
0023h			
0024h			
0025h			
0026h			
0027h			
0028h			
0029h			
002Ah			
002Bh			
002Ch			
002Dh			
002Eh			
002Fh			
0030h			
0038h			
0039h			
003Ah			
003Bh			
003Ch			
003Dh			
003Eh			
003Fh			

注1. 空白部分为保留区，不能存取。
X: 不定。

表 4.2 SFR 一览表 (2) (注 1)

地址	寄存器	符号	复位后的值
0040h			
0041h			
0042h			
0043h			
0044h			
0045h			
0046h			
0047h			
0048h			
0049h			
004Ah			
004Bh			
004Ch			
004Dh	键输入中断控制寄存器	KUPIC	XXXXX000b
004Eh	比较器中断控制寄存器	ADIC	XXXXX000b
004Fh			
0050h	比较1中断控制寄存器	CMP1IC	XXXXX000b
0051h	UART0发送中断控制寄存器	S0TIC	XXXXX000b
0052h	UART0接收中断控制寄存器	S0RIC	XXXXX000b
0053h			
0054h			
0055h			
0056h	定时器X中断控制寄存器	TXIC	XXXXX000b
0057h			
0058h	定时器Z中断控制寄存器	TZIC	XXXXX000b
0059h	INT1中断控制寄存器	INT1IC	XXXXX000b
005Ah	INT3中断控制寄存器	INT3IC	XXXXX000b
005Bh	定时器C中断控制寄存器	TCIC	XXXXX000b
005Ch	比较0中断控制寄存器	CMP0IC	XXXXX000b
005Dh	INT0中断控制寄存器	INT0IC	XX00X000b
005Eh			
005Fh			
0060h			
0061h			
0062h			
0063h			
0064h			
0065h			
0066h			
0067h			
0068h			
0069h			
006Ah			
006Bh			
006Ch			
006Dh			
006Eh			
006Fh			
0070h			
0071h			
0072h			
0073h			
0074h			
0075h			
0076h			
0077h			
0078h			
0079h			
007Ah			
007Bh			
007Ch			
007Dh			
007Eh			
007Fh			

注1. 空白部分为保留区, 不能存取。

X: 不定。

表 4.3 SFR 一览表 (3) (注1)

地址	寄存器	符号	复位后的值
0080h	定时器Z模式寄存器	TZMR	00h
0081h			
0082h			
0083h			
0084h	定时器Z波形输出控制寄存器	PUM	00h
0085h	预定标器Z寄存器	PREZ	FFh
0086h	定时器Z次寄存器	TZSC	FFh
0087h	定时器Z主寄存器	TZPR	FFh
0088h			
0089h			
008Ah	定时器Z输出控制寄存器	TZOC	00h
008Bh	定时器X模式寄存器	TXMR	00h
008Ch	预定标器X寄存器	PREX	FFh
008Dh	定时器X寄存器	TX	FFh
008Eh	定时器计数源设定寄存器	TCSS	00h
008Fh			
0090h	定时器C寄存器	TC	00h
0091h			00h
0092h			
0093h			
0094h			
0095h			
0096h	外部输入允许寄存器	INTEN	00h
0097h			
0098h	键输入允许寄存器	KIEN	00h
0099h			
009Ah	定时器C控制寄存器0	TCC0	00h
009Bh	定时器C控制寄存器1	TCC1	00h
009Ch	捕捉、比较0寄存器	TM0	0000h (注2)
009Dh			FFFFh (注3)
009Eh	比较1寄存器	TM1	FFh
009Fh			FFh
00A0h	UART0发送/接收模式寄存器	U0MR	00h
00A1h	UART0位速率寄存器	U0BRG	XXh
00A2h	UART0发送缓冲寄存器	U0TB	XXh
00A3h			XXh
00A4h	UART0发送/接收控制寄存器0	U0C0	00001000b
00A5h	UART0发送/接收控制寄存器1	U0C1	00000010b
00A6h	UART0接收缓冲寄存器	U0RB	XXh
00A7h			XXh
00A8h			
00A9h			
00AAh			
00ABh			
00ACh			
00ADh			
00AEh			
00AFh			
00B0h	UART发送/接收控制寄存器2	UCON	00h
00B1h			
00B2h			
00B3h			
00B4h			
00B5h			
00B6h			
00B7h			
00B8h			
00B9h			
00BAh			
00BBh			
00BCh			
00BDh			
00BEh			
00BFh			

注1. 空白部分为保留区，不能存取。

注2. 在输入捕捉模式时。

注3. 在输出比较模式时。

X: 不定。

表 4.4 SFR 一览表 (4) (注1)

地址	寄存器	符号	复位后的值
00C0h			
00C1h			
00C2h			
00C3h			
00C4h			
00C5h			
00C6h			
00C7h			
00C8h			
00C9h			
00CAh			
00CBh			
00CCh			
00CDh			
00CEh			
00CFh			
00D0h			
00D1h			
00D2h			
00D3h			
00D4h			
00D5h			
00D6h			
00D7h			
00D8h			
00D9h			
00DAh			
00DBh			
00DCh			
00DDh			
00DEh			
00DFh			
00E0h			
00E1h	端口P1寄存器	P1	XXh
00E2h			
00E3h	端口P1方向寄存器	PD1	00h
00E4h			
00E5h	端口P3寄存器	P3	XXh
00E6h			
00E7h	端口P3方向寄存器	PD3	00h
00E8h	端口P4寄存器	P4	XXh
00E9h			
00EAh	端口P4方向寄存器	PD4	00h
00EBh			
00ECh			
00EDh			
00EEh			
00EFh			
00F0h			
00F1h			
00F2h			
00F3h			
00F4h			
00F5h			
00F6h			
00F7h			
00F8h			
00F9h			
00FAh			
00FBh			
00FCh	上拉控制寄存器0	PUR0	00XX0000b
00FDh	上拉控制寄存器1	PUR1	XXXXXX0Xb
00FEh	端口P1驱动能力控制寄存器	DRR	00h
00FFh	定时器C输出控制寄存器	TCOUT	00h
01B3h	闪存控制寄存器4	FMR4	01000000b
01B4h			
01B5h	闪存控制寄存器1	FMR1	1000000Xb
01B6h			
01B7h	闪存控制寄存器0	FMR0	00000001b
0FFFh	选项功能选择寄存器	OFS	(注2)

注1. 空白部分、0100h~01B2h地址及01B8h~02FFh地址为保留区, 不能存取。

注2. 不能用程序更改OFS寄存器, 必须用flash编程器更改OFS寄存器。

X: 不定。

第5章 可编程输入/输出端口

可编程输入/输出端口（以下称为输入/输出端口）有 P1、P3_3~P3_5、P3_7、P4_5 等 13 个端口，P4_2 为输入专用端口。另外，在不使用主时钟振荡电路的情况下，能将 P4_6、P4_7 用作输入专用端口。可编程输入/输出端口的概要如表 5.1 所示。

表 5.1 可编程输入/输出端口的概要

端口名	输入/输出	输出格式	输入/输出的设定	内部上拉电阻	驱动能力的选择
P1	输入/输出	CMOS三态	以1位为单位进行设定	以4位为单位进行设定（注1）	以1位为单位进行P1_0~P1_3的设定（注2）
P3_3、P4_5	输入/输出	CMOS三态	以1位为单位进行设定	以1位为单位进行设定（注1）	无
P3_4、P3_5、P3_7	输入/输出	CMOS三态	以1位为单位进行设定	以3位为单位进行设定（注1）	无
P4_2、P4_6、P4_7 （注3）	输入	（无输出功能）	无	无	无

注1. 能在输入模式中选择是否通过PUR0寄存器和PUR1寄存器连接内部上拉电阻。

注2. 能通过将DRR寄存器置“1”（High），用作LED驱动端口。

注3. 在不使用主时钟振荡电路的情况下，能将P4_6、P4_7用作输入专用端口。

5.1 可编程输入/输出端口的功能

端口 P1、P3_3~P3_5、P3_7、P4_5 的输入/输出由 PD_i（i=1、3、4）寄存器的 PD_i_j（j=0~7）位控制。P_i 寄存器由保持输出数据的端口锁存器和读管脚状态的电路构成。可编程输入/输出端口的结构如图 5.1~图 5.3 所示。

可编程输入/输出端口的功能如表 5.2 所示，PD1、PD3 和 PD4 寄存器如图 5.5、P1 和 P3 寄存器如图 5.6、PUR0 和 PUR1 寄存器如图 5.8 以及 DRR 寄存器如图 5.9 所示。

表 5.2 可编程输入/输出端口的功能

存取Pi寄存器时的运行	PD _i 寄存器的PD _i _j位的值（注1）	
	“0”（输入模式）	“1”（输出模式）
读	读管脚的输入电平	读端口锁存器
写	写到端口锁存器	写到端口锁存器。从管脚输出已写到端口锁存器的值。

注1. 对于PD3_0~PD3_2位、PD3_6位、PD4_0~PD4_4位、PD4_6位、PD4_7位，什么也没指定。

5.2 对外围功能的影响

可编程输入/输出端口有时用作外围功能的输入/输出（参照“表 1.4 PLSP0020JB-A 封装产品的管脚序号-管脚名一览表”）。用作外围功能的输入/输出时的 PD_i_j 位的设定如表 5.3 所示，外围功能的设定方法请参照各功能说明。

表 5.3 用作外围功能的输入/输出时的 PD_i_j 位的设定

外围功能的输入/输出	共用管脚的端口PD _i _j位的设定
输入	必须置“0”（输入模式）
输出	置“0”或者置“1”（与端口的设定无关，为输出）

5.3 可编程输入/输出端口以外的管脚

管脚的结构如图 5.4 所示。

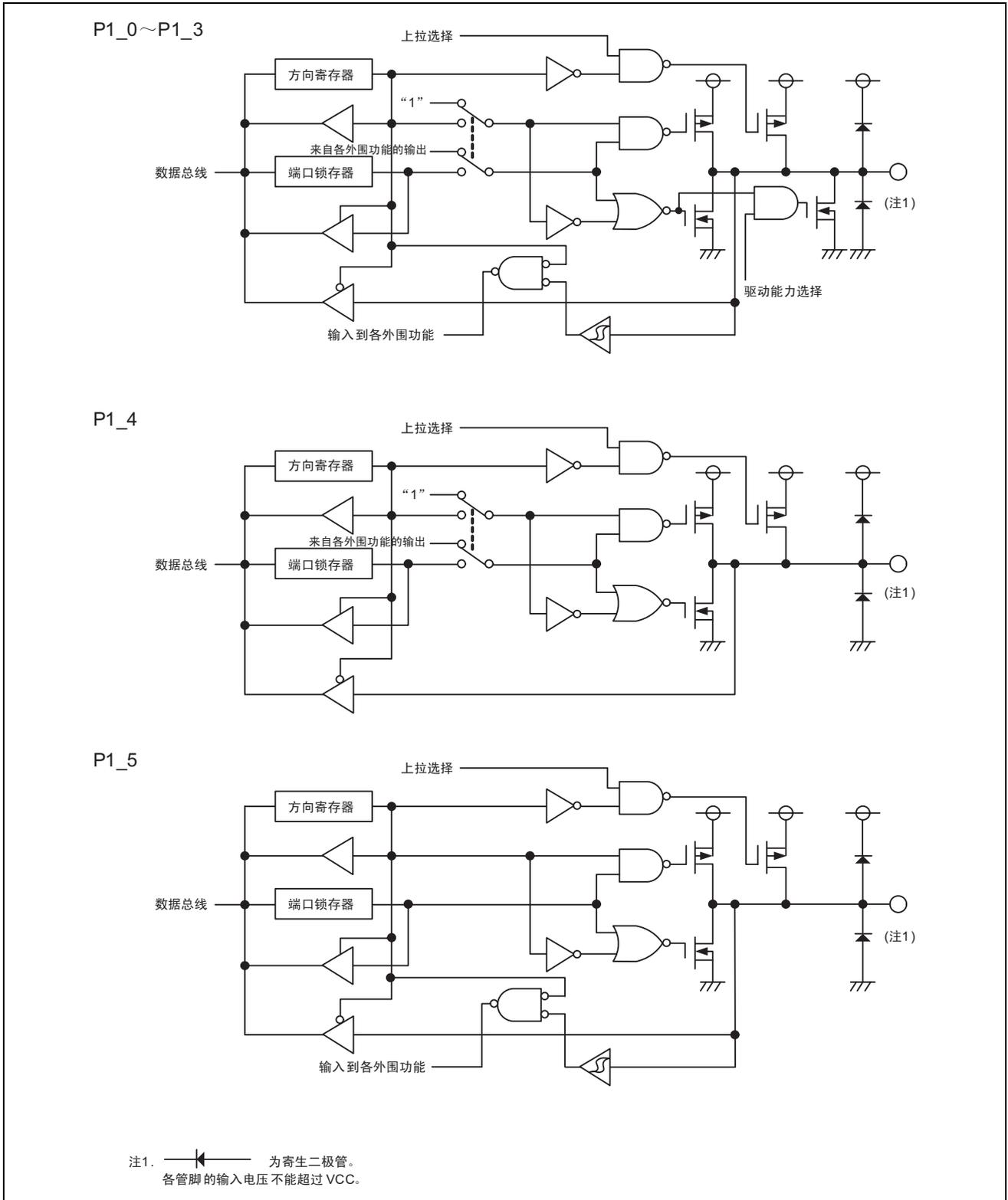


图 5.1 可编程输入/输出端口的结构 (1)

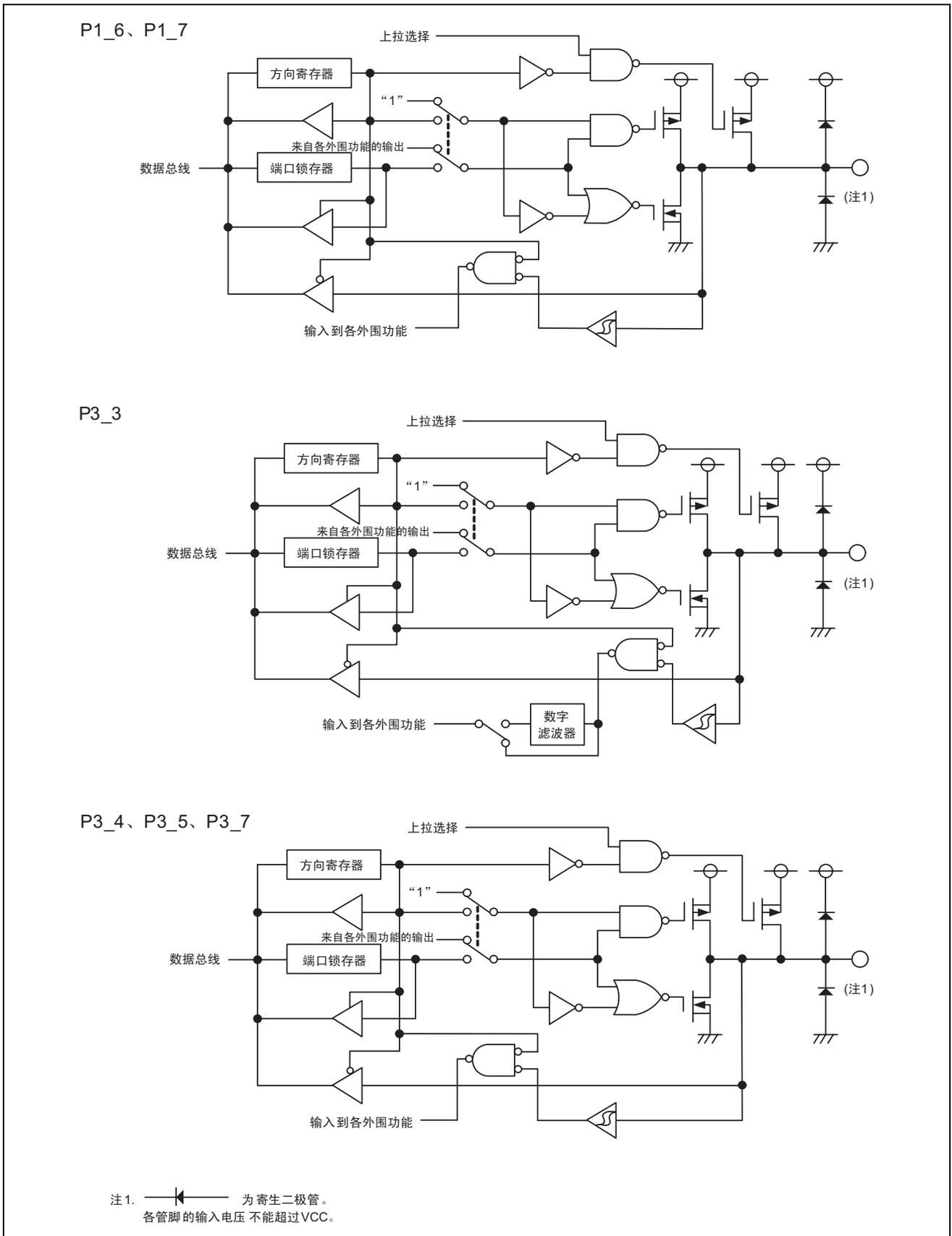


图 5.2 可编程输入/输出端口的结构 (2)

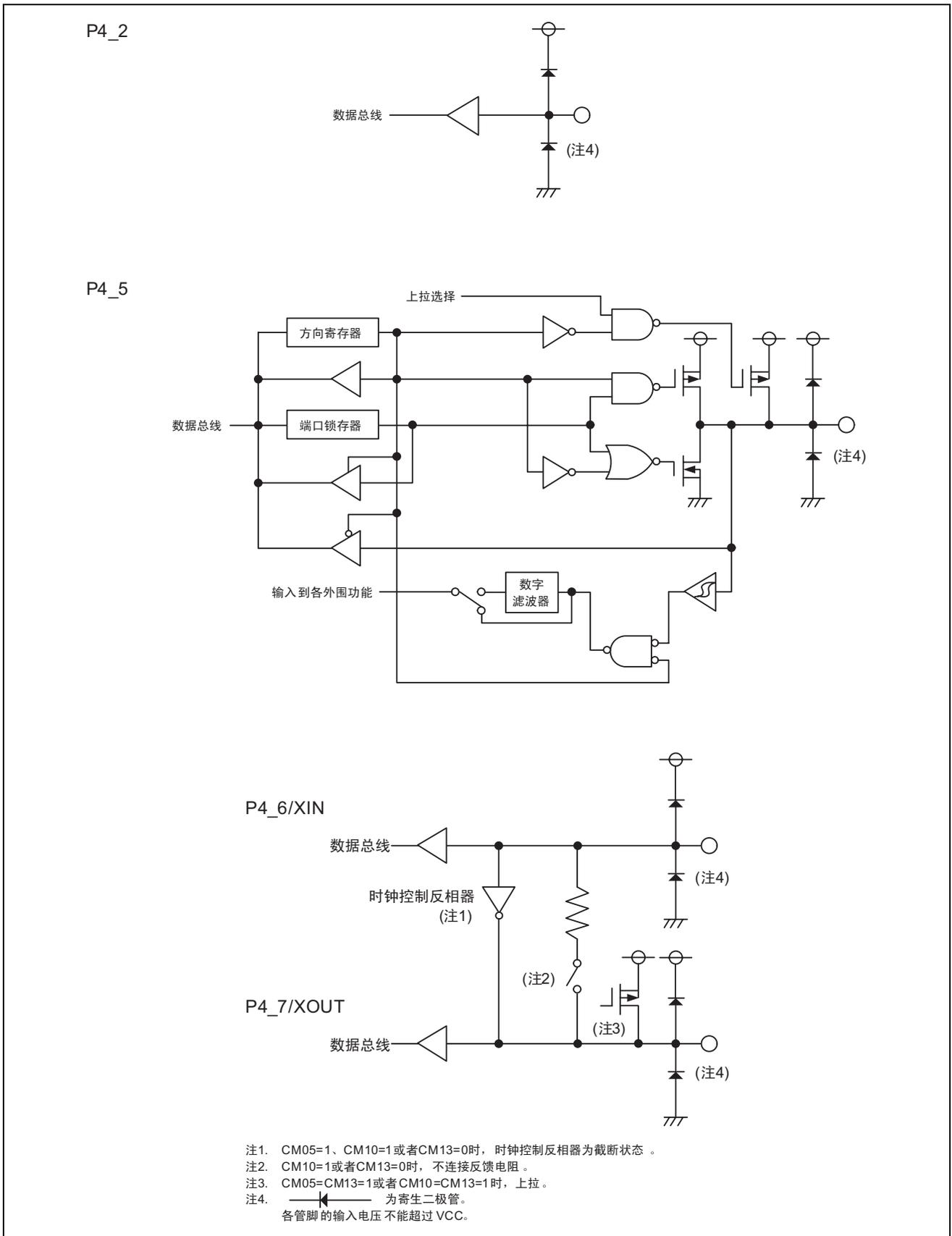


图 5.3 可编程输入/输出端口的结构 (3)

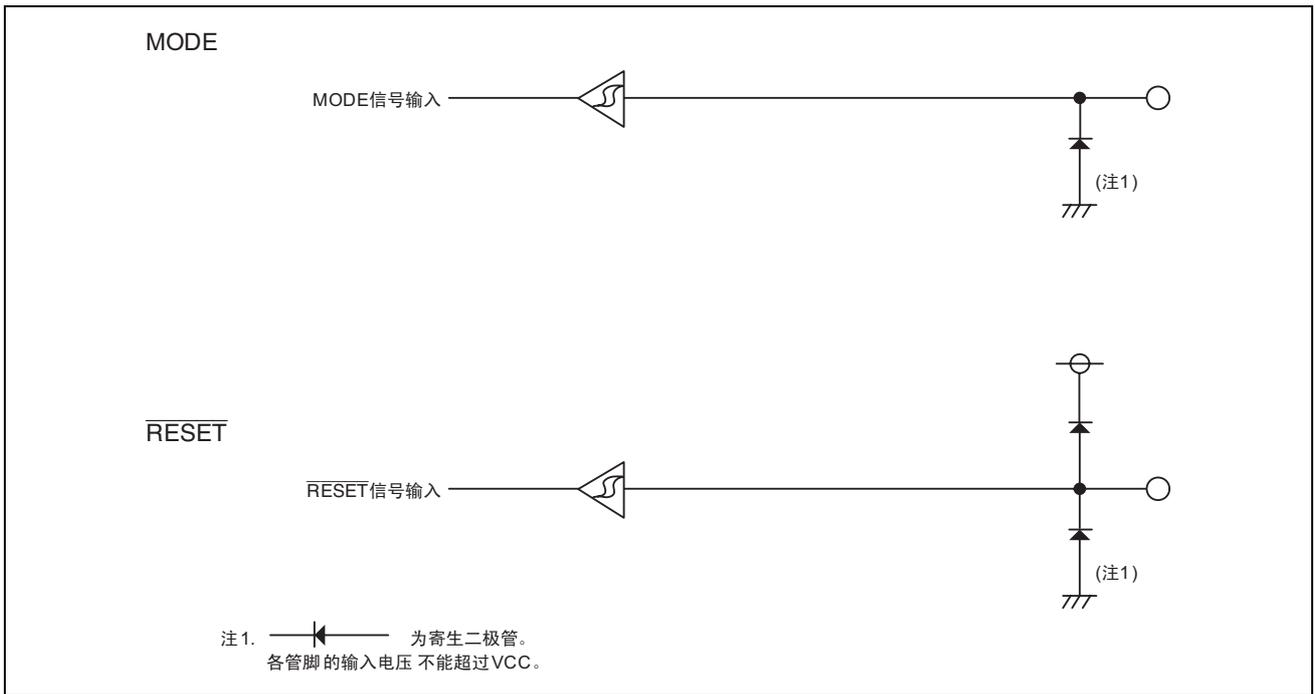


图 5.4 管脚的结构

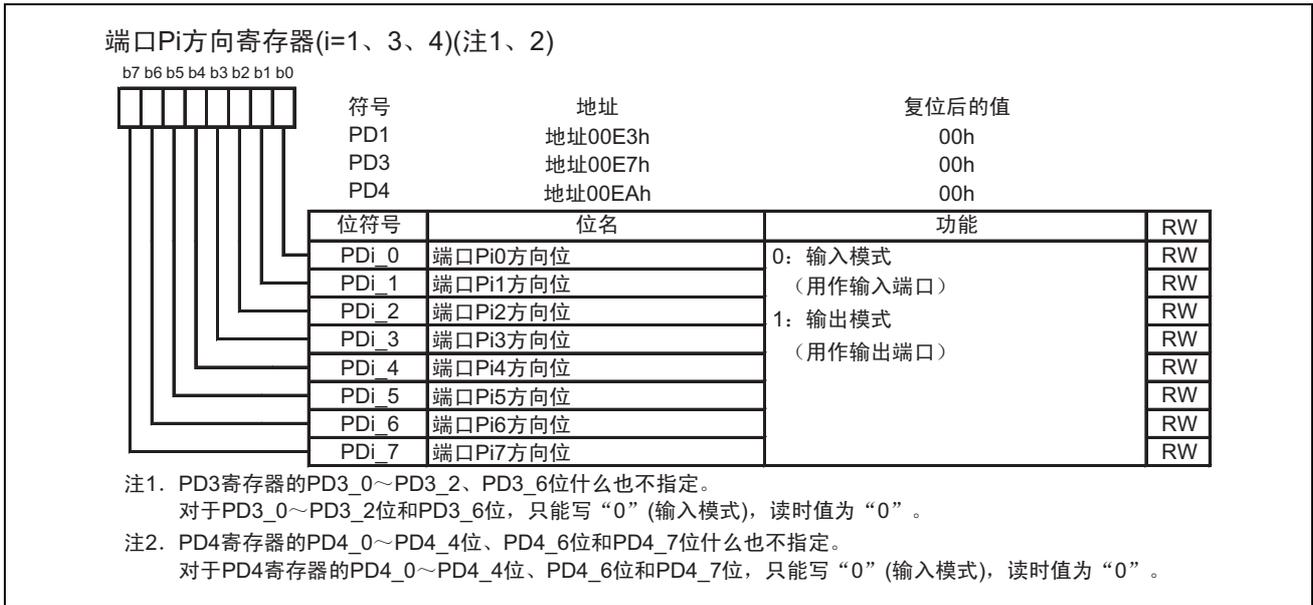


图 5.5 PD1、PD3、PD4 寄存器



图 5.6 P1、P3 寄存器

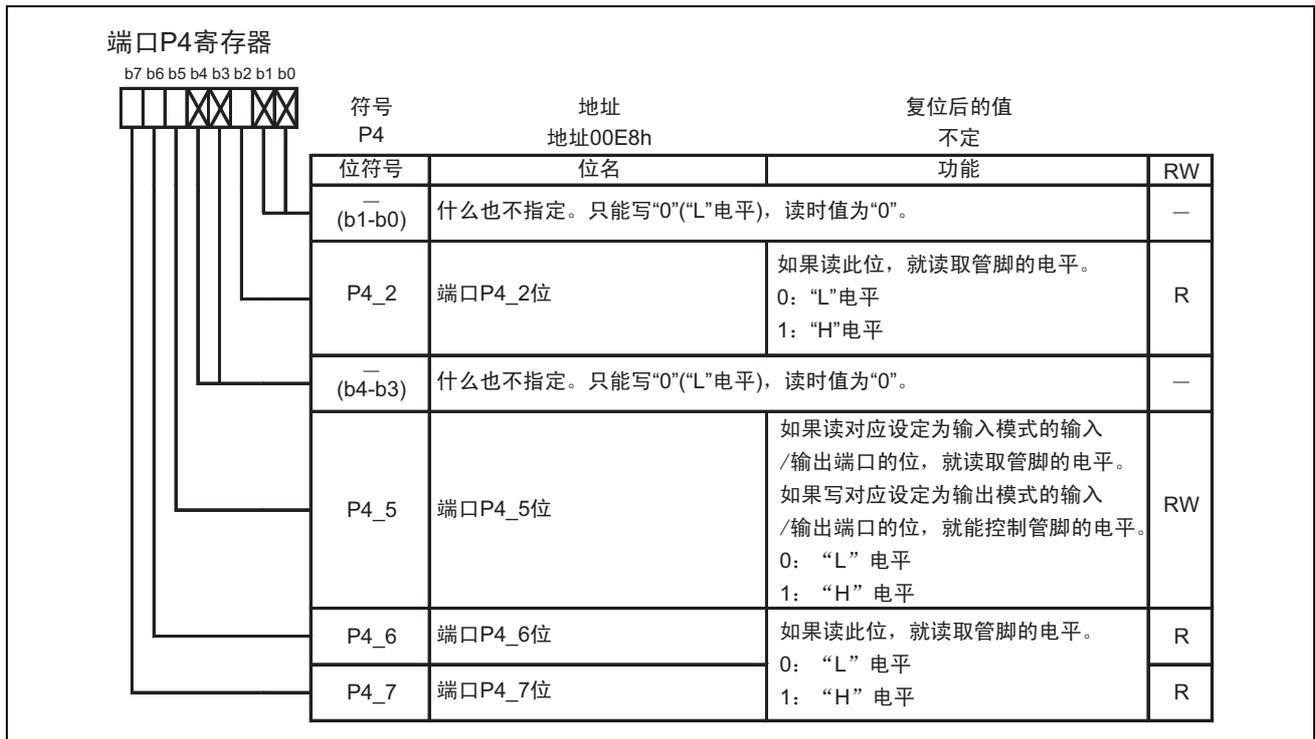


图 5.7 P4 寄存器

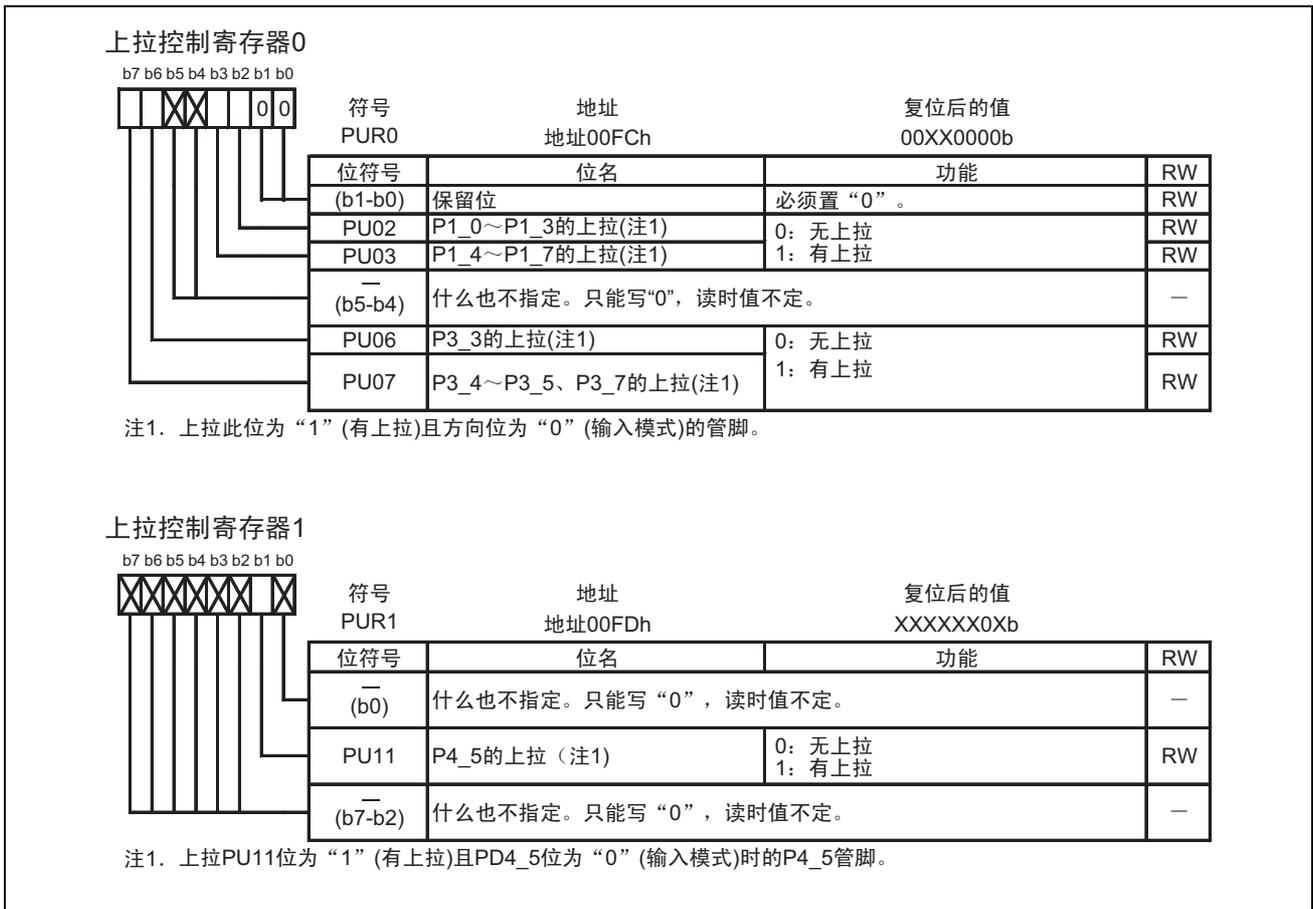


图 5.8 PUR0、PUR1 寄存器

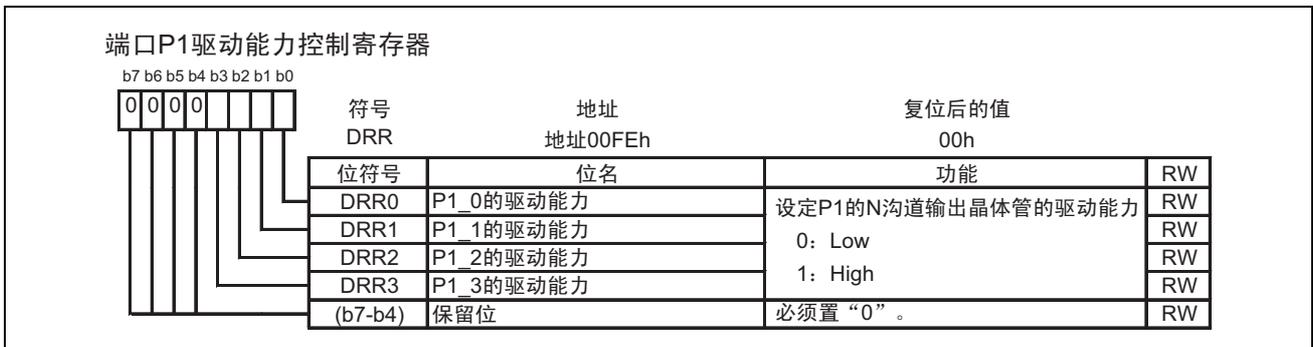


图 5.9 DRR 寄存器

5.4 端口的设定

端口的设定如表 5.4~表 5.17 所示。

表 5.4 端口 P1_0/ $\overline{KI0}$ /CMP0_0

寄存器名	PD1	PUR0	DRR	KIEN	TCOUT	P1	功 能
符号名	PD1_0	PU02	DRR0	KI0EN	TCOUT0	P1_0	
设定值	0	0	X	X	0	X	输入端口（无上拉）
	0	1	X	X	0	X	输入端口（有上拉）
	0	0	X	1	0	X	$\overline{KI0}$ 输入
	0	0	X	X	0	X	比较器的输入（AN8）
	1	X	0	X	0	X	输出端口
	1	X	1	X	0	X	输出端口（High驱动）
	X	X	0	X	1	0	输出端口
	X	X	1	X	1	0	输出端口（High驱动）
X	X	X	X	1	1	CMP0_0输出	

X: “0” 或者 “1”

表 5.5 端口 P1_1/ $\overline{KI1}$ /CMP0_1

寄存器名	PD1	PUR0	DRR	KIEN	TCOUT	P1	功 能
符号名	PD1_1	PU02	DRR1	KI1EN	TCOUT1	P1_1	
设定值	0	0	X	X	0	X	输入端口（无上拉）
	0	1	X	X	0	X	输入端口（有上拉）
	0	0	X	1	0	X	$\overline{KI1}$ 输入
	0	0	X	X	0	X	比较器的输入（AN9）
	1	X	0	X	0	X	输出端口
	1	X	1	X	0	X	输出端口（High驱动）
	X	X	0	X	1	0	输出端口
	X	X	1	X	1	0	输出端口（High驱动）
X	X	X	X	1	1	CMP0_1输出	

X: “0” 或者 “1”

表 5.6 端口 P1_2/ $\overline{KI2}$ /CMP0_2

寄存器名	PD1	PUR0	DRR	KIEN	TCOUT	P1	功 能
符号名	PD1_2	PU02	DRR2	KI2EN	TCOUT2	P1_2	
设定值	0	0	X	X	0	X	输入端口（无上拉）
	0	1	X	X	0	X	输入端口（有上拉）
	0	0	X	1	0	X	$\overline{KI2}$ 输入
	0	0	X	X	0	X	比较器的输入（AN10）
	1	X	0	X	0	X	输出端口
	1	X	1	X	0	X	输出端口（High驱动）
	X	X	0	X	1	0	输出端口
	X	X	1	X	1	0	输出端口（High驱动）
X	X	X	X	1	1	CMP0_2输出	

X: “0” 或者 “1”

表 5.7 端口 P1_3/ $\overline{KI3}$ /TZOUT

寄存器名	PD1	PUR0	DRR	KIEN	TZMR	TZOC	功 能
符号名	PD1_3	PU02	DRR3	KI3EN	TZMOD1、 TZMOD0	TZOCNT	
设定值	0	0	X	X	00b	X	输入端口（无上拉）
	0	1	X	X	00b	X	输入端口（有上拉）
	0	0	X	1	00b	X	KI3输入
	0	0	X	X	00b	X	比较器的输入（AN11）
	1	X	0	X	00b	X	输出端口
	1	X	1	X	00b	X	输出端口（High驱动）
	X	X	0	X	01b	1	输出端口
	X	X	1	X	01b	1	输出端口（High驱动）
	X	X	X	X	01b	0	TZOUT输出
	X	X	X	X	1Xb	X	TZOUT输出

X: “0” 或者 “1”

表 5.8 端口 P1_4/TXD0

寄存器名	PD1	PUR0	U0MR	U0C0	功 能	
符号名	PD1_4	PU03	SMD2、SMD1、SMD0	NCH		
设定值	0	0	000b	X	输入端口（无上拉）	
	0	1	000b	X	输入端口（有上拉）	
	1	X	000b	X	输出端口	
	X	X	X	001b	0	TXD0输出、CMOS输出
				100b		
				101b		
				110b		
	X	X	X	001b	1	TXD0输出、N沟道开路输出
				100b		
				101b		
110b						

X: “0” 或者 “1”

表 5.9 端口 P1_5/RXD0/CNTR01/ $\overline{INT11}$

寄存器名	PD1	PUR0	UCON	TXMR	功 能
符号名	PD1_5	PU03	CNTRSEL	TXMOD1、TXMOD0	
设定值	0	0	X	XXb	输入端口（无上拉）
	0	1	X	XXb	输入端口（有上拉）
	0	X	X	01b以外	RXD0输入
	0	X	1	01b以外	CNTR01/ $\overline{INT11}$ 输入
	1	X	X	01b以外	输出端口
	1	X	1	01b以外	CNTR01输出

X: “0” 或者 “1”

表 5.10 端口 P1_6/CLK0

寄存器名	PD1	PUR0	UOMR	功能
符号名	PD1_6	PU03	SMD2、SMD1、SMD0、CKDIR	
设定值	0	0	0X10b以外	输入端口（无上拉）
	0	1	0X10b以外	输入端口（有上拉）
	0	0	XXX1b	CLK0（外部时钟）输入
	1	X	0X10b以外	输出端口
	X	X	0X10b	CLK0（内部时钟）输出

X：“0”或者“1”

表 5.11 端口 P1_7/CNTR00/ $\overline{\text{INT10}}$

寄存器名	PD1	PUR0	TXMR	UCON	功能
符号名	PD1_7	PU03	TXMOD1、TXMOD0	CNTRSEL	
设定值	0	0	01b以外	X	输入端口（无上拉）
	0	1	01b以外	X	输入端口（有上拉）
	0	0	01b以外	0	CNTR00/ $\overline{\text{INT10}}$ 输入
	1	X	01b以外	X	输出端口
	X	X	01b以外	0	CNTR00输出

X：“0”或者“1”

表 5.12 端口 P3_3/TCIN/ $\overline{\text{INT3}}$ /CMP1_0

寄存器名	PD3	PUR0	TCOUT	P3	功能
符号名	PD3_3	PU06	TCOUT3	P3_3	
设定值	0	0	0	X	输入端口（无上拉）
	0	1	0	X	输入端口（有上拉）
	1	X	0	X	输出端口
	X	X	1	0	输出端口
	X	X	1	1	CMP1_0输出
	0	X	0	X	TCIN输入/ $\overline{\text{INT3}}$

X：“0”或者“1”

表 5.13 端口 P3_4/CMP1_1

寄存器名	PD3	PUR0	TCOUT	P3	功 能
符号名	PD3_4	PU07	TCOUT4	P3_4	
设定值	0	0	0	X	输入端口（无上拉）
	0	1	0	X	输入端口（有上拉）
	1	X	0	X	输出端口
	X	X	1	0	输出端口
	X	X	1	1	CMP1_1输出

X: “0” 或者 “1”

表 5.14 端口 P3_5/CMP1_2

寄存器名	PD3	PUR0	TCOUT	P3	功 能
符号名	PD3_5	PU07	TCOUT5	P3_5	
设定值	0	0	0	X	输入端口（无上拉）
	0	1	0	X	输入端口（有上拉）
	1	X	0	X	输出端口
	X	X	1	0	输出端口
	X	X	1	1	CMP1_2输出

X: “0” 或者 “1”

表 5.15 端口 P3_7/CNTR0

寄存器名	PD3	PUR0	U1MR	TXMR	功 能
符号名	PD3_7	PU07	SMD2、SMD1、SMD0	TXOCNT	
设定值	0	0	000b	0	输入端口（无上拉）
	0	1	000b	0	输入端口（有上拉）
	1	X	000b	0	输出端口
	X	X	000b	1	CNTR0输出管脚

X: “0” 或者 “1”

表 5.16 端口 XIN/P4_6、XOUT/P4_7

寄存器名	CM1	CM1	CM0	电路规格		功 能
	CM13	CM10	CM05	振荡缓冲器	反馈电阻	
设定值	1	1	1	OFF	OFF	停止XIN-XOUT振荡
	1	0	1	OFF	ON	外部XIN输入, XOUT输出“H”电平
	1	0	1	OFF	ON	停止XIN-XOUT振荡
	1	0	0	ON	ON	XIN-XOUT振荡
	0	X	X	OFF	OFF	输入端口

X: “0” 或者 “1”

表 5.17 端口 P4_5/ $\overline{\text{INT0}}$

寄存器名	PD4	PUR1	INTEN	功 能
	PD4_5	PU11	INT0EN	
设定值	0	0	0	输入端口 (无上拉)
	0	1	0	输入端口 (有上拉)
	0	0	1	$\overline{\text{INT0}}$ 输入
	1	X	X	输出端口

X: “0” 或者 “1”

5.5 未使用管脚的处理

未使用管脚的处理例子如表 5.18 和图 5.10 所示。

表 5.18 未使用管脚的处理例子

管脚名	处理内容
端口P1、P3_3~P3_5、P3_7、P4_5	<ul style="list-style-type: none"> • 设定为输入模式，每个管脚通过电阻连接到VSS（下拉）或者VCC（上拉）（注2） • 设定为输出模式，使管脚开路（注1、2）
端口P4_6、P4_7	通过电阻连接到VCC（上拉）（注2）
端口P4_2	连接到VCC

注1. 设定为输出模式，使管脚开路时，在通过程序将端口转换为输出模式前，端口为输入状态。因此，管脚的电压电平不定，在端口为输入模式期间，电源电流有可能增加。另外，考虑到噪声或者由于噪声引起的失控等使方向寄存器的内容发生变化的情况，建议通过程序定期地重新设定方向寄存器的内容，提高程序的可靠性。

注2. 必须尽量用短的布线（2cm以内）处理单片机的未使用管脚。

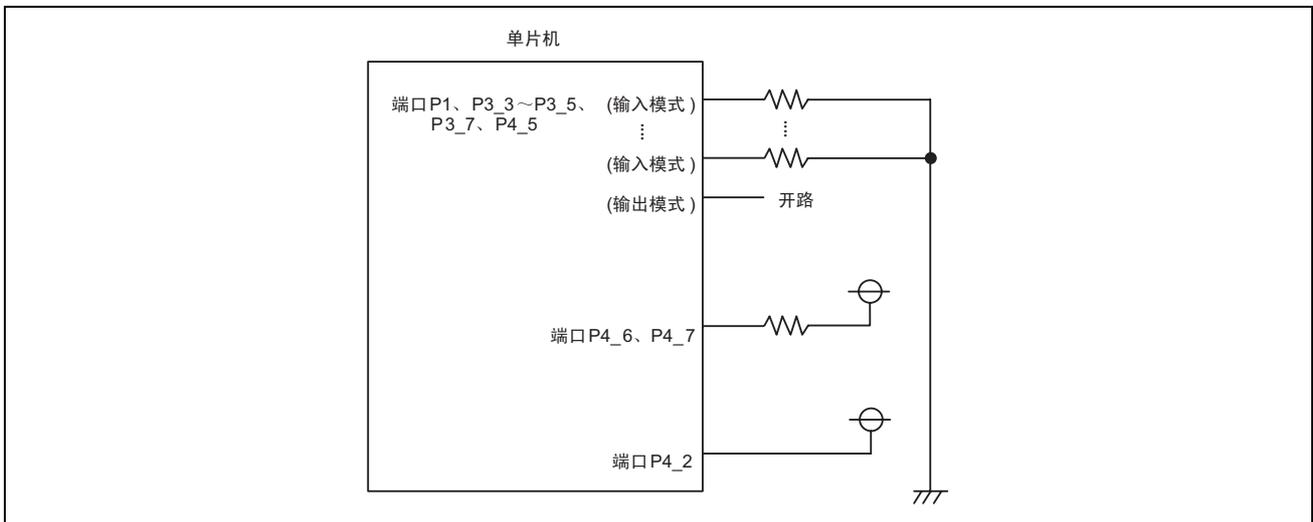


图 5.10 未使用管脚的处理例子

第6章 复位

复位有硬件复位、加电复位、电压监视 1 复位、电压监视 2 复位、监视定时器复位和软件复位。复位名称和复位源如表 6.1、复位电路的框图如图 6.1 所示。

表 6.1 复位名称和复位源

复位名称	复位源
硬件复位	RESET 管脚的输入电压为“L”电平
监视定时器复位	监视定时器的下溢
软件复位	给PM0寄存器的PM03位写“1”

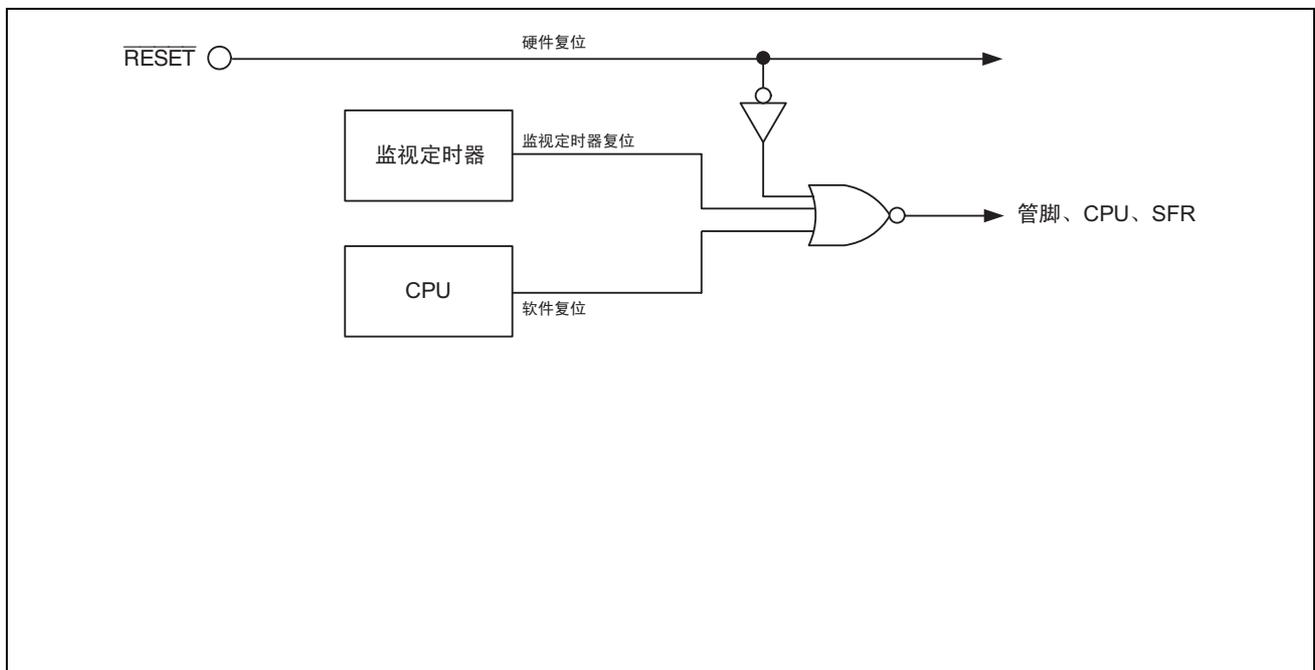


图 6.1 复位电路的框图

复位后的管脚状态如表 6.2、复位后的 CPU 寄存器状态如图 6.2、复位顺序如图 6.3 所示。

表 6.2 复位后的管脚状态

管脚名	管脚状态
P1	输入端口
P3_3~P3_5、P3_7	输入端口
P4_2、P4_5~P4_7	输入端口

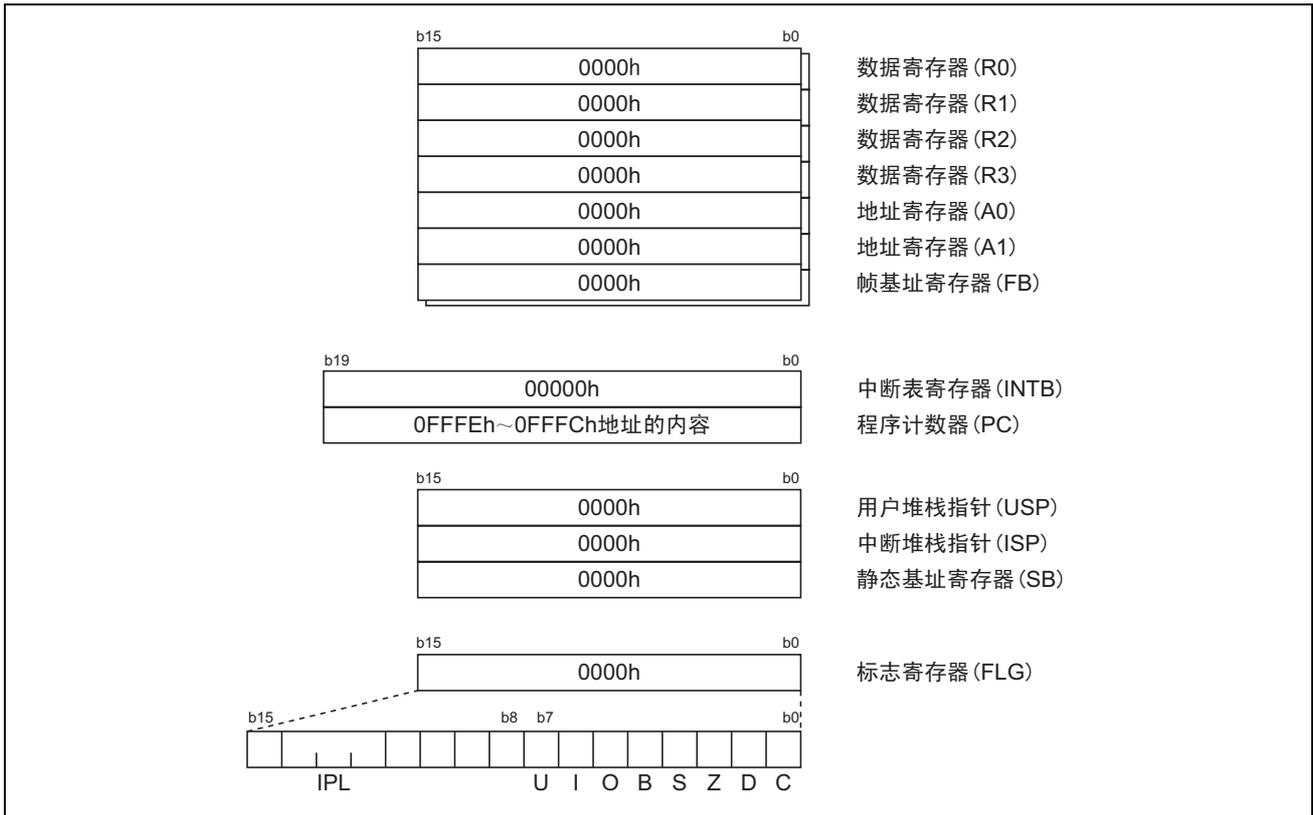


图 6.2 复位后的 CPU 寄存器状态

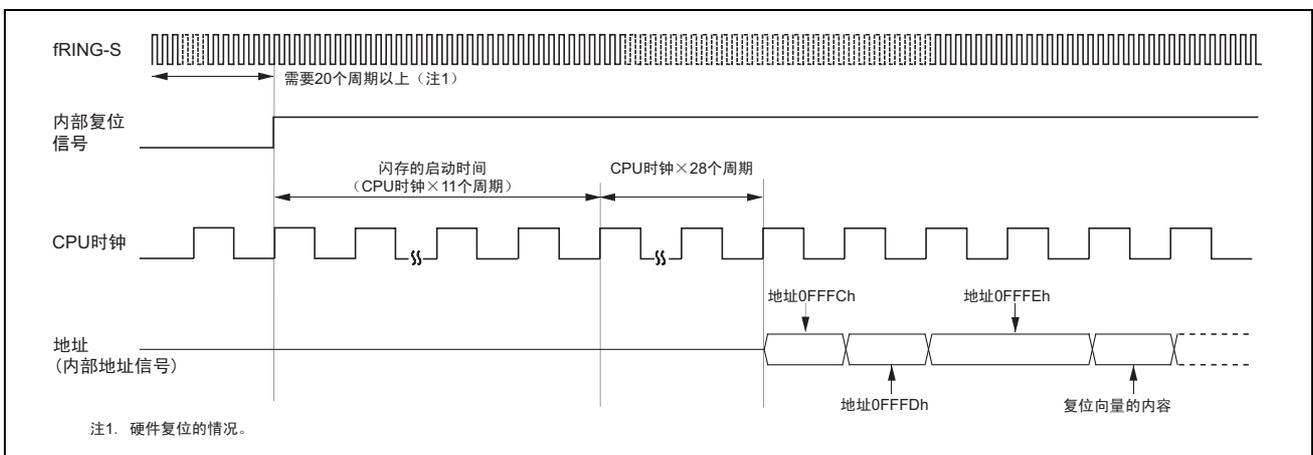


图 6.3 复位顺序

6.1 硬件复位

硬件复位是由 $\overline{\text{RESET}}$ 管脚引起的复位。当电源电压满足推荐运行条件时，如果将“L”电平输入到 $\overline{\text{RESET}}$ 管脚，管脚、CPU 和 SFR 就被初始化（参照“表 6.2 复位后的管脚状态”）。

如果将 $\overline{\text{RESET}}$ 管脚的输入电平从“L”电平变为“H”电平，就从复位向量指向的地址开始执行程序。复位后的 CPU 时钟自动选择低速内部振荡器时钟的 8 分频时钟。

复位后的 SFR 状态请参照“第 4 章 SFR”。

不初始化内部 RAM。另外，如果在写内部 RAM 中 $\overline{\text{RESET}}$ 管脚变为“L”电平，内部 RAM 就不定。

硬件复位的电路例子和运行如图 6.4、硬件复位的电路例子（外接电源电压检测电路的使用例）以及运行如图 6.5 所示。

6.1.1 电源稳定的情况

- (1) 将“L”电平输入到 $\overline{\text{RESET}}$ 管脚
- (2) 等待 $500\mu\text{s}$ ($1/\text{fRING-S} \times 20$)
- (3) 将“H”电平输入到 $\overline{\text{RESET}}$ 管脚

6.1.2 接通电源的情况

- (1) 将“L”电平输入到 $\overline{\text{RESET}}$ 管脚
- (2) 使电源电压上升到满足推荐运行条件的电平为止
- (3) 等待 $t_d(\text{P-R})$ 直到内部电源稳定为止（参照“第 17 章 电特性”）
- (4) 等待 $500\mu\text{s}$ ($1/\text{fRING-S} \times 20$)
- (5) 将“H”电平输入到 $\overline{\text{RESET}}$ 管脚

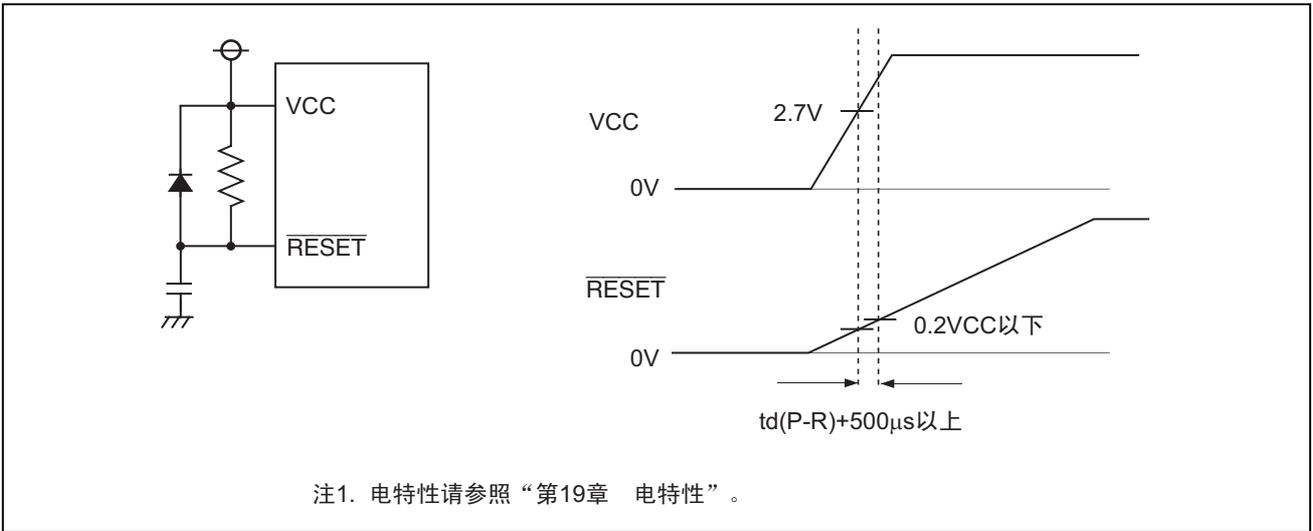


图 6.4 硬件复位的电路例子和运行

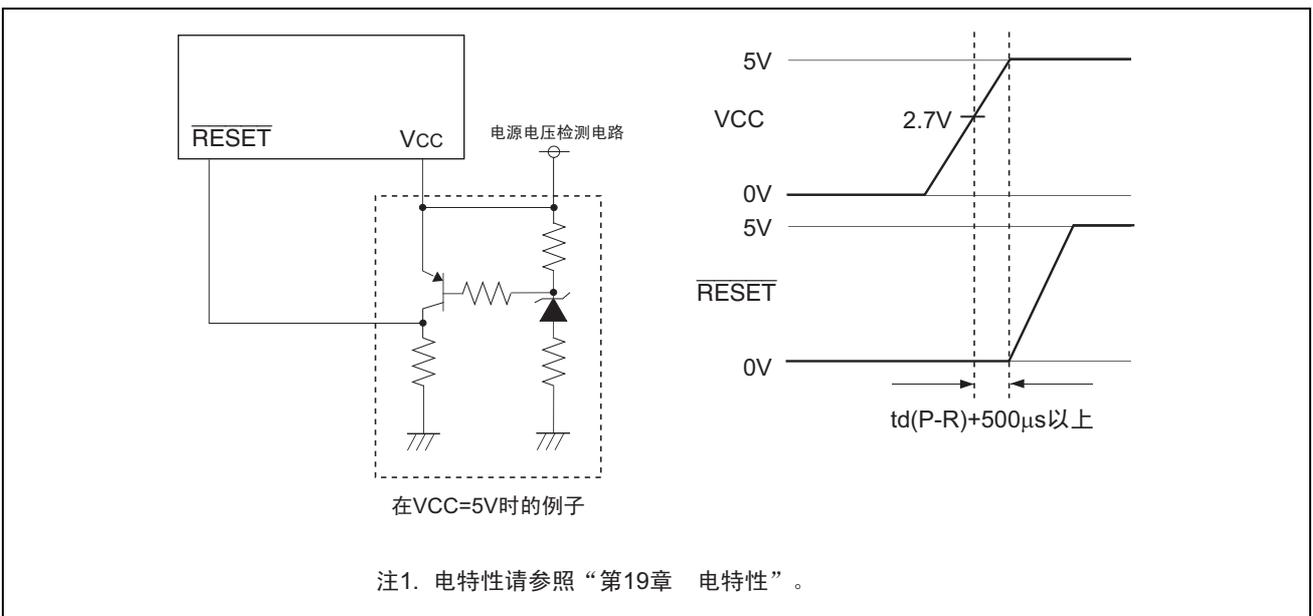


图 6.5 硬件复位的电路例子（外接电源电压检测电路的使用例）和运行

6.2 监视定时器复位

在 PM1 寄存器的 PM12 位为“1”（在监视定时器下溢时复位）时，如果监视定时器下溢，单片机就初始化管脚、CPU 和 SFR。然后，从复位向量指向的地址开始执行程序。复位后的 CPU 时钟自动选择低速内部振荡器时钟的 8 分频时钟。

监视定时器复位不初始化部分 SFR，详细内容请参照“第 4 章 SFR”。

不初始化内部 RAM。另外，如果在写内部 RAM 中监视定时器下溢，内部 RAM 就不定。

监视定时器的详细内容请参照“第 12 章 监视定时器”。

6.3 软件复位

如果将 PM0 寄存器的 PM03 位设定为“1”（单片机复位），单片机就初始化管脚、CPU 和 SFR。然后，从复位向量指向的地址开始执行程序。复位后的 CPU 时钟自动选择低速内部振荡器时钟的 8 分频时钟。

软件复位不初始化部分 SFR，详细内容请参照“第 4 章 SFR”。

不初始化内部 RAM。

第7章 处理器模式

7.1 处理器模式的种类

处理器模式为单芯片模式。处理器模式的特点如表 7.1 所示，PM0 寄存器如图 7.1、PM1 寄存器如图 7.2 所示。

表 7.1 处理器模式的特点

处理器模式	存取空间	分配为输入/输出端口的管脚
单芯片模式	SFR、内部RAM、内部ROM	全部管脚为输入/输出端口或者外围功能输入/输出管脚

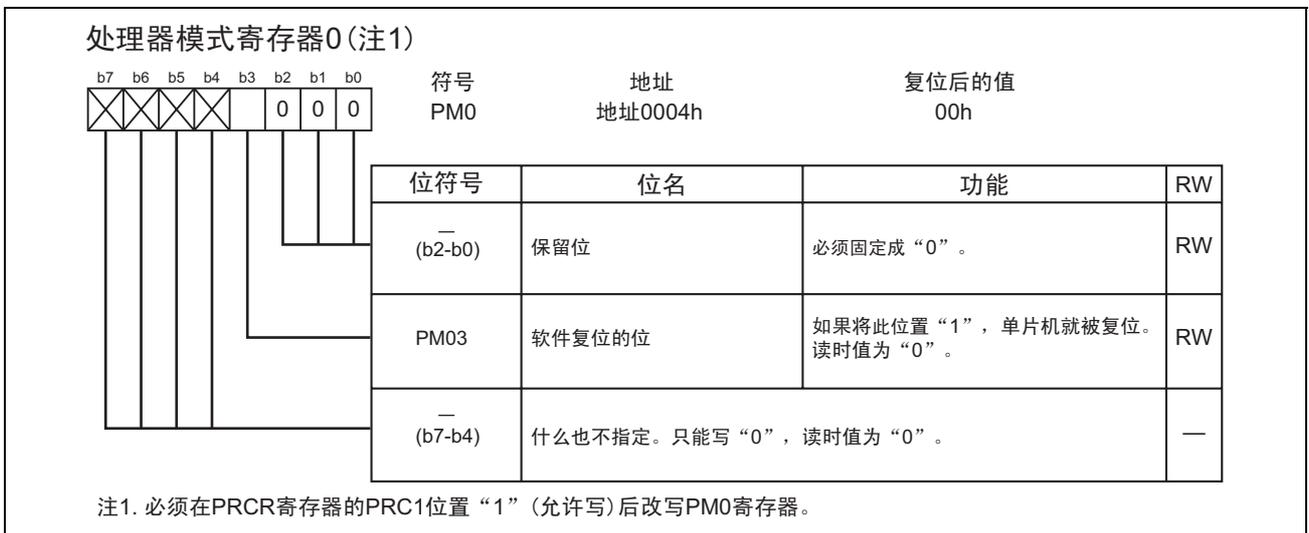


图 7.1 PM0 寄存器

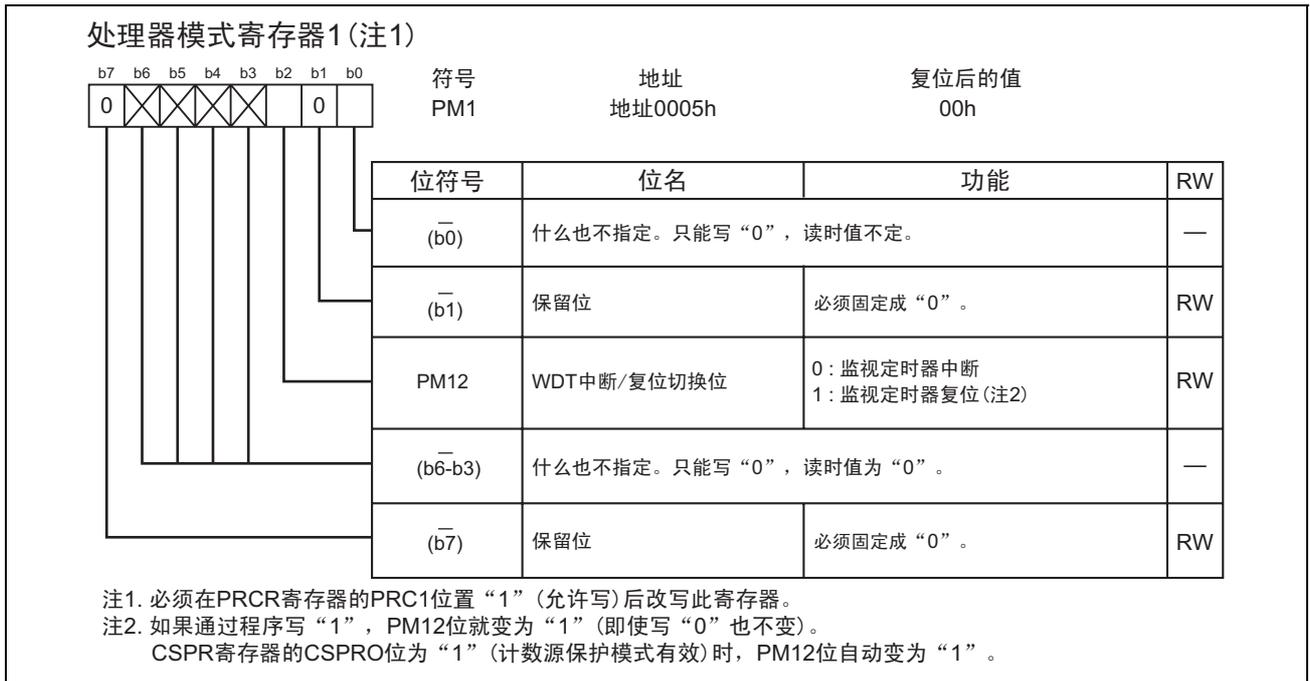


图 7.2 PM1 寄存器

第8章 总线控制

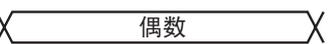
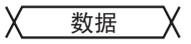
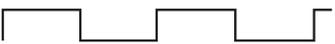
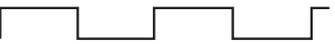
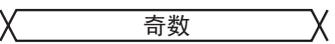
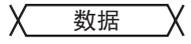
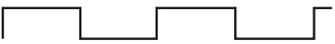
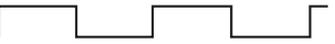
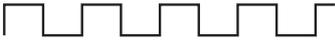
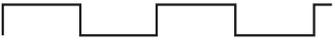
ROM、RAM 与 SFR 存取时的总线周期不同。R5R0C00 群的存取区的总线周期如表 8.1 所示。

ROM、RAM 和 SFR 通过 8 位总线和 CPU 连接。因此，在以字（16 位）单位存取时，以 8 位单位进行 2 次存取。存取单位和总线的运行如表 8.2 所示。

表 8.1 R5R0C00 群的存取区的总线周期

存取区	总线周期
SFR	CPU时钟的2个周期
ROM/RAM	CPU时钟的1个周期

表 8.2 存取单位和总线的运行

区域	SFR	ROM、RAM
偶数地址 字节存取	CPU 时钟  地址  偶数 数据  数据	CPU 时钟  地址  偶数 数据  数据
奇数地址 字节存取	CPU 时钟  地址  奇数 数据  数据	CPU 时钟  地址  奇数 数据  数据
偶数地址 字存取	CPU 时钟  地址  偶数 偶数+1 数据  数据 数据	CPU 时钟  地址  偶数 偶数+1 数据  数据 数据
奇数地址 字存取	CPU 时钟  地址  奇数 奇数+1 数据  数据 数据	CPU 时钟  地址  奇数 奇数+1 数据  数据 数据

第9章 时钟发生电路

时钟发生电路内置 2 个电路：

- 主时钟振荡电路
- 内部振荡器（有振荡停止检测功能）

时钟发生电路的概要规格如表 9.1 所示，时钟发生电路的框图如图 9.1 所示，与时钟相关的寄存器如图 9.2～图 9.5 所示。

表 9.1 时钟发生电路的概要规格

项目	主时钟振荡电路	内部振荡器	
		高速内部振荡器	低速内部振荡器
用途	<ul style="list-style-type: none"> • CPU的时钟源 • 外围功能的时钟源 	<ul style="list-style-type: none"> • CPU的时钟源 • 外围功能的时钟源 • 主时钟振荡停止时的CPU和外围功能的时钟源 	<ul style="list-style-type: none"> • CPU的时钟源 • 外围功能的时钟源 • 主时钟振荡停止时的CPU和外围功能的时钟源
时钟频率	0~20MHz	约8MHz	约125kHz
能连接的谐振器	<ul style="list-style-type: none"> • 陶瓷谐振器 • 晶体谐振器 	—	—
谐振器的连接管脚	XIN、XOUT（注1）	—（注1）	—（注1）
振荡开始和停止	有	有	有
复位后的状态	停止	停止	振荡
其它	能输入外部生成的时钟	—	—

注1. 在不使用主时钟振荡电路而将内部振荡器时钟用于CPU时钟时，该管脚能作为P4_6和P4_7使用。

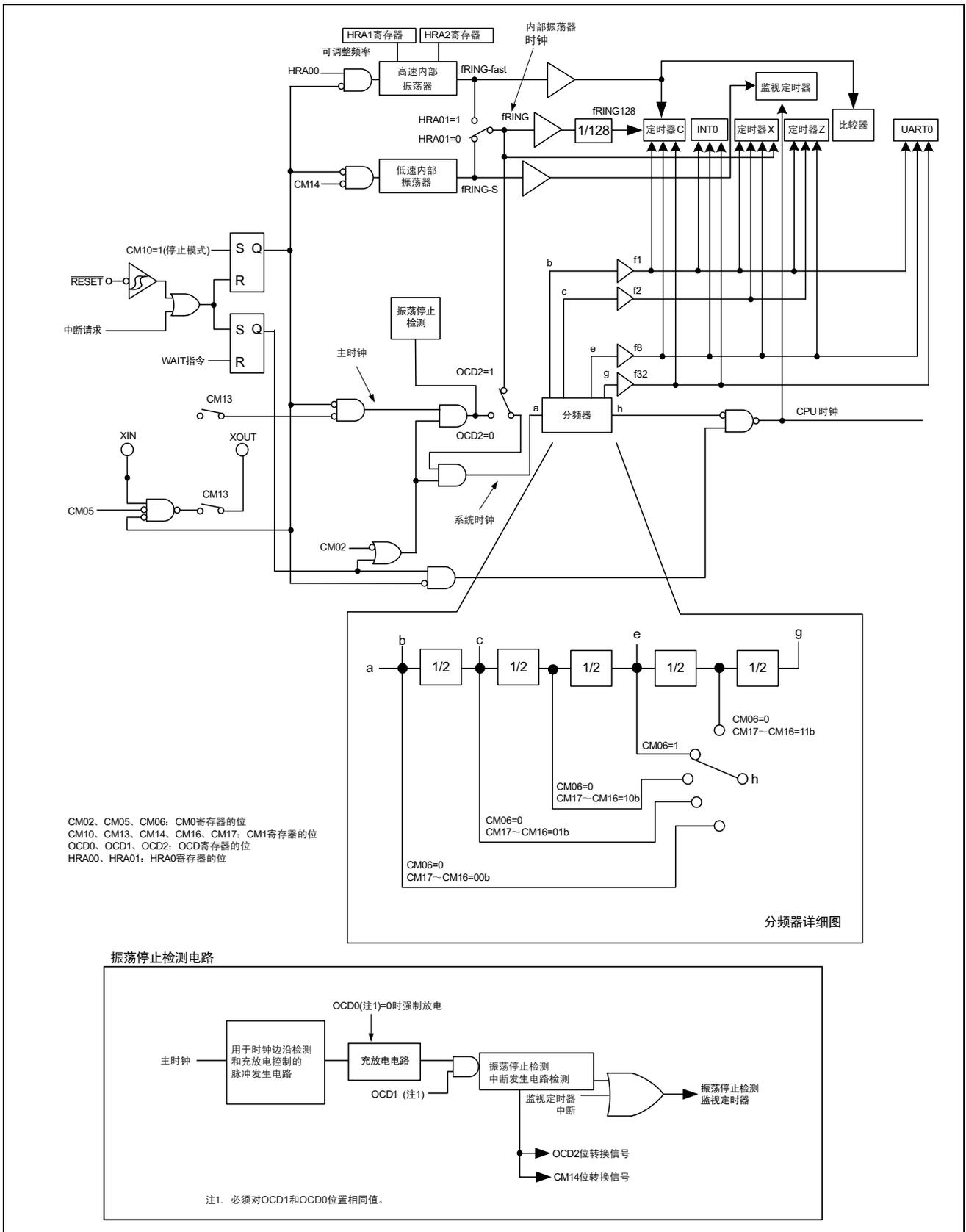


图 9.1 时钟发生电路

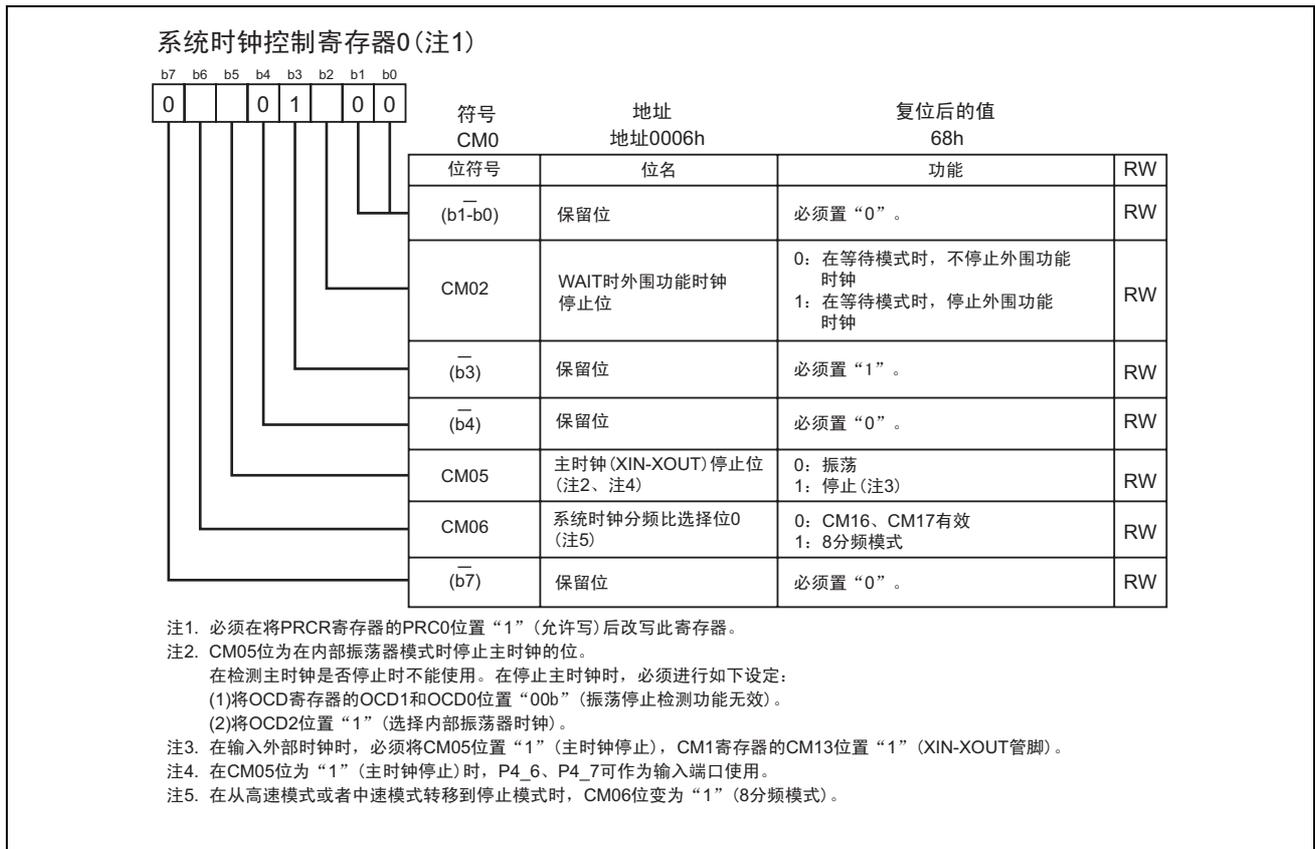


图 9.2 CM0 寄存器

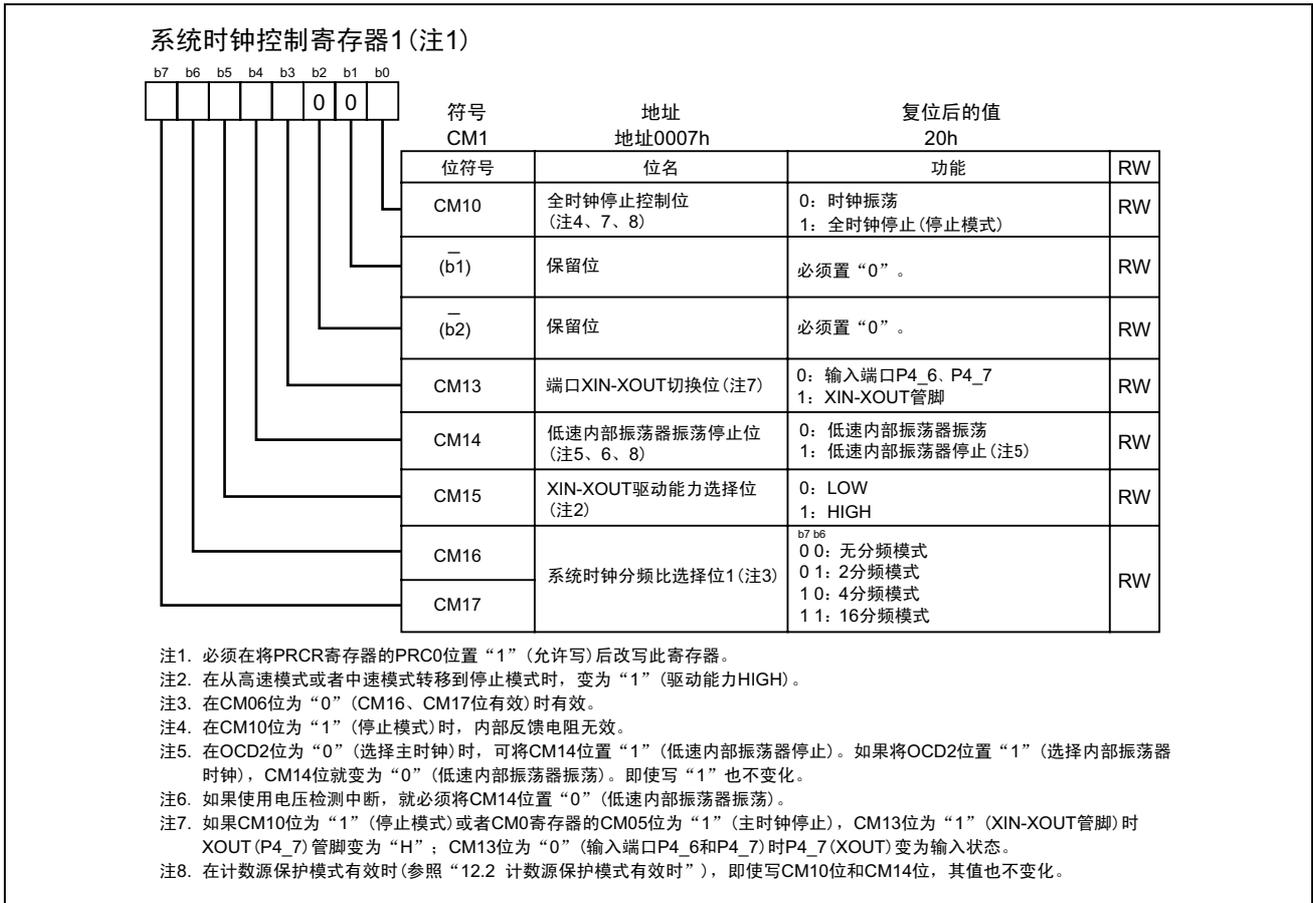


图 9.3 CM1 寄存器

振荡停止检测寄存器(注1)

符号	地址	复位后的值	
OCD	地址000Ch	04h	
位符号	位名	功能	RW
OCD0	振荡停止检测有效位	b1b0 0 0: 振荡停止检测功能无效 0 1: 不能设定 1 0: 不能设定 1 1: 振荡停止检测功能有效(注4、7)	RW
OCD1			
OCD2	系统时钟选择位(注6)	0: 选择主时钟(注7) 1: 选择内部振荡器时钟(注2)	RW
OCD3	时钟监视位(注3、5)	0: 主时钟振荡 1: 主时钟停止	RO
(b7-b4)	保留位	必须置“0”。	RW

- 注1. 必须在将PRCR寄存器的PRC0位置“1”(写允许)后改写此寄存器。
- 注2. 在OCD1~OCD0位为“11b”(振荡停止检测功能有效)时, 如果检测到主时钟振荡停止, OCD2位就自动转换为“1”(选择内部振荡器时钟)。另外, 在OCD3位为“1”(主时钟停止)时, 即使对OCD2位写“0”(选择主时钟), OCD2位也不变化。
- 注3. OCD3位在OCD1~OCD0位为“11b”时有效。
- 注4. 必须在转移到停止模式或者内部振荡器模式(主时钟停止)前, 将OCD1~OCD0位设定成“00b”(振荡停止检测功能无效)。
- 注5. 在OCD1~OCD0位为“00b”时, OCD3位为“0”(主时钟振荡), 不变化。
- 注6. 如果将OCD2位置“1”(选择内部振荡器时钟), CM14位就变为“0”(低速内部振荡器振荡)。
- 注7. 在振荡停止检测后, 主时钟重新振荡时的转换步骤请参照“图9.8 从低速内部振荡器向主时钟的转换步骤”。

图 9.4 OCD 寄存器

高速内部振荡器控制寄存器0(注1)

b7 b6 b5 b4 b3 b2 b1 b0		符号 HRA0	地址 地址0020h	复位后的值 00h
0	0	0	0	0
位符号	位名	功能	RW	
HRA00	高速内部振荡器允许位	0 : 高速内部振荡器停止 1 : 高速内部振荡器振荡	RW	
HRA01	高速内部振荡器选择位(注2)	0 : 选择低速内部振荡器(注3) 1 : 选择高速内部振荡器	RW	
— (b7-b2)	保留位	必须置“0”。	RW	

注1. 必须在将PRCR寄存器的PRC0位置“1”(允许写)后改写此寄存器。

注2. 必须在以下条件成立时更改HRA01位。

- HRA00=1(高速内部振荡器振荡)
- CM1寄存器的CM14=0(低速内部振荡器振荡)

注3. 在将HRA01位置“0”(低速内部振荡器选择)时，不能同时将HRA00位置“0”(高速内部振荡器停止)。必须在HRA01位置“0”后将HRA00位置“0”。

高速内部振荡器控制寄存器1(注1)

b7 b6 b5 b4 b3 b2 b1 b0		符号 HRA1	地址 地址0021h	复位后的值 发货时的值
功能			RW	
能用bit0~7调整高速内部振荡器的频率。 高速内部振荡器的频率=8 MHz (HRA1寄存器=发货时的值; fRING-fast模式0)			RW	
如果HRA1寄存器的值变小(最小值: 00h), 频率就变高。 如果HRA1寄存器的值变大(最大值: FFh), 频率就变低。				

注1. 必须在将PRCR寄存器的PRC0位置“1”(允许写)后改写此寄存器。

高速内部振荡器控制寄存器2(注1)

b7 b6 b5 b4 b3 b2 b1 b0		符号 HRA2	地址 地址0022h	复位后的值 00h
×	×	×	0	0
位符号	位名	功能	RW	
HRA20	高速内部振荡器模式选择位	b1 b0 00: fRING-fast模式0 (HRA1寄存器为发货时的值时, 为8MHz)	RW	
HRA21		01: fRING-fast模式1(注2) 10: fRING-fast模式2(注3) 11: 不能设定	RW	
— (b4-b2)	保留位	必须置“0”。	RW	
— (b7-b5)	什么也不指定。只能写“0”，读时值为“0”。		—	

注1. 必须在将PRCR寄存器的PRC0位置“1”(允许写)后改写此寄存器。

注2. 如果从fRING-fast模式0变为fRING-fast模式1，频率就变为1.5倍。

注3. 如果从fRING-fast模式0变为fRING-fast模式2，频率就变为0.5倍。

图 9.5 HR0、HR1 和 HR2 寄存器

以下说明由时钟发生电路生成的时钟。

9.1 主时钟

它是主时钟振荡电路提供的时钟，为 CPU 时钟和外围功能时钟的时钟源。主时钟振荡电路通过在 XIN-XOUT 管脚之间连接谐振器构成振荡电路。主时钟振荡电路内置反馈电阻，为了在停止模式时降低功耗，将反馈电阻从振荡电路分离。对于主时钟振荡电路，也能将外部生成的时钟输入到 XIN 管脚。主时钟的连接电路例子如图 9.6 所示。

在复位中和在复位后，主时钟停止。

如果在将 CM1 寄存器的 CM13 位置“1”（XIN-XOUT 管脚）后，将 CM0 寄存器的 CM05 位置“0”（主时钟振荡），主时钟就开始振荡。如果在主时钟振荡稳定后，将 OCD 寄存器的 OCD2 位置“0”（选择主时钟），主时钟就成为 CPU 的时钟源。

在将 OCD2 位置“1”（选择内部振荡器时钟）使用时，如果将 CM0 寄存器的 CM05 位置“1”（主时钟停止），就能降低功耗。另外，在将外部生成的时钟输入到 XIN 管脚时，即使将 CM05 位置“1”，主时钟也不停止，因此，必要时需从外部停止时钟。

在停止模式时，包括主时钟在内的全部时钟都停止。详细内容请参照“9.4 功率控制”。

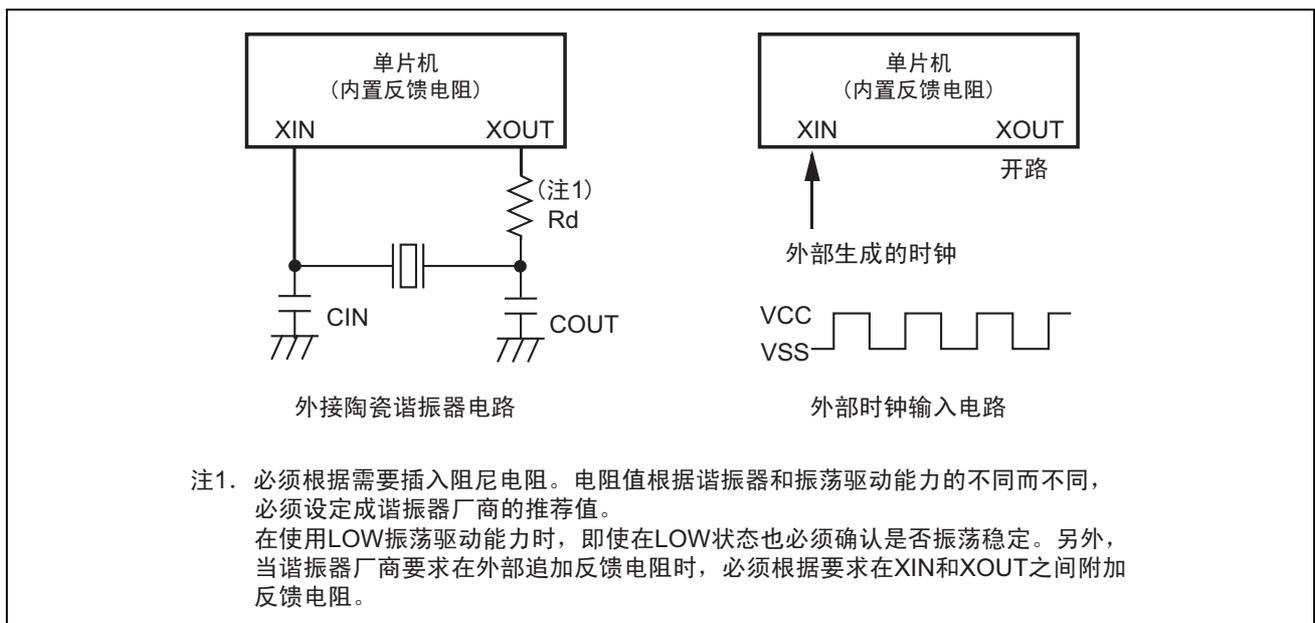


图 9.6 主时钟的连接电路例子

9.2 内部振荡器时钟

它是内部振荡器提供的时钟，内部振荡器有高速内部振荡器和低速内部振荡器。由 HRA0 寄存器的 HRA01 位选择的内部振荡器的时钟为内部振荡器时钟。

9.2.1 低速内部振荡器时钟

由低速内部振荡器生成的时钟成为 CPU 时钟、外围功能时钟、fRING、fRING128 以及 fRING-S 的时钟源。在复位后，由低速内部振荡器生成的内部振荡器时钟的 8 分频成为 CPU 时钟。

另外，如果 OCD 寄存器的 OCD1~OCD0 位为“11b”（振荡停止检测功能有效），就在主时钟停止时低速内部振荡器自动开始运行，供给时钟。

由于低速内部振荡器的频率根据电源电压和工作环境温度变化很大，因此在设计应用产品时必须对频率变化留有充分的容限。

9.2.2 高速内部振荡器时钟

由高速内部振荡器生成的时钟成为 CPU 时钟、外围功能时钟、fRING、fRING128 以及 fRING-fast 的时钟源。

由高速内部振荡器生成的内部振荡器时钟在复位后停止。如果将 HRA0 寄存器的 HRA00 位置“1”（高速内部振荡器振荡），就开始振荡，并且能使用 HRA1 寄存器和 HRA2 寄存器调整频率。

HRA1 寄存器的各位的延迟量有偏异，所以必须变化各位进行调整。

高速内部振荡器的频率在闪存的 CPU 改写模式中的自动编程期间或者自动擦除期间，有可能发生变化。有关详细内容请参照“9.6.4 高速内部振荡器时钟”。

9.3 CPU 时钟和外围功能时钟

有使 CPU 运行的 CPU 时钟和使外围功能运行的时钟（请参照“图 9.1 时钟发生电路”）。

9.3.1 系统时钟

系统时钟是 CPU 时钟和外围功能时钟的时钟源，能选择主时钟或者内部振荡器时钟。

9.3.2 CPU 时钟

CPU 时钟是 CPU 和监视定时器的运行时钟。

对系统时钟进行 1 分频（不分频）或者 2、4、8、16 分频后的时钟成为 CPU 时钟。能通过 CM0 寄存器的 CM06 位和 CM1 寄存器的 CM16~CM17 位选择分频。

在复位后，低速内部振荡器时钟的 8 分频成为 CPU 时钟。

另外，在从高速模式或者中速模式转移到停止模式时，CM06 位变为“1”（8 分频模式）。

9.3.3 外围功能时钟（f1、f2、f4、f8、f32）

它是外围功能的运行时钟。

f_i ($i=1, 2, 4, 8, 32$) 是对系统时钟进行 i 分频后的时钟，用于定时器 X、定时器 Z、定时器 C、串行接口和比较器。

如果在 CM0 寄存器的 CM02 位置“1”（在等待模式时，停止外围功能时钟）后执行 WAIT 指令， f_i 就停止。

9.3.4 fRING 和 fRING128

它是外围功能的运行时钟。

fRING 是和内部振荡器时钟相同频率的时钟，用于定时器 X。fRING128 是对 fRING 进行 128 分频后的时钟，用于定时器 C。

在执行 WAIT 指令时，fRING 和 fRING128 不停止。

9.3.5 fRING-fast

它是定时器 C 的计数源。

fRING-fast 是由高速内部振荡器生成的时钟。如果将 HRA00 位置“1”，就供给 fRING-fast。

在执行 WAIT 指令时，fRING-fast 不停止。

9.3.6 fRING-S

它是监视定时器的运行时钟。

fRING-S 是由低速内部振荡器生成的时钟。如果将 CM14 位置“0”（低速内部振荡器振荡），就供给 fRING-S。

在执行 WAIT 指令时或者在监视定时器的计数源保护模式时，fRING-S 不停止。

9.4 功率控制

功率控制有3种模式。为了方便起见，在此将除了等待模式和停止模式以外的状态称为通常运行模式。

9.4.1 通常运行模式

通常运行模式又分为4种模式。

在通常运行模式，由于供给CPU时钟和外围功能时钟，因此CPU和外围功能都运行。通过控制CPU时钟的频率进行功率控制。CPU时钟的频率越高处理能力就越强，频率越低功耗就越小。另外，如果使不需要的振荡电路停止，功耗就更小。

在转换CPU时钟的时钟源时，转换后的时钟需要稳定振荡。在转换后的时钟为主时钟时，必须在通过程序取得振荡稳定的等待时间后转移。

表 9.2 时钟相关位的设定和模式

模式		OCD寄存器	CM1寄存器		CM0寄存器	
		OCD2	CM17、CM16	CM13	CM06	CM05
高速模式		0	00b	1	0	0
中速模式	2分频	0	01b	1	0	0
	4分频	0	10b	1	0	0
	8分频	0	—	1	1	0
	16分频	0	11b	1	0	0
高速、低速内部 振荡器模式 (注1)	不分频	1	00b	—	0	—
	2分频	1	01b	—	0	—
	4分频	1	10b	—	0	—
	8分频	1	—	—	1	—
	16分频	1	11b	—	0	—

注 1. 在 CM1 寄存器的 CM14 位=0 (低速内部振荡器振荡) 和 HRA0 寄存器的 HRA01 位=0 时，低速内部振荡器成为内部振荡器时钟。

在 HRA0 寄存器的 HRA00 位=1 (高速内部振荡器振荡) 和 HRA0 寄存器的 HRA01 位=1 时，高速内部振荡器成为内部振荡器时钟。

(1) 高速模式

主时钟的1分频（不分频）为CPU时钟。在CM14位为“0”（低速内部振荡器振荡）或者HRA0寄存器的HRA00位为“1”（高速内部振荡器振荡）时，fRING和fRING128能用于定时器X和定时器C。在HRA00位为“1”时，fRING-fast能用于定时器C。

另外，在CM14位为“0”（低速内部振荡器振荡）时，fRING-S能用于监视定时器。

(2) 中速模式

主时钟的2分频、4分频、8分频或者16分频成为CPU时钟。在CM14位为“0”（低速内部振荡器振荡）或者HRA0寄存器的HRA00位为“1”（高速内部振荡器振荡）时，fRING和fRING128能用于定时器X和定时器C。在HRA00位为“1”时，fRING-fast能用于定时器C。

另外，在CM14位为“0”（低速内部振荡器振荡）时，fRING-S能用于监视定时器。

(3) 高速、低速内部振荡器模式

内部振荡器时钟的1分频（不分频）、2分频、4分频、8分频或者16分频成为CPU时钟。另外，内部振荡器时钟成为外围功能时钟的时钟源。在HRA00位为“1”时，fRING-fast能用于定时器C。

另外，在CM14位为“0”（低速内部振荡器振荡）时，fRING-S能用于监视定时器。

9.4.2 等待模式

在等待模式时，CPU时钟停止，所以用CPU时钟运行的CPU和计数源保护模式无效时的监视定时器停止运行。主时钟和内部振荡器时钟不停止，使用这些时钟的外围功能处于运行状态。

(1) 外围功能时钟停止功能

在CM02位为“1”（在等待模式时，停止外围功能时钟）的情况下，由于在等待模式时f1、f2、f4、f8、f32、停止，因此能降低功耗。

(2) 等待模式的转移

如果执行WAIT指令，就变为等待模式。

(3) 等待模式时的管脚状态

保持进入等待模式前的状态。

(4) 从等待模式的返回

通过硬件复位或者外围功能中断，从等待模式返回。

在通过硬件复位返回时，必须在将外围功能中断的 ILVL2~ILVL0 位置“000b”（禁止中断）后执行 WAIT 指令。

外围功能中断受 CM02 位的影响。在 CM02 位为“0”（在等待模式时，不停止外围功能时钟）时，所有外围功能中断都能用于从等待模式的返回。在 CM02 位为“1”（在等待模式时，停止外围功能时钟）时，由于使用外围功能时钟的外围功能停止，因此通过外部信号运行的外围功能的中断能用于从等待模式的返回。

能用于从等待模式返回的中断和使用条件如表 9.3 所示。

在将外围功能中断用于从等待模式返回的情况下，必须在执行 WAIT 指令前进行如下设定：

1. 给用于从等待模式返回的外围功能中断的中断控制寄存器的 ILVL2~ILVL0 位设定中断优先级。另外，将不用于从等待模式返回的外围功能中断的 ILVL2~ILVL0 位置“000b”（禁止中断）。
2. 将 I 标志置“1”。
3. 让用于从等待模式返回的外围功能运行。

在通过外围功能中断返回的情况下，如果在发生中断请求后开始供给 CPU 时钟，就执行中断顺序。通过外围功能中断从等待模式返回后的 CPU 时钟和 WAIT 指令执行时的 CPU 时钟相同。

表 9.3 能用于从等待模式返回的中断和使用条件

中断	在CM02=0时	在CM02=1时
串行接口中断	能用于内部时钟和外部时钟	能用于外部时钟
键输入中断	能使用	能使用
比较器中断	能用于单次模式	—（不能使用）
定时器X中断	能用于所有模式	能用于事件计数器模式
定时器Z中断	能用于所有模式	—（不能使用）
定时器C中断	能用于所有模式	—（不能使用）
INT中断	能使用	能使用（INT0、INT3能在没有滤波器的情况下使用）
振荡停止检测中断	能使用	—（不能使用）
监视定时器中断	能用于计数源保护模式	能用于计数源保护模式

9.4.3 停止模式

在停止模式，停止所有振荡。因此，CPU 时钟和外围功能时钟也停止，通过这些时钟运行的 CPU 和外围功能都停止运行。停止模式是功耗最小的模式。另外，在外加给 VCC 管脚的电压为 VRAM 以上时，保持内部 RAM 的内容。

另外，通过外部信号运行的外围功能运行。能用于从停止模式返回的中断和使用条件如表 9.4 所示。

表 9.4 能用于从停止模式返回的中断和使用条件

中断	使用条件
键输入中断	—
INT0~INT1中断	INT0能在没有滤波器的情况下使用
INT3中断	能在没有滤波器并且在INT3输入时序发生中断请求（TCC0寄存器的TCC06位为“1”）的情况下使用
定时器X中断	在事件计数器模式对外部脉冲计数时
串行接口中断	在选择外部时钟时

(1) 停止模式的转移

如果将 CM1 寄存器的 CM10 位置“1”（停止所有时钟），就变为停止模式。同时 CM0 寄存器的 CM06 位变为“1”（8 分频模式），并且 CM10 寄存器的 CM15 位变为“1”（主时钟振荡电路的驱动能力 HIGH）。

在使用停止模式时，必须在 OCD1~OCD0 位置“00b”（振荡停止检测功能无效）后设定为停止模式。

(2) 停止模式时的管脚状态

保持进入停止模式前的状态。

但是，CM1 寄存器的 CM13 位为“1”（XIN-XOUT 管脚）时，XOUT（P4_7）管脚为“H”电平。CM13 位为“0”（输入端口 P4_6 和 P4_7）时，P4_7（XOUT）为输入状态。

(3) 从停止模式的返回

通过硬件复位或者外围功能中断，从停止模式返回。

在通过硬件复位返回时，必须在外围功能中断的 ILVL2~ILVL0 位置“000b”（禁止中断）后将 CM10 位置“1”。

在通过外围功能中断返回时，必须在进行如下设定后将 CM10 位置“1”：

1. 给用于从停止模式返回的外围功能中断的 ILVL2~ILVL0 位设定中断优先级。
另外，将不用于从停止模式返回的外围功能中断的 ILVL2~ILVL0 位置“000b”（禁止中断）。
2. 将 I 标志置“1”。
3. 让用于从停止模式返回的外围功能运行。

在通过外围功能中断返回的情况下，如果在发生中断请求后开始供给 CPU 时钟，就执行中断顺序。

通过外围功能中断从停止模式返回后的 CPU 时钟变为在停止模式前使用的时钟的 8 分频时钟。

功率控制的状态转移如图 9.7 所示。

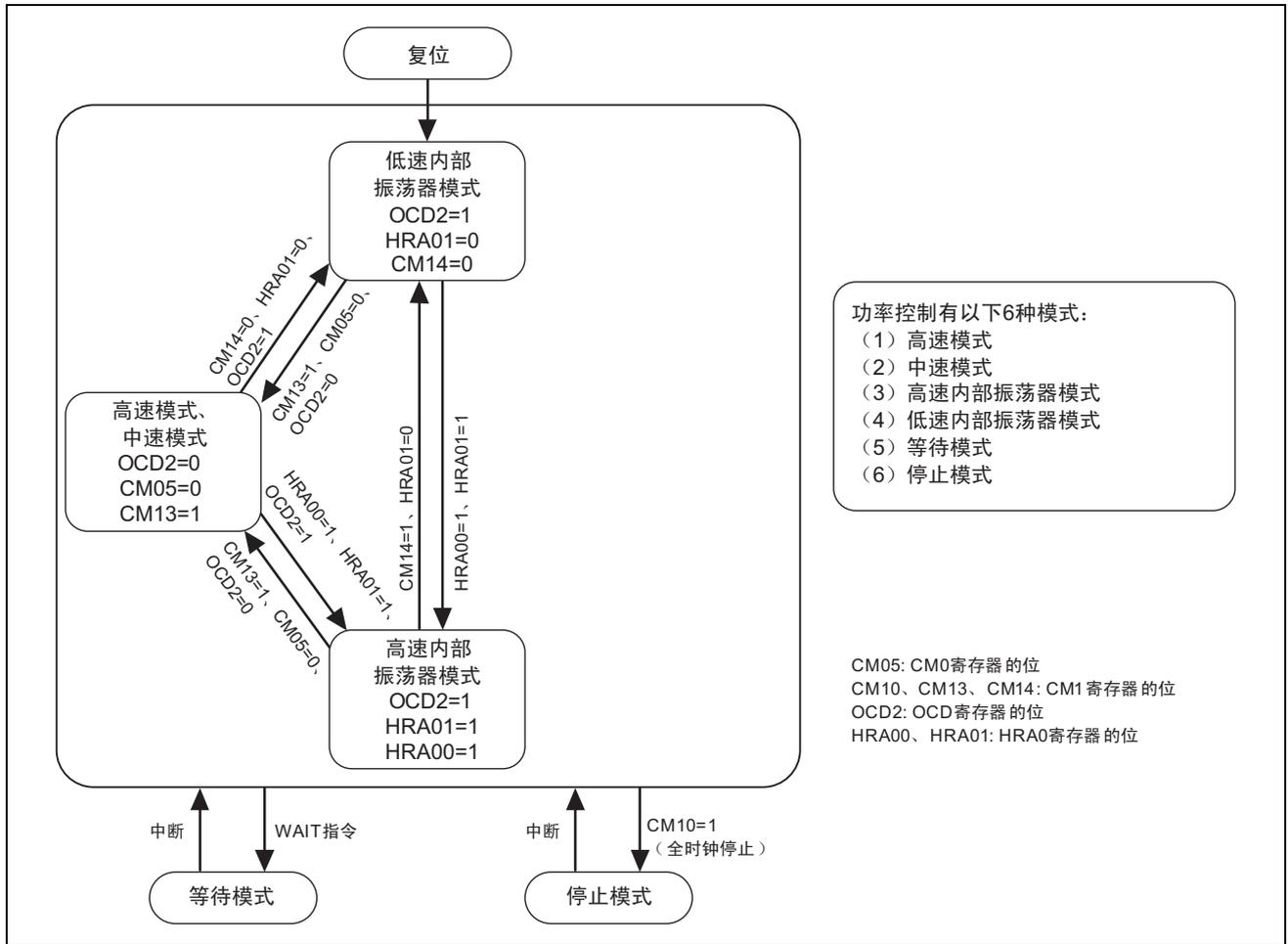


图 9.7 功率控制的状态转移

9.5 振荡停止检测功能

振荡停止检测功能是检测主时钟振荡电路停止的功能。

振荡停止检测功能通过 OCD 寄存器的 OCD1~OCD0 位，能选择有效或者无效。

振荡停止检测功能的说明如表 9.5 所示。

在主时钟为 CPU 时钟源并且 OCD1~OCD0 位为“11b”（振荡停止检测功能有效）的情况下，如果主时钟停止，就进入如下状态：

- OCD 寄存器的 OCD2 位=1（选择内部振荡器时钟）
- OCD 寄存器的 OCD3 位=1（主时钟停止）
- CM1 寄存器的 CM14 位=0（低速内部振荡器振荡）
- 产生振荡停止检测中断请求

表 9.5 振荡停止检测功能的说明

项目	说明
能检测振荡停止的时钟和频率范围	$f(XIN) \geq 2\text{MHz}$
振荡停止检测功能的有效条件	将OCD1~OCD0位置“11b”（振荡停止检测功能有效）
振荡停止检测时的运行	产生振荡停止检测中断

9.5.1 振荡停止检测功能的使用方法

- 振荡停止检测中断和监视定时器中断共享向量。在同时使用振荡停止检测中断和监视定时器中断的情况下，必须判断中断源。振荡停止检测中断、监视定时器中断的中断源判断如表 9.6 所示。
- 在振荡停止后主时钟重新开始振荡时，必须通过程序将主时钟恢复到 CPU 时钟或者外围功能的时钟源。从低速内部振荡器时钟转换到主时钟的步骤如图 9.8 所示。
- 在使用振荡停止检测功能期间转移到等待模式时，必须将 CM02 位置“0”（在等待模式时，不停止外围功能时钟）。
- 振荡停止检测功能是防止由外部因素引起的主时钟停止的功能，因此在通过程序使主时钟停止或者振荡时，也就是说，在设定成停止模式或者改变 CM05 位时，必须将 OCD1~OCD0 位置“00b”（振荡停止检测功能无效）。
- 由于在主时钟的频率低于 2MHz 时不能使用该功能，因此必须将 OCD1~OCD0 位置“00b”（振荡停止检测功能无效）。
- 如果 CPU 时钟和外围功能的时钟源在检测到振荡停止后使用低速内部振荡器时钟，就必须在 HRA0 寄存器的 HRA01 位置“0”（选择低速内部振荡器）后将 OCD1~OCD0 位置“11b”（振荡停止检测功能有效）。

如果 CPU 时钟和外围功能的时钟源在检测到振荡停止后使用高速内部振荡器时钟，就必须在 HRA01 位置“1”（选择高速内部振荡器）后将 OCD1~OCD0 位置“11b”（振荡停止检测功能有效）。

表 9.6 振荡停止检测中断、监视定时器中断的中断源判断

发生的中断源	表示中断源的位
振荡停止检测 (在(a)或者(b)时)	(a)OCD寄存器的OCD3=1
	(b)OCD寄存器的OCD1~OCD0=11b并且OCD2=1
监视定时器	VW2C寄存器的VW2C3=1

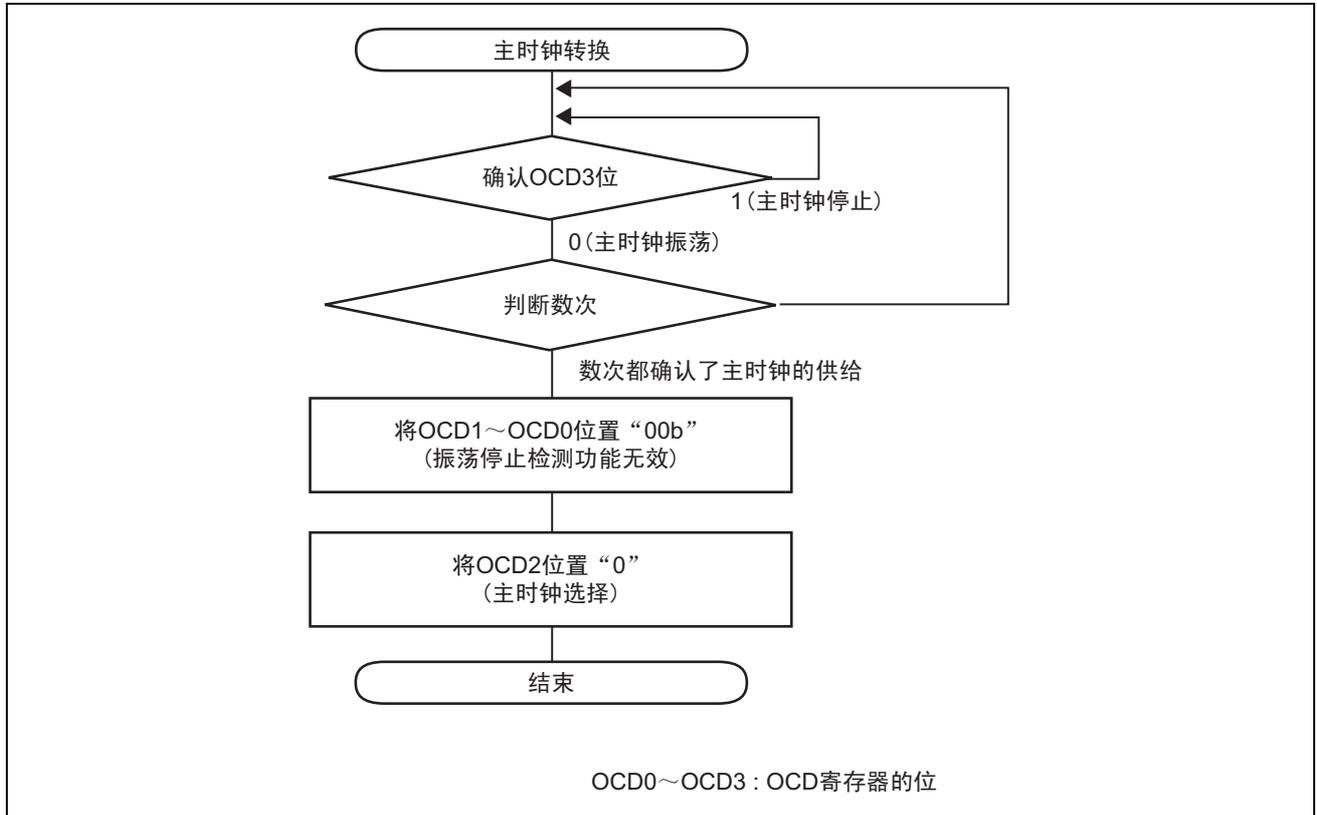


图 9.8 从低速内部振荡器转换到主时钟的步骤

9.6 时钟发生电路的使用注意事项

9.6.1 停止模式和等待模式

在转移到等待模式和停止模式时，指令队列从 WAIT 指令和将 CM1 寄存器的 CM10 位置“1”（停止模式）的指令开始预读 4 个字节，然后程序停止。因此，必须在 WAIT 指令和将 CM10 位置“1”的指令之后，至少插入 4 条 NOP 指令。

9.6.2 振荡停止检测功能

在主时钟频率低于 2MHz 时不能使用振荡停止检测功能，所以必须将 OCD1~OCD0 位置“00b”（振荡停止检测功能无效）。

9.6.3 振荡电路常数

有关用户系统的最佳振荡电路常数，请在向谐振器厂家询问后决定。

9.6.4 高速内部振荡器时钟

高速内部振荡器的频率在闪存的 CPU 改写模式的自动编程期间或者自动擦除期间有可能发生最大 10%（注 1）的变动。

自动编程结束后或者自动擦除结束后的高速内部振荡器频率为编程命令或者块擦除命令发行前的状态，读阵列（Read Array）命令、读状态寄存器命令、清除状态寄存器命令发行时除外。

在设计应用产品时，必须充分考虑到频率的变动。

注 1. 是对于发货时被调整的 8MHz 频率的变动率。

第10章 保护

保护是为了在程序失控时重要的寄存器不被轻易改写的保护功能。PRCR 寄存器如图 10.1 所示。PRCR 寄存器保护的寄存器如下：

- 由 PRC0 位保护的寄存器：CM0、CM1、OCD、HRA0、HRA1 和 HRA2 寄存器
- 由 PRC1 位保护的寄存器：PM0 和 PM1 寄存器

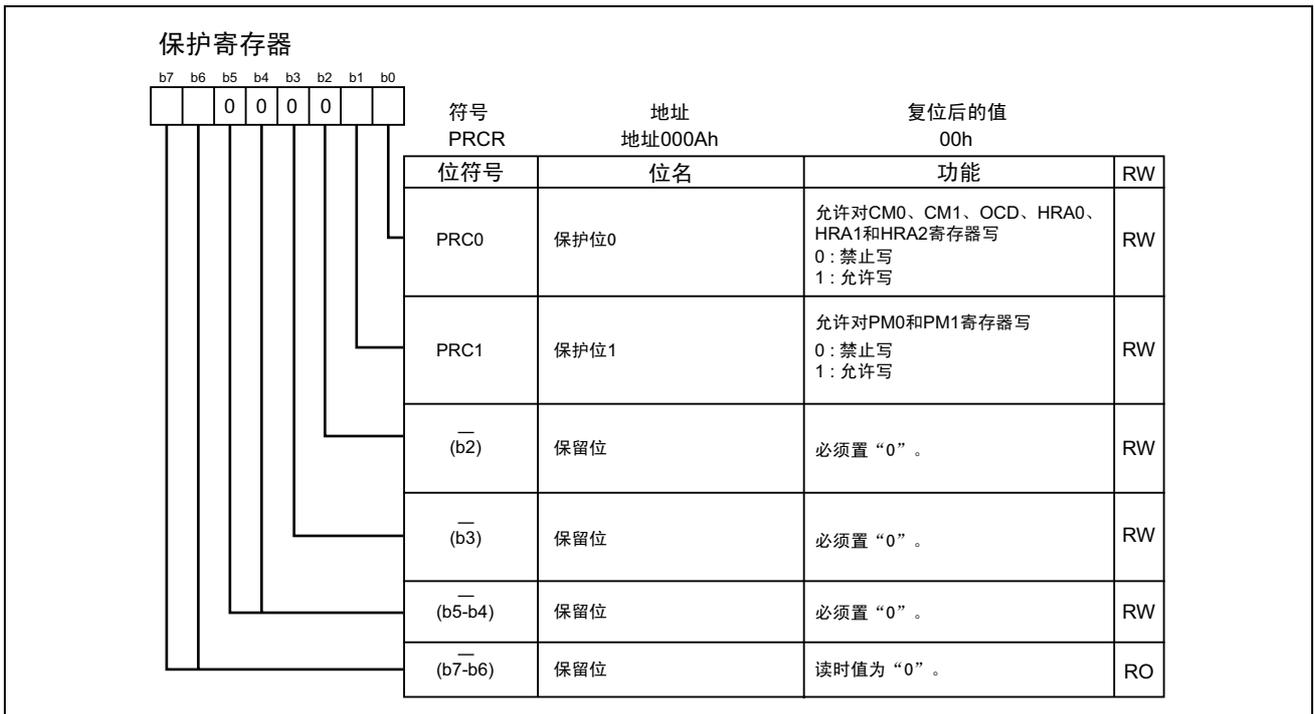


图 10.1 PRCR 寄存器

第11章 中断

11.1 中断概要

11.1.1 中断分类

中断分类如图 11.1 所示。

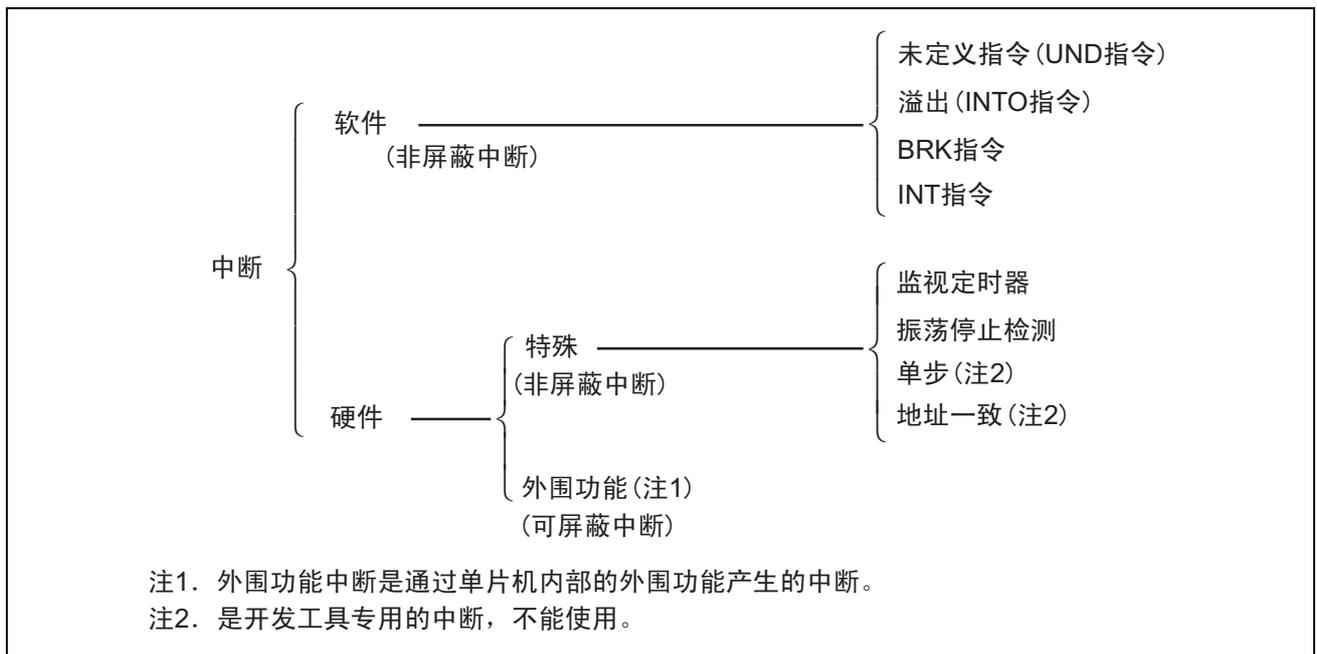


图 11.1 中断分类

可屏蔽中断：**能**通过中断允许标志（I 标志）控制中断的允许（禁止）或者**能**通过中断优先级改变中断优先级

非屏蔽中断：**不能**通过中断允许标志（I 标志）控制中断的允许（禁止）并且**不能**通过中断优先级改变中断优先级

11.1.2 软件中断

通过执行指令产生软件中断。软件中断是非屏蔽中断。

(1) 未定义指令中断

如果执行 UND 指令，就产生未定义指令中断。

(2) 溢出中断

在 O 标志为“1”（运算结果溢出）时，如果执行 INTO 指令，就产生溢出中断。根据运算 O 标志变化的指令如下：

ABS、ADC、ADCF、ADD、CMP、DIV、DIVU、DIVX、NEG、RMPA、SBB、SHA、SUB

(3) BRK 中断

如果执行 BRK 指令，就产生 BRK 中断。

(4) INT 指令中断

如果执行 INT 指令，就产生 INT 指令中断。能用 INT 指令指定的软件中断序号是 0~63。由于软件中断序号 4~31 分配给外围功能中断，因此能通过执行 INT 指令，执行和外围功能中断相同的中断程序。

软件中断序号 0~31 在执行指令时将 U 标志压栈，然后在 U 标志置“0”（选择 ISP）后，执行中断顺序。在从中断程序返回时，恢复被压栈的 U 标志。软件中断序号 32~63 在执行指令时 U 标志不变，使用当时选择的 SP。

11.1.3 特殊中断

特殊中断是非屏蔽中断。

(1) 监视定时器中断

它是由监视定时器产生的中断。必须在发生监视定时器中断后初始化监视定时器。监视定时器的详细内容请参照“第 12 章 监视定时器”。

(2) 振荡停止检测中断

它是由振荡停止检测功能产生的中断。振荡停止检测功能的详细内容请参照“第 9 章 时钟发生电路”。

(3) 单步中断、地址断开中断

它是开发工具专用的中断，不能使用。

(4) 地址一致中断

在 AIER 寄存器的 AIER0 位和 AIER1 位中的任意一位为“1”（允许地址一致中断）时，在执行由对应的 RMAD0~RMAD1 寄存器指向的地址的指令前，产生地址一致中断。

地址一致中断的详细内容请参照“11.4 地址一致中断”。

11.1.4 外围功能中断

外围功能中断是由单片机内部的外围功能产生的中断，是可屏蔽中断。外围功能中断的中断源请参照“表 11.2 分配在可变量表中的中断和向量地址”。另外，外围功能的详细内容请参照各外围功能的说明。

11.1.5 中断和中断向量

1 个向量为 4 个字节。必须在各中断向量中设定中断程序的起始地址。如果接受中断请求，就转移到设定在中断向量中的地址。中断向量如图 11.2 所示。

	MSB	LSB
向量地址 (L)	地址的低位	
	地址的中位	
	0 0 0 0	地址的高位
向量地址 (H)	0 0 0 0	0 0 0 0

图 11.2 中断向量

(1) 固定向量表

固定向量表分配在地址 0FFDCh 到地址 0FFFFh 中，如表 11.1 所示。固定向量的向量地址 (H) 用于检验 ID 码功能。详细内容请参照“16.3 闪存改写禁止功能”。

表 11.1 固定向量表

中断源	向量地址 地址 (L) ~ 地址 (H)	备考	参照
未定义指令	0FFDCh~0FFDFh	通过 UND 指令中断	系列软件手册
溢出	0FFE0h~0FFE3h	通过 INTO 指令中断	
BRK 指令	0FFE4h~0FFE7h	在 0FFE7h 地址的内容为 FFh 时，从可变向量表内的向量所指向的地址开始执行	
地址一致	0FFE8h~0FFEBh		11.4 地址一致中断
单步(注 1)	0FFEC~0FFEFh		
监视定时器、 振荡停止检测	0FFF0h~0FFF3h		第 12 章 监视定时器、 第 9 章 时钟发生电路
地址断开(注 1)	0FFF4h~0FFF7h		
(保留)	0FFF8h~0FFFBh		
复位	0FFFCh~0FFFFh		第 6 章 复位

注 1. 是开发工具专用的中断，不能使用。

(2) 可变向量表

从设定在 INTB 寄存器中的起始地址开始的 256 字节为可变向量表的区域。可变向量表如表 11.2 所示。

表 11.2 可变向量表

中断源	向量地址(注 1) 地址(L)~地址(H)	软件中断序号	参照
BRK 指令(注 2)	+0~+3(0000h~0003h)	0	R8C/Tiny 系列软件手册
—(保留)		1~12	
键输入	+52~+55(0034h~0037h)	13	11.3 键输入中断
比较器	+56~+59(0038h~003Bh)	14	第 15 章 比较器
—(保留)		15	
比较 1	+64~+67(0040h~0043h)	16	13.3 定时器 C
UART0 发送	+68~+71(0044h~0047h)	17	第 14 章 串行接口
UART0 接收	+72~+75(0048h~004Bh)	18	
—(保留)		19	
—(保留)		20	
—(保留)		21	
定时器 X	+88~+91(0058h~005Bh)	22	13.1 定时器 X
—(保留)		23	
定时器 Z	+96~+99(0060h~0063h)	24	13.2 定时器 Z
$\overline{\text{INT1}}$	+100~+103(0064h~0067h)	25	11.2 $\overline{\text{INT}}$ 中断
$\overline{\text{INT3}}$	+104~+107(0068h~006Bh)	26	
定时器 C	+108~+111(006Ch~006Fh)	27	13.3 定时器 C
比较 0	+112~+115(0070h~0073h)	28	
$\overline{\text{INT0}}$	+116~+119(0074h~0077h)	29	11.2 $\overline{\text{INT}}$ 中断
—(保留)		30	
—(保留)		31	
软件(注 2)	+128~+131(0080h~0083h)~ +252~+255(00FCh~00FFh)	32~63	R8C/Tiny 系列软件手册

注 1. 是从 INTB 寄存器指向的地址开始的相对地址。

注 2. 不能通过 I 标志禁止。

11.1.6 中断控制

说明如何允许或者禁止可屏蔽中断以及如何设定接受的优先权。在此说明的内容不适用非屏蔽中断。

通过 FLG 寄存器的 I 标志、IPL 以及各中断控制寄存器的 ILVL2~ILVL0 位，允许或者禁止可屏蔽中断。另外，各中断控制寄存器的 IR 位表示有无中断请求。

中断控制寄存器如图 11.3、INT0IC 寄存器如图 11.4 所示。

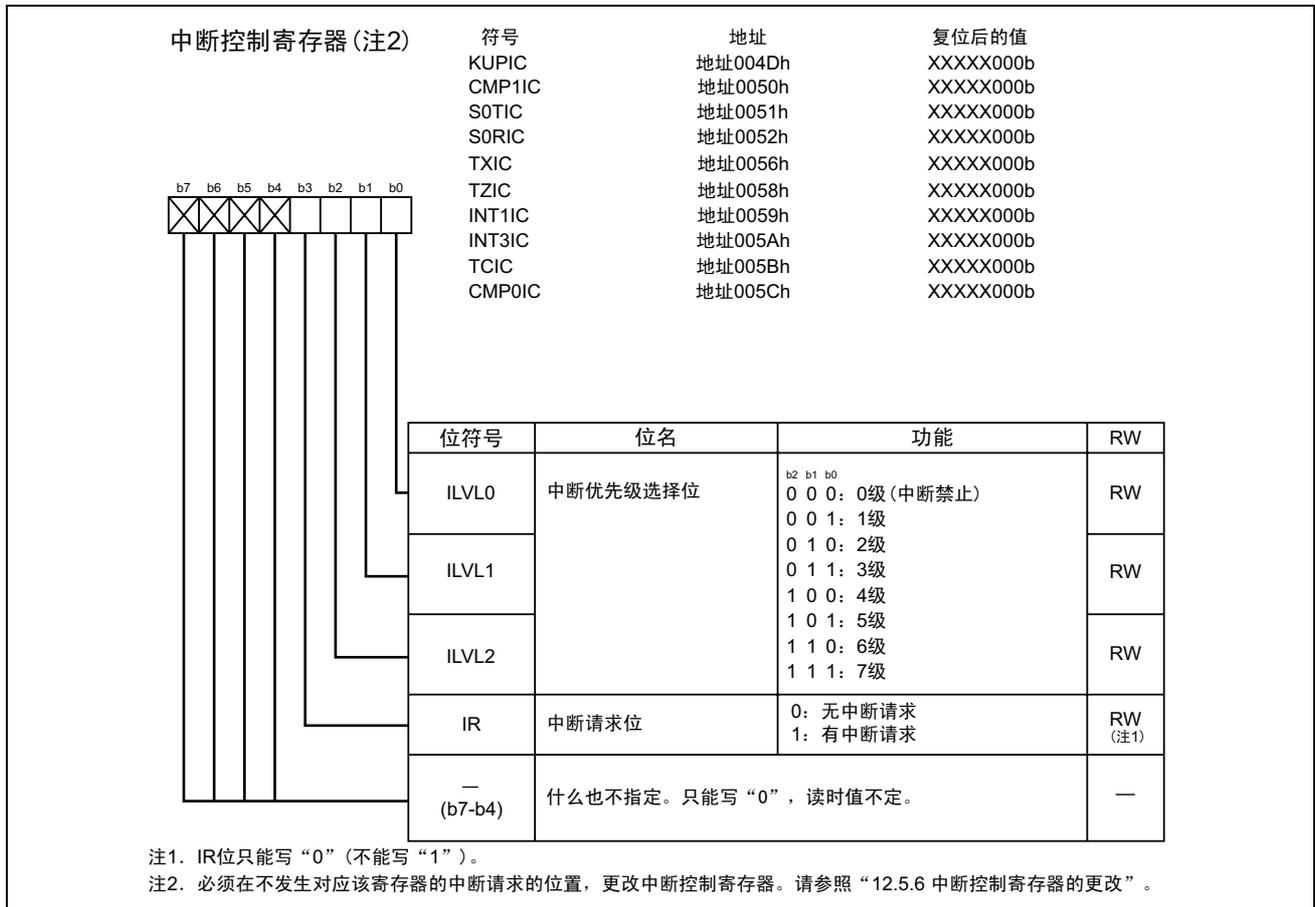


图 11.3 中断控制寄存器

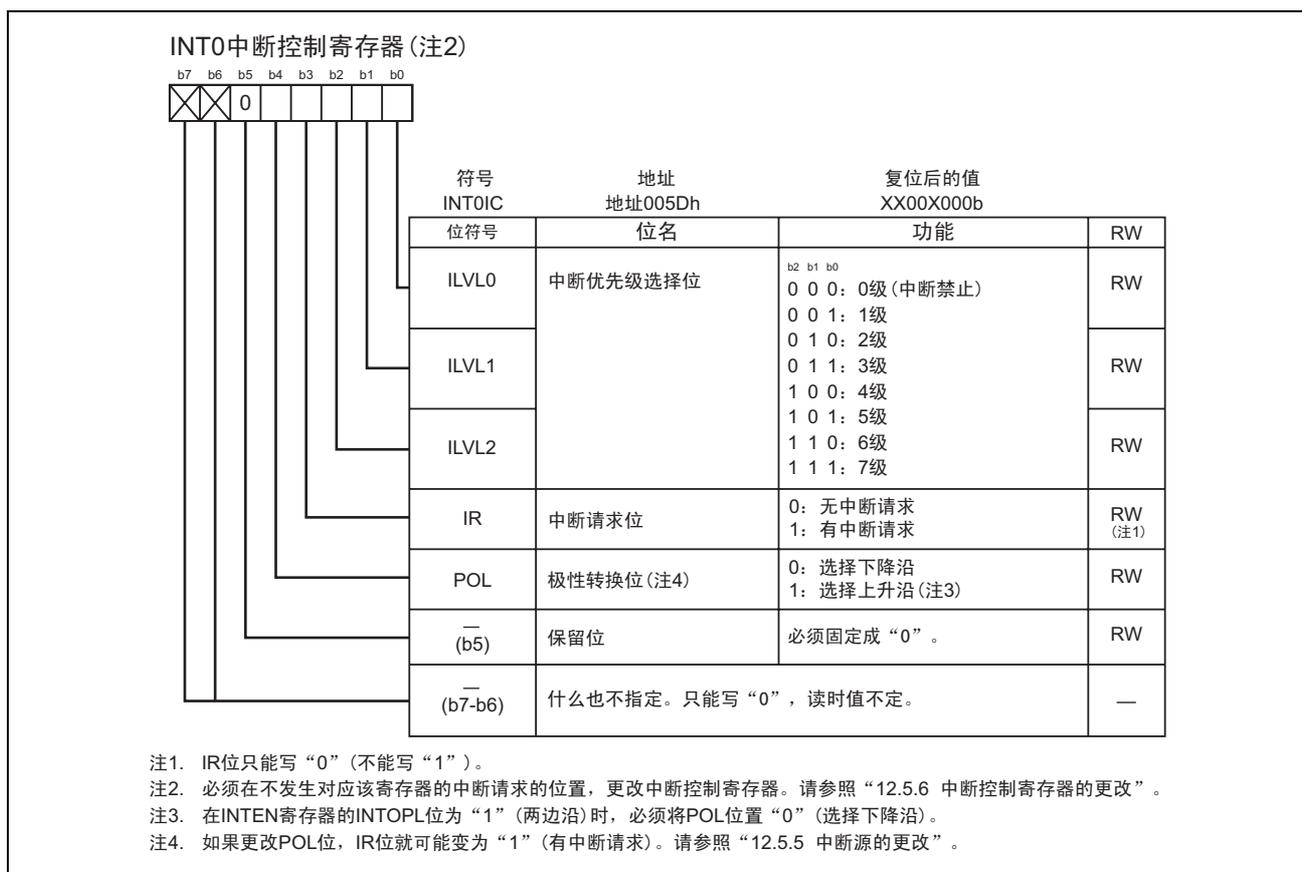


图 11.4 INTOIC 寄存器

(1) I 标志

I 标志允许或者禁止可屏蔽中断。如果将 I 标志置“1”（允许），就允许可屏蔽中断；如果置“0”（禁止），就禁止所有可屏蔽中断。

(2) IR 位

如果产生中断请求，IR 位就变为“1”（有中断请求）。在接受中断请求并转移到对应的中断向量后，IR 位变为“0”（无中断请求）。

IR 位能通过程序清“0”，不能写“1”。

(3) ILVL2~ILVL0 位和 IPL

中断优先级能通过 ILVL2~ILVL0 位设定。

中断优先级的设定如表 11.3 所示，由 IPL 允许的中断优先级如表 11.4 所示。

接受中断请求的条件如下所示：

- I 标志 = 1
- IR 位 = 1
- 中断优先级 > IPL

I 标志、IR 位、ILVL2~ILVL0 位以及 IPL 各自独立互不影响。

表 11.3 中断优先级的设定

ILVL2~ILVL0	中断优先级	优先权
000b	0 级 (中断禁止)	—
001b	1 级	低 ↓ 高
010b	2 级	
011b	3 级	
100b	4 级	
101b	5 级	
110b	6 级	
111b	7 级	

表 11.4 由 IPL 允许的中断优先级

IPL	允许的中断优先级
000b	允许 1 级以上
001b	允许 2 级以上
010b	允许 3 级以上
011b	允许 4 级以上
100b	允许 5 级以上
101b	允许 6 级以上
110b	允许 7 级以上
111b	禁止所有可屏蔽中断

(4) 中断顺序

以下说明关于在接受中断请求后到执行中断程序为止的中断顺序：

如果在指令执行中发生中断请求，就在该指令执行结束后判定优先权，并且从下一个周期转移到中断顺序。但是，对于 SMOVB、SMOVF、SSTR 以及 RMPA 各指令，如果在指令执行中发生中断请求，就暂时中断指令的运行，转移到中断顺序。

中断顺序运行如下。中断顺序的执行时间如图 11.5 所示。

- (a) 通过读地址 00000h，CPU 获得中断信息（中断序号、中断请求级）。此后，该中断的 IR 位变为“0”（无中断请求）。
- (b) 将中断顺序前的 FLG 寄存器保存到 CPU 内部的暂存器（注 1）。
- (c) FLG 寄存器中的 I 标志、D 标志、U 标志变为：
 - I 标志为“0”（禁止中断）
 - D 标志为“0”（禁止单步中断）
 - U 标志为“0”（指定 ISP）
 但是，在执行软件中断序号 32~63 的 INT 指令时，U 标志不变。
- (d) 将 CPU 内部的暂存器（注 1）压栈。
- (e) 将 PC 压栈。
- (f) 给 IPL 设定接受中断的中断优先级。
- (g) 中断向量所设定的中断程序的起始地址存入 PC。

在中断顺序结束后，从中断程序的起始地址执行指令。

注 1. 用户不能使用。

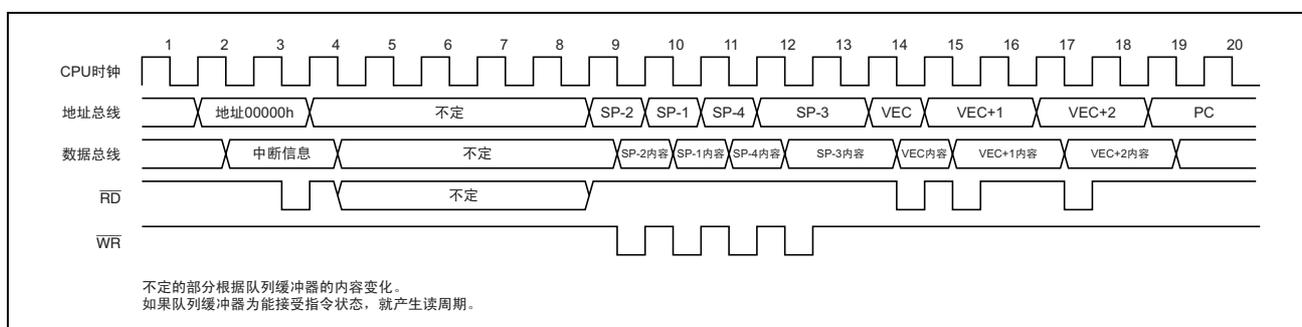


图 11.5 中断顺序的执行时间

(5) 中断响应时间

中断响应时间如图 11.6 所示。中断响应时间是指从发生中断请求到执行中断程序内的最初指令为止的时间。该时间由从中断请求发生时开始到当时正在执行的指令结束为止的时间（图 11.6 的(a)）和执行中断顺序的时间（20 个周期 (b)）构成。

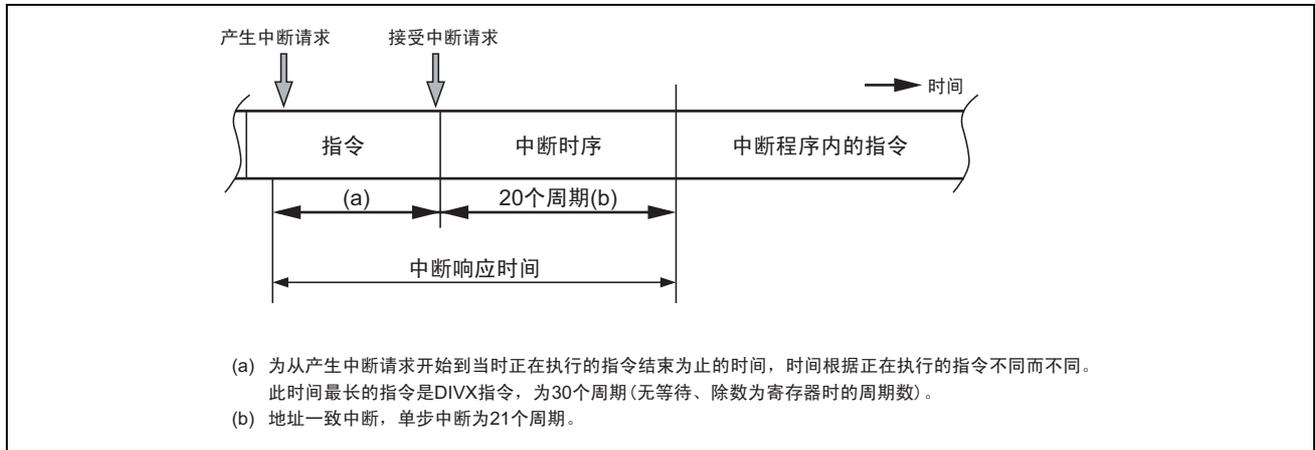


图 11.6 中断响应时间

(6) 接受中断请求时的 IPL 变化

如果接受可屏蔽中断的中断请求，就给 IPL 设定接受中断的中断优先级。

如果接受软件中断或者特殊中断请求，就给 IPL 设定如表 11.5 所示的值。接受软件中断和特殊中断时的 IPL 值如表 11.5 所示。

表 11.5 接受软件中断和特殊中断时的 IPL 值

没有中断优先级的中断源	被设定的 IPL 值
监视定时器、振荡停止检测	7
软件、地址一致、单步、地址断开中断	无变化

(7) 寄存器的保存

在中断顺序，将 FLG 寄存器和 PC 压栈。

首先将 PC 的高 4 位、FLG 寄存器的高 4 位 (IPL) 和低 8 位压栈 (全部为 16 位)，然后将 PC 的低 16 位压栈。接受中断请求前后的堆栈状态如图 11.7 所示。

其它必要的寄存器必须通过程序在中断程序的最初保存。如果使用 PUSHM 指令，就能用 1 条指令保存现正在使用的寄存器组的多个寄存器 (注 1)。

注 1. 能从 R0、R1、R2、R3、A0、A1、SB、FB 寄存器选择。

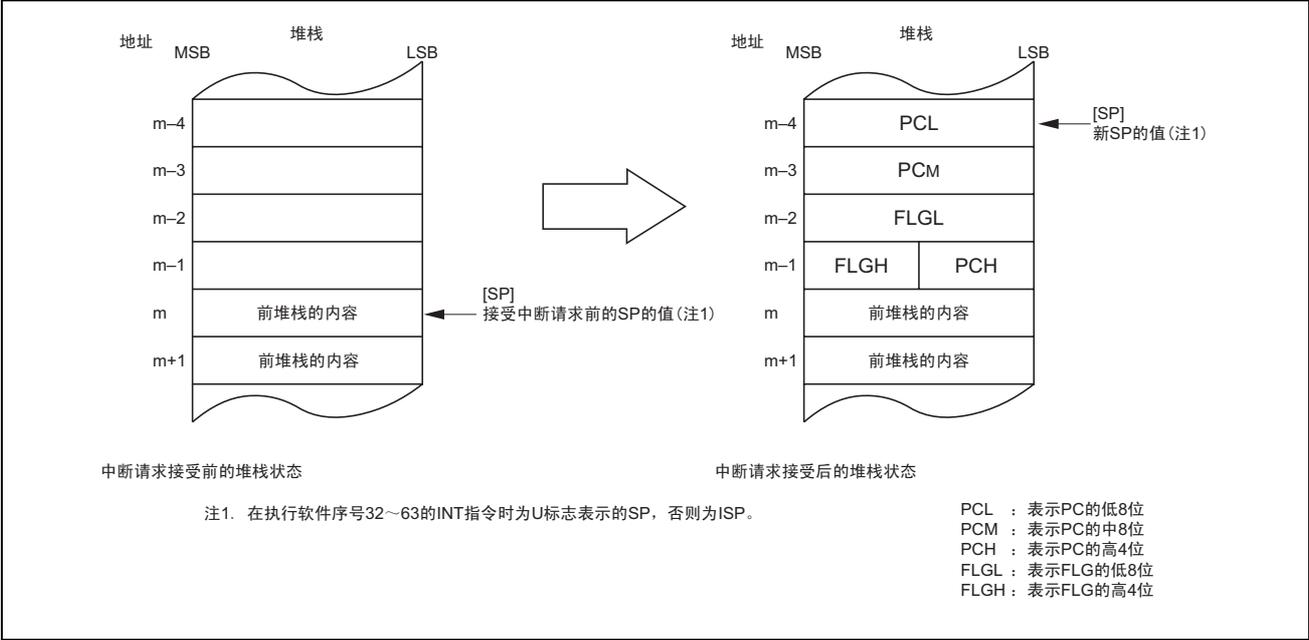


图 11.7 中断请求接受前后的堆栈状态

在中断顺序进行的寄存器保存运行按 8 位分 4 次进行。寄存器保存运行如图 11.8 所示。

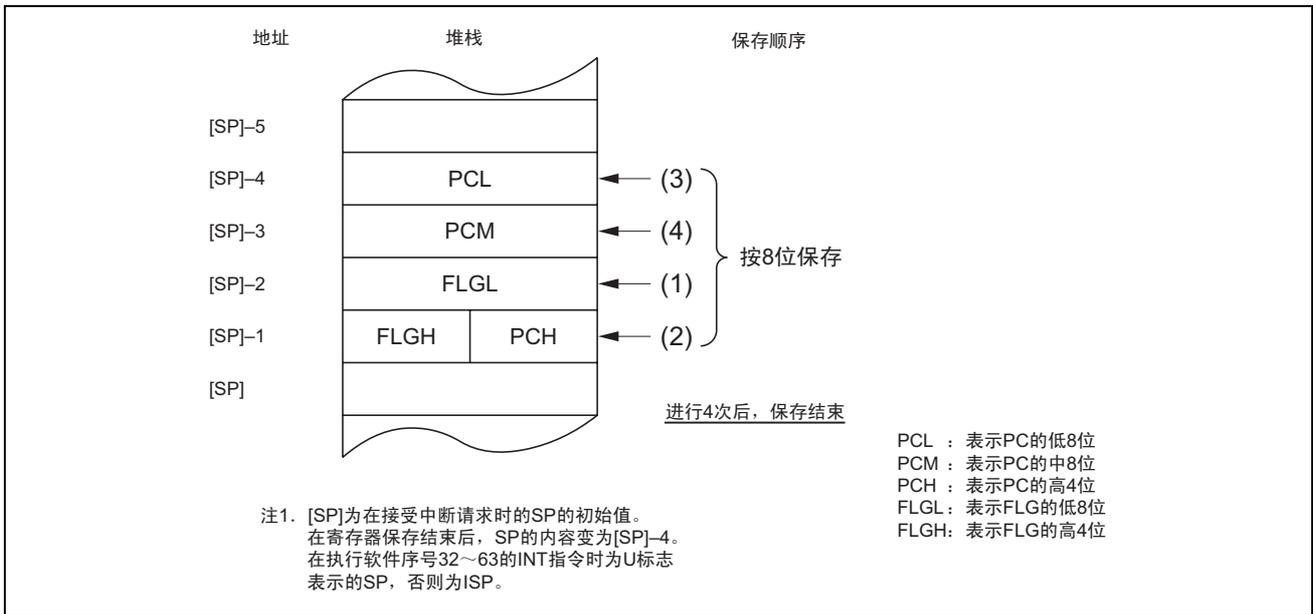


图 11.8 寄存器保存运行

(8) 从中断程序返回

如果在中断程序的最后执行 REIT 指令，就恢复被压栈的中断顺序前的 FLG 寄存器和 PC。然后，返回到在接受中断请求前执行的程序。

在中断程序内，通过程序保存的寄存器，必须在 REIT 指令执行前用 POPM 指令等恢复。

(9) 中断优先权

如果在 1 条指令执行中发生 2 个以上的中断请求，就接受优先权高的中断。

能通过 ILVL2~ILVL0 位任意选择可屏蔽中断（外围功能）的优先级。但是，在中断优先级为相同设定值的情况下，接受由硬件设定的优先权高的中断。

监视定时器中断等特殊中断的优先权由硬件设定。硬件中断的中断优先权如图 11.9 所示。

软件中断不受中断优先权的影响。如果执行指令，就执行中断程序。

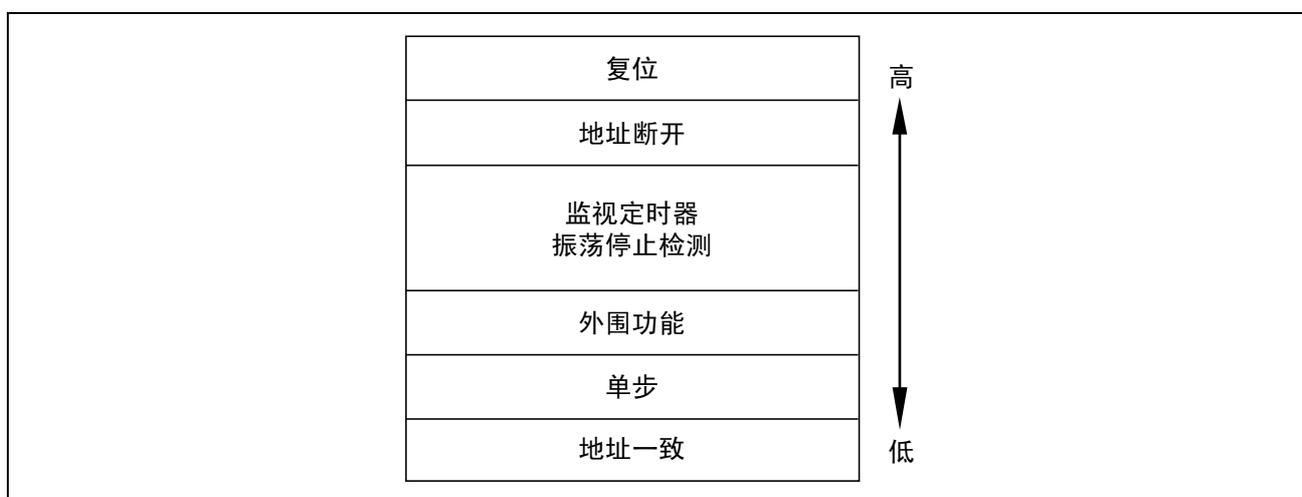


图 11.9 硬件中断的中断优先权

(10) 中断优先级判定电路

中断优先级判定电路是用于选择最高优先权中断的电路。

中断优先级判定电路如图 11.10 所示。

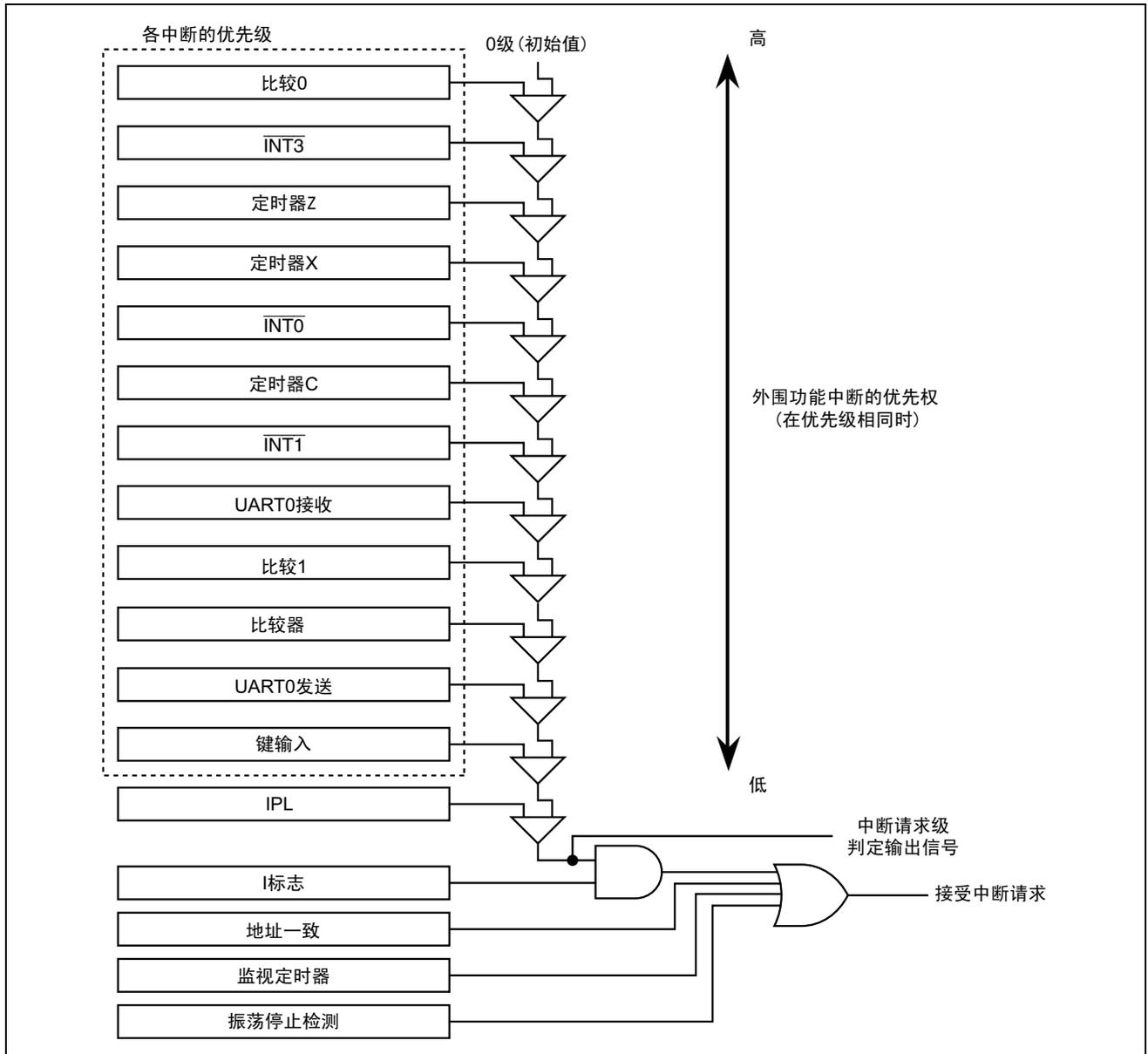


图 11.10 中断优先级判定电路

11.2 $\overline{\text{INT}}$ 中断

11.2.1 $\overline{\text{INT0}}$ 中断

$\overline{\text{INT0}}$ 中断是由 $\overline{\text{INT0}}$ 输入产生的中断。在使用 $\overline{\text{INT0}}$ 中断时，必须将 INTEN 寄存器的 INT0EN 位置“1”（允许）。能通过 INTEN 寄存器的 INT0PL 位和 INTOIC 寄存器的 POL 位选择极性。

另外，也能通过具有 3 种采样时钟的数字滤波器进行输入。

$\overline{\text{INT0}}$ 管脚和定时器 Z 的外部触发输入管脚兼用。

INTEN 和 INTOF 寄存器如图 11.11 所示。

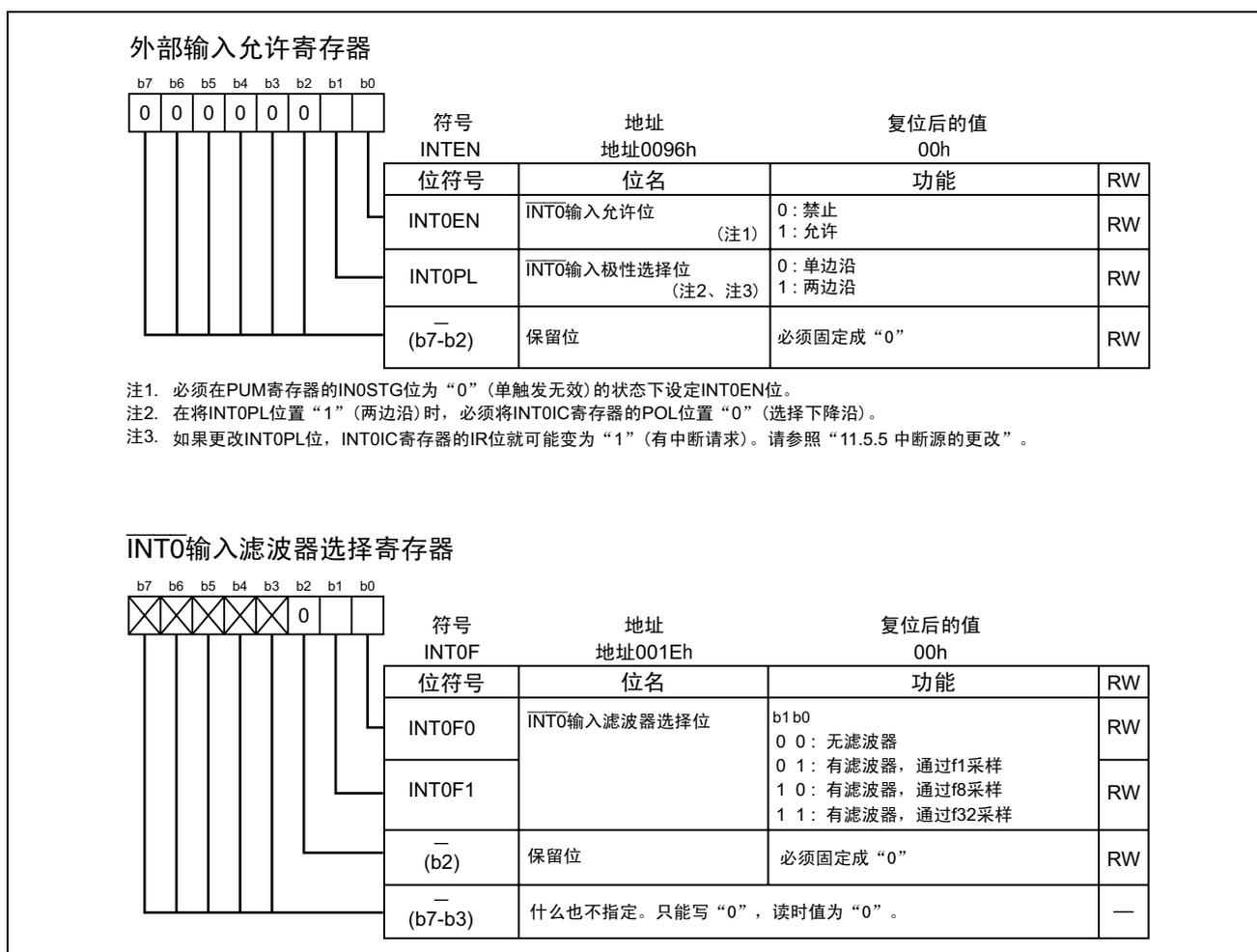


图 11.11 INTEN 和 INTOF 寄存器

11.2.2 INT0 输入滤波器

INT0 输入具有数字滤波器。能通过 INT0F 寄存器的 INT0F0~INT0F1 位选择采样时钟。在每个采样时钟采样 INT0 的电平，在电平 3 次相同时，INT0IC 寄存器的 IR 位变为“1”（有中断请求）。

INT0 输入滤波器的结构如图 11.12 所示，INT0 输入滤波器运行例子如图 11.13 所示。

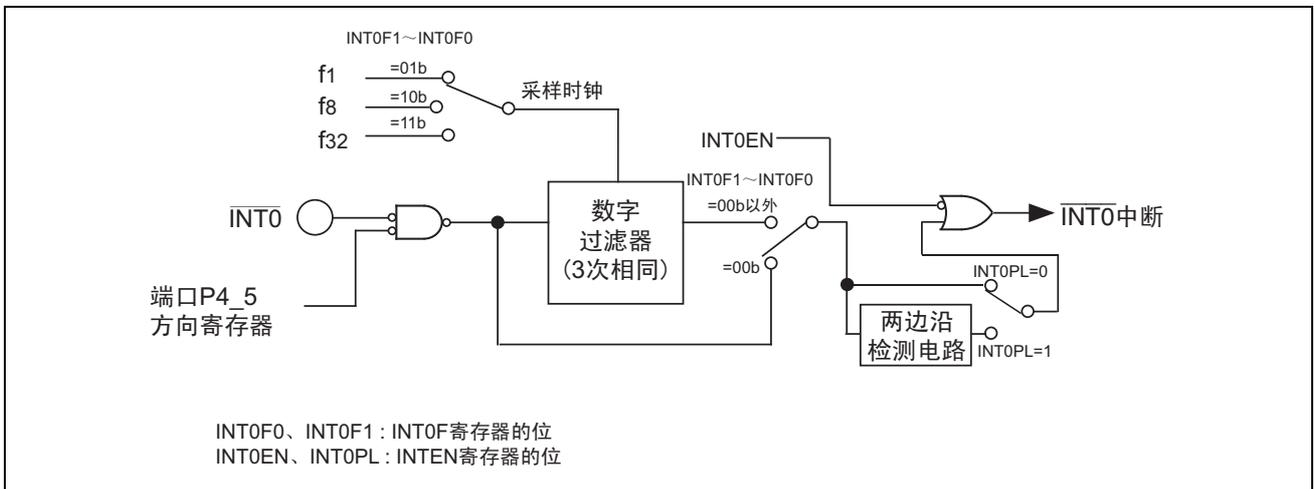


图 11.12 INT0 输入滤波器的结构

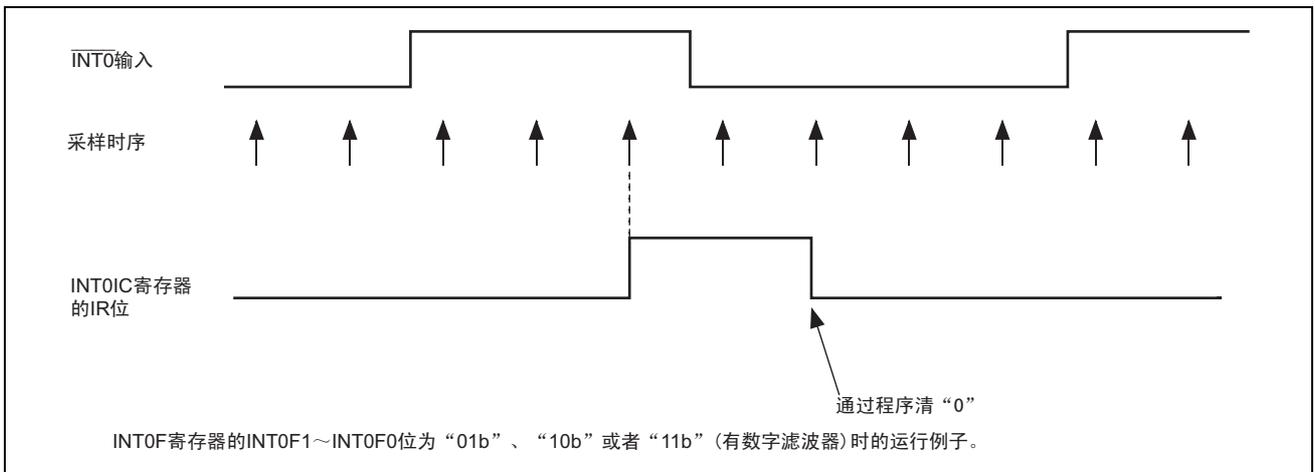


图 11.13 INT0 输入滤波器的运行例子

11.2.3 $\overline{\text{INT1}}$ 中断

$\overline{\text{INT1}}$ 中断是由 $\overline{\text{INT1}}$ 输入产生的中断。能通过 TXMR 寄存器的 ROEDG 位选择极性。

UCON 寄存器的 CNTRSEL 位为“0”时， $\overline{\text{INT10}}$ 管脚为 $\overline{\text{INT1}}$ 输入管脚；CNTRSEL 位为“1”时， $\overline{\text{INT11}}$ 管脚为 $\overline{\text{INT1}}$ 输入管脚。

$\overline{\text{INT10}}$ 管脚和 CNTR00 管脚兼用， $\overline{\text{INT11}}$ 管脚和 CNTR01 管脚兼用。

使用 $\overline{\text{INT1}}$ 中断时的 TXMR 寄存器如图 11.14 所示。

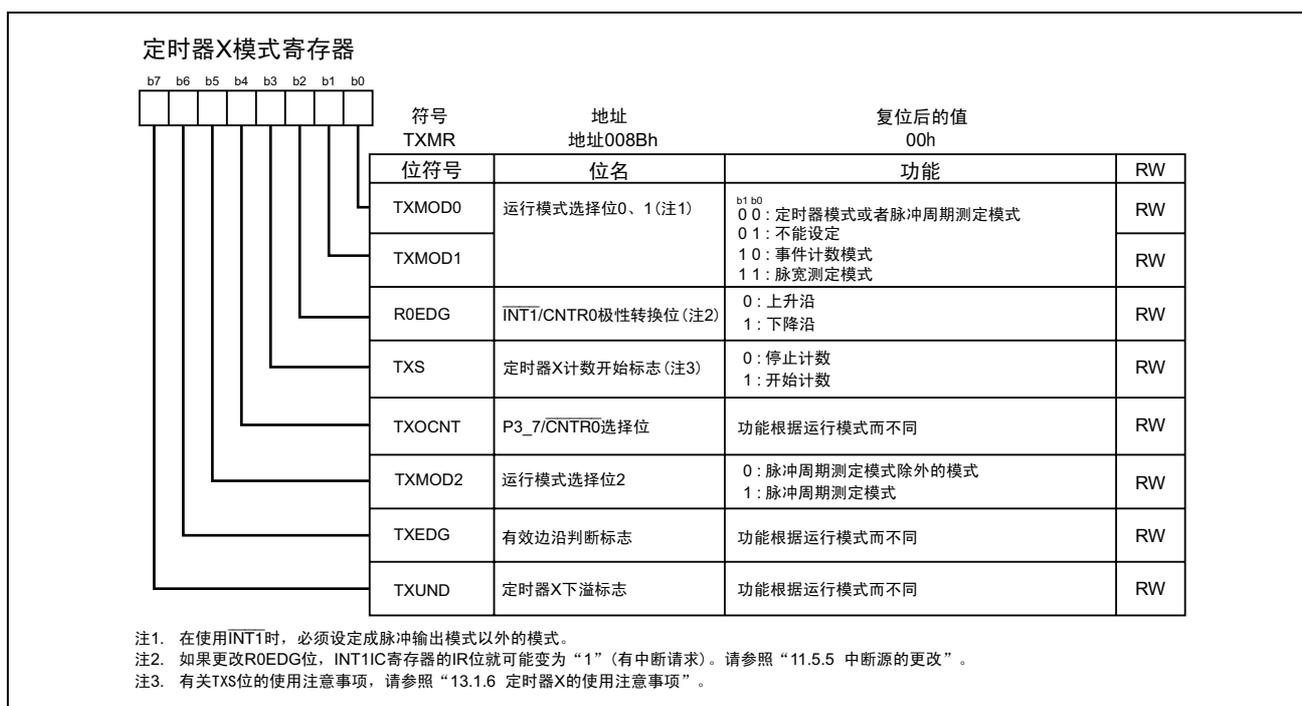


图 11.14 使用 $\overline{\text{INT1}}$ 中断时的 TXMR 寄存器

11.2.4 $\overline{\text{INT3}}$ 中断

$\overline{\text{INT3}}$ 中断是由 $\overline{\text{INT3}}$ 输入产生的中断。必须将 TCC0 寄存器的 TCC07 位置“0” ($\overline{\text{INT3}}$)。

TCC0 寄存器的 TCC06 位为“0”时， $\overline{\text{INT3}}$ 中断请求与定时器 C 的计数源同步产生；TCC06 位为“1”时，在 $\overline{\text{INT3}}$ 输入时序产生。

$\overline{\text{INT3}}$ 输入具有数字滤波器。在每个采样时钟采样 $\overline{\text{INT3}}$ 的电平，在电平 3 次相同时，INT3IC 寄存器的 IR 位变为“1”（有中断请求）。能通过 TCC1 寄存器的 TCC10~TCC11 位选择采样时钟。在选择“有滤波器”的情况下，即使 TCC06 位为“0”，也与采样时钟同步产生中断请求。

与 TCC10~TCC11 位的内容无关，如果读取 P3 寄存器的 P3_3 位，就能读取滤波前的值。

$\overline{\text{INT3}}$ 管脚和 TCIN 管脚兼用。

另外，如果将 TCC07 位置“1”（fRING128）， $\overline{\text{INT3}}$ 中断就变为由 fRING128 时钟产生的中断。在 fRING128 的每半个周期或者每 1 个周期，INT3IC 寄存器的 IR 位变为“1”（有中断请求）。

TCC0 寄存器如图 11.15、TCC1 寄存器如图 11.16 所示。

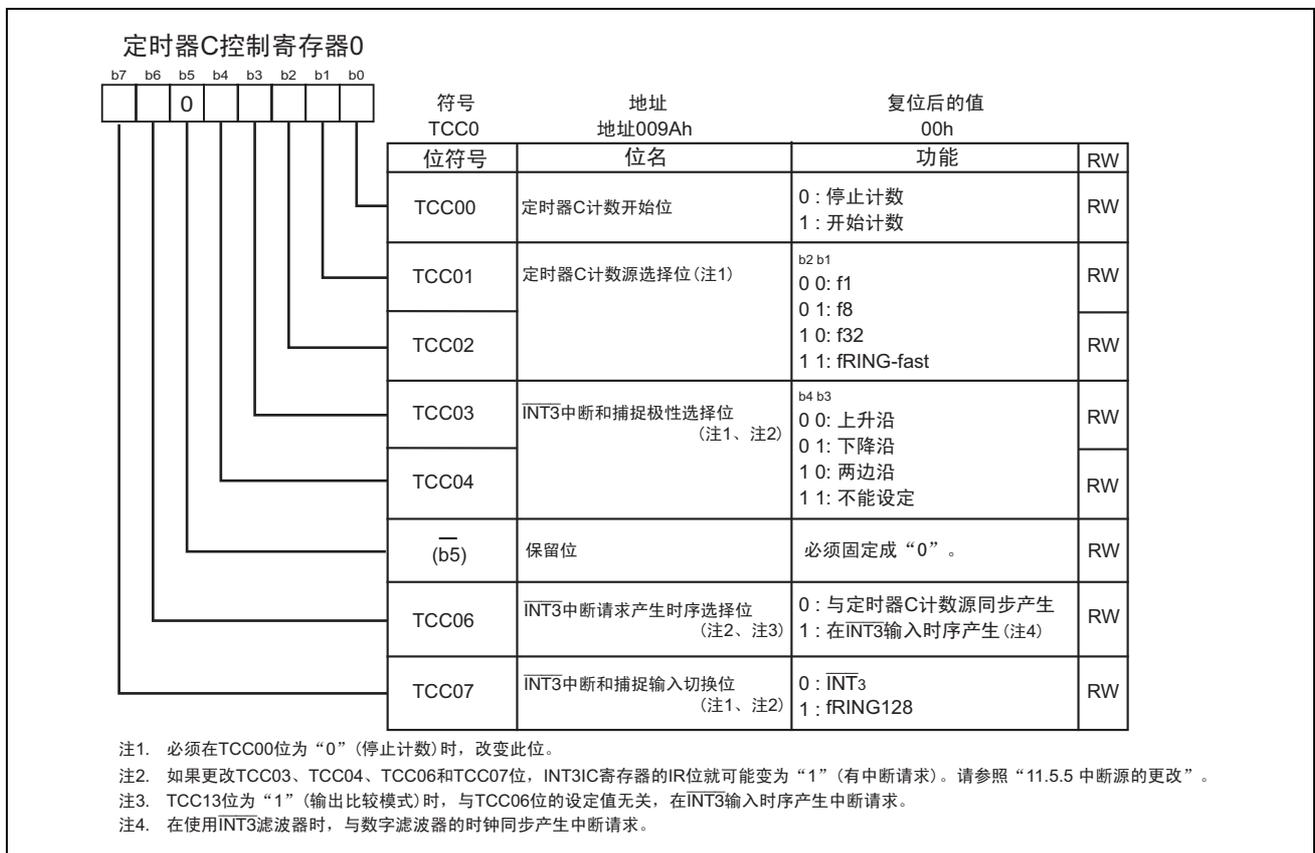


图 11.15 TCC0 寄存器

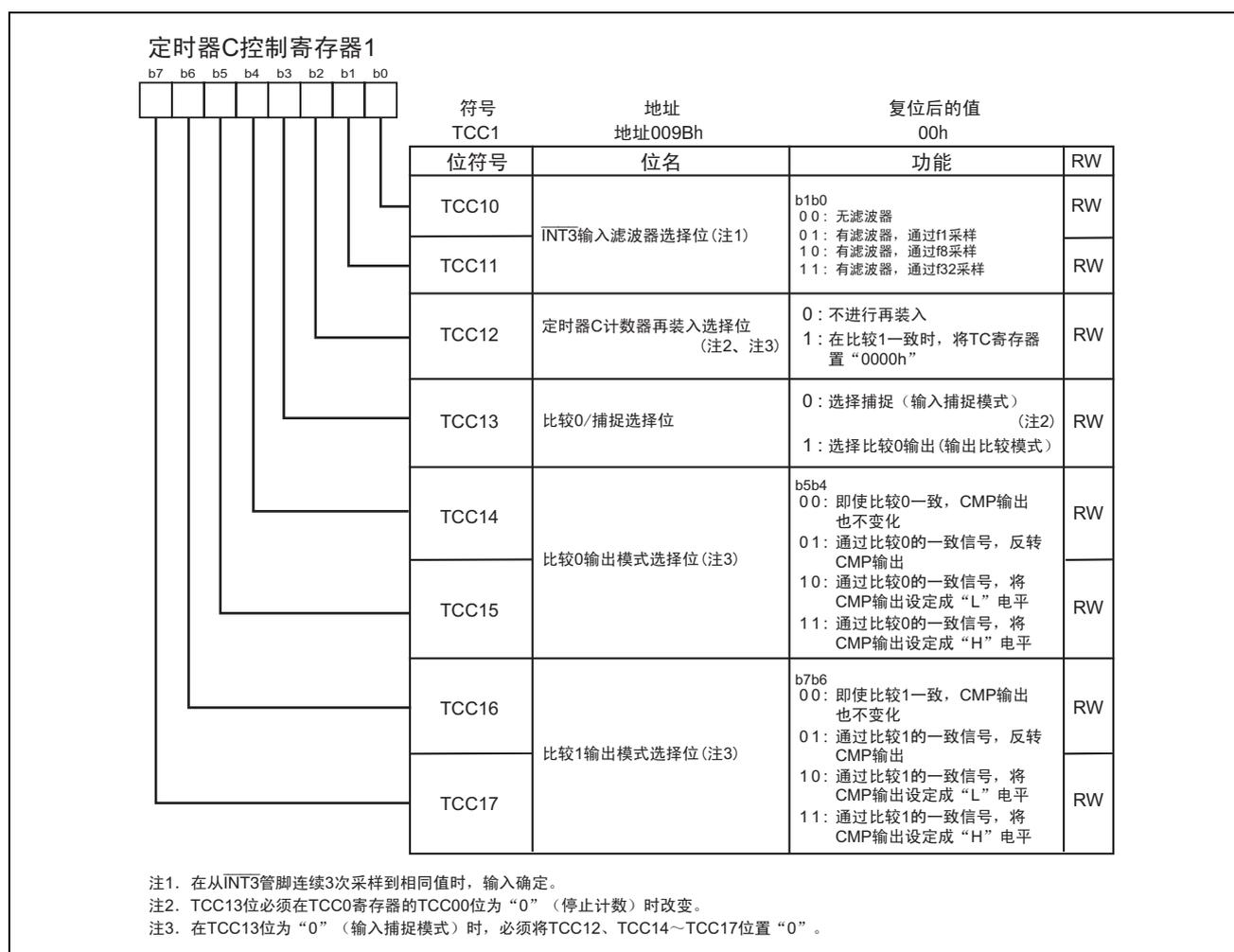


图 11.16 TCC1 寄存器

11.3 键输入中断

在 $\overline{KI0} \sim \overline{KI3}$ 管脚中的任何一个输入边沿都会发生键输入中断请求。键输入中断也能作为解除等待模式或者停止模式的键唤醒功能使用。

能通过 **KIEN** 寄存器的 $KIiEN$ 位 ($i=0 \sim 3$)，选择是否将管脚作为 \overline{KIi} 输入使用。另外，能通过 **KIEN** 寄存器的 $KIiPL$ 位选择输入极性。

另外，如果对将 $KIiPL$ 位置“0”（下降沿）的 \overline{KIi} 管脚输入“L”，其他的 $\overline{KI0} \sim \overline{KI3}$ 管脚输入就不被作为中断检测。同样，如果对将 $KIiPL$ 位置“1”（上升沿）的 \overline{KIi} 管脚输入“H”，其他的 $\overline{KI0} \sim \overline{KI3}$ 管脚输入就不被作为中断检测。

键输入中断的框图如图 11.17 所示。

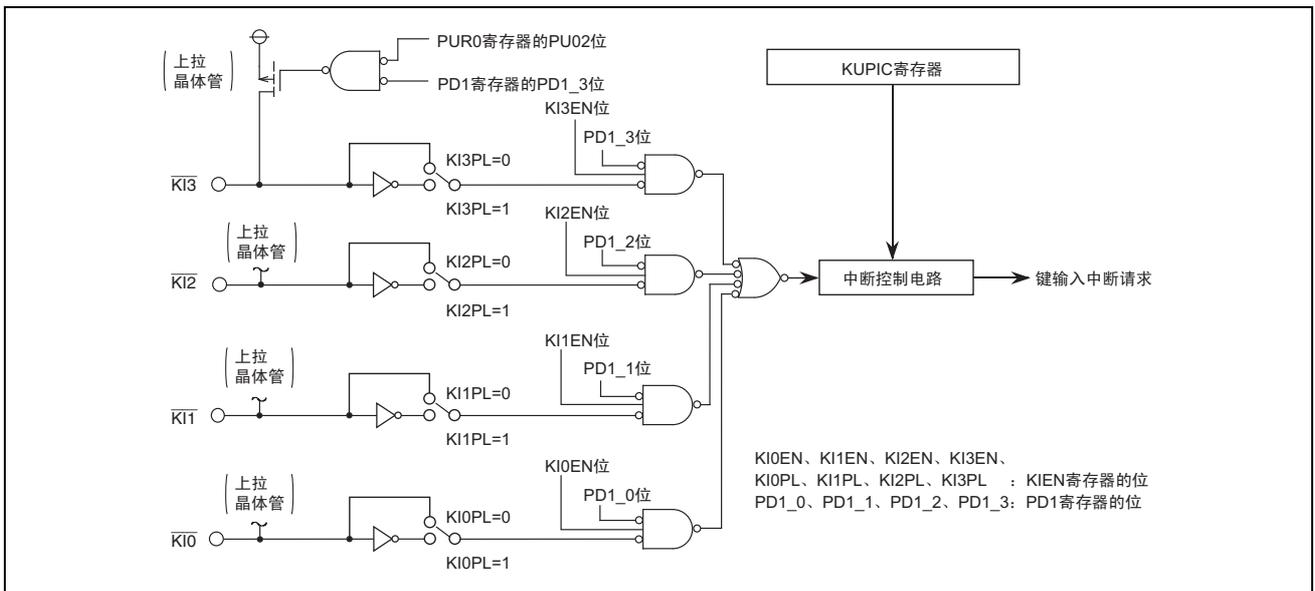


图 11.17 键输入中断的框图

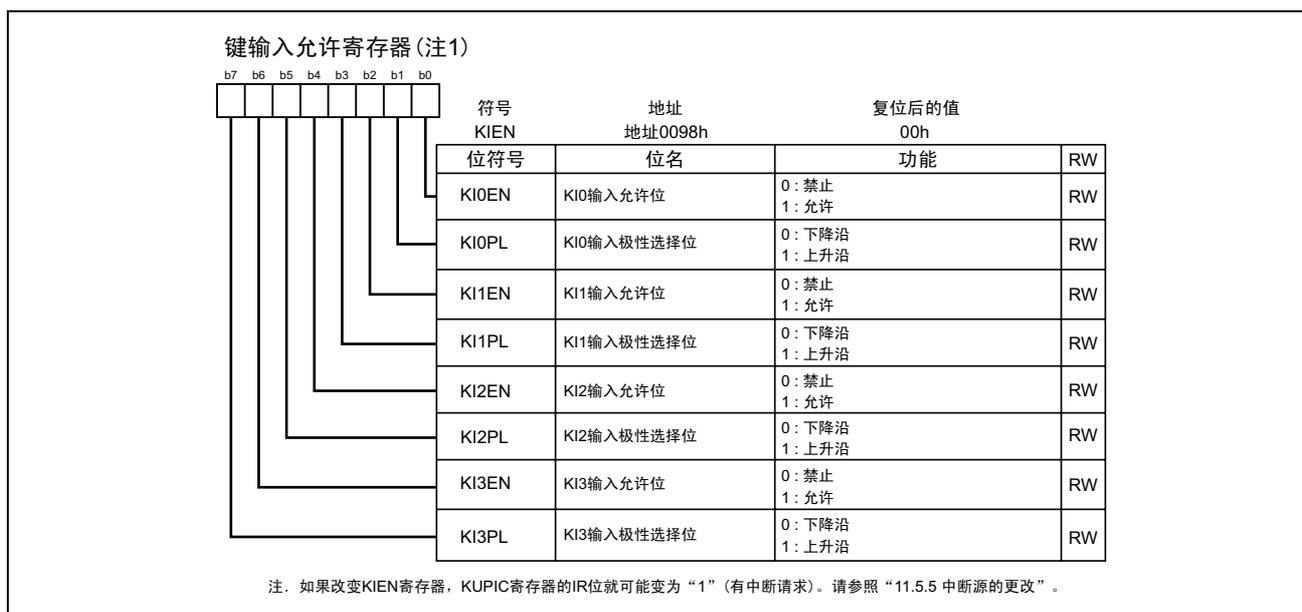


图 11.18 KIEN 寄存器

11.4 地址一致中断

在执行由 RMADi (i=0、1) 寄存器指向的地址的指令前，会发生地址一致中断请求。用于调试器的暂停功能。另外，在使用 on-chip 调试器时，用户系统不能设定地址一致中断（AIER、RMAD0、RMAD1 寄存器和固定向量表）。

必须给 RMADi (i=0、1) 设定指令的起始地址。能通过 AIER0 寄存器的 AIER0 位和 AIER1 位，选择禁止或者允许中断。地址一致中断不受 I 标志和 IPL 的影响。

在接受了地址一致中断请求时，被压栈的 PC 值（参照“11.1.6 (7) 寄存器的保存”）根据由 RMADi 寄存器指向的地址的指令不同而不同（正确的返回地址没有保存在堆栈）。因此，在从地址一致中断返回的情况下，必须通过以下的任何一种方法进行：

- 改写堆栈内容，用 REIT 指令返回
- 在使用 POP 等指令将堆栈恢复到中断请求接受前的状态后，用转移指令返回

在接受地址一致中断请求时被压栈的 PC 值如表 11.6 所示。

AIER 和 RMAD0~RMAD1 寄存器如图 11.19 所示。

表 11.6 在接受地址一致中断请求时被压栈的 PC 值

由 RMADi 寄存器 (i=0、1) 指向的地址的指令	被压栈的 PC 值
<ul style="list-style-type: none"> • 16 位操作码指令 • 在 8 位操作码指令中，如下所示的指令 ADD.B:S #IMM8,dest SUB.B:S #IMM8,dest AND.B:S #IMM8,dest OR.B:S #IMM8,dest MOV.B:S #IMM8,dest STZ.B:S #IMM8,dest STNZ.B:S #IMM8,dest STZX.B:S #IMM81,#IMM82,dest CMP.B:S #IMM8,dest PUSHM src POPM dest JMPS #IMM8 JSRS #IMM8 MOV.B:S #IMM,dest (其中 dest=A0 或者 A1)	由 RMADi 寄存器指示的地址+2
上述除外	由 RMADi 寄存器指示的地址+1

被压栈的 PC 值，参照“11.1.6 (7) 寄存器的保存”

表 11.7 地址一致中断源和关联寄存器的对应

地址一致中断源	地址一致中断允许位	地址一致中断寄存器
地址一致中断 0	AIER0	RMAD0
地址一致中断 1	AIER1	RMAD1

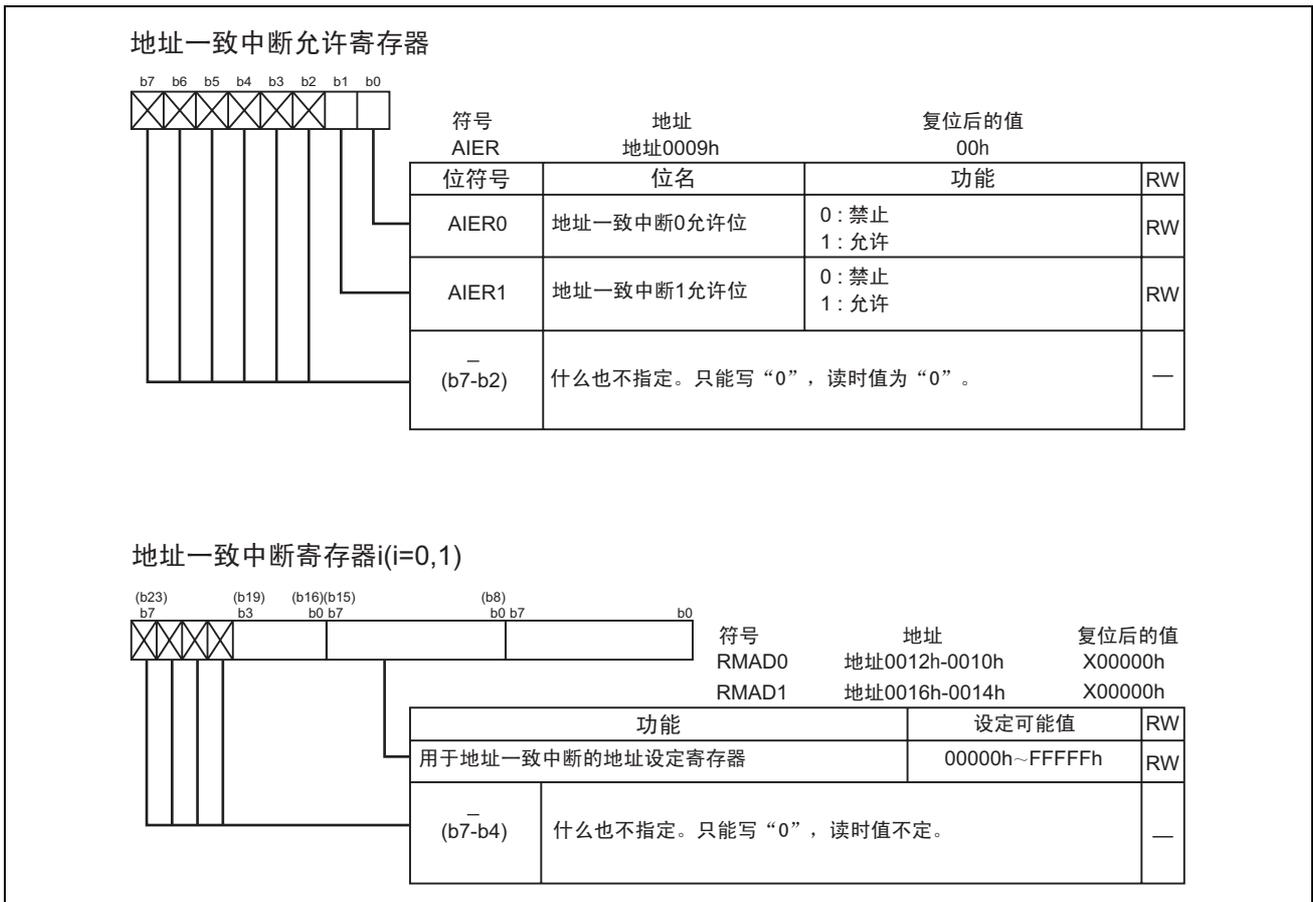


图 11.19 AIER 和 RMAD0~RMAD1 寄存器

11.5 中断的使用注意事项

11.5.1 地址 00000h 的读取

不能通过程序读地址 00000h。在接受到可屏蔽中断的中断请求时，CPU 在中断顺序中从地址 00000h 读取中断信息（中断序号和中断请求级）。此时，被接受的中断的 IR 位变为“0”。

如果通过程序读地址 00000h，就在被允许的中断中优先权最高的中断 IR 位变为“0”。因此，中断可能被取消或者发生预想外的中断。

11.5.2 SP 的设定

必须在接受中断前给 SP 设定值。在复位后，SP 为“0000h”。因此，如果在给 SP 设定值前接受中断，程序就会失控。

11.5.3 外部中断和键输入中断

输入到 $\overline{\text{INT0}}\sim\overline{\text{INT3}}$ 管脚和 $\overline{\text{KI0}}\sim\overline{\text{KI3}}$ 管脚的信号与 CPU 运行时钟无关，需要 250ns 以上的“L”电平宽度或者“H”电平宽度。

11.5.4 监视定时器中断

在监视定时器中断发生后，必须初始化监视定时器。

11.5.5 中断源的更改

如果改变中断源，中断控制寄存器的 IR 位就可能变为“1”（有中断请求）。使用中断时，必须在改变中断源后，将 IR 位置“0”（无中断请求）。

另外，在此所说的改变中断源，包括改变被分配到各软件中断序号的中断源、极性和时序等全部要素。因此，在外围功能的模式改变等关系到中断源、极性和时序的情况下，必须在改变后将 IR 位置“0”（无中断请求）。外围功能的中断请参照各外围功能。

中断源更改步骤的例子如图 11.20 所示。

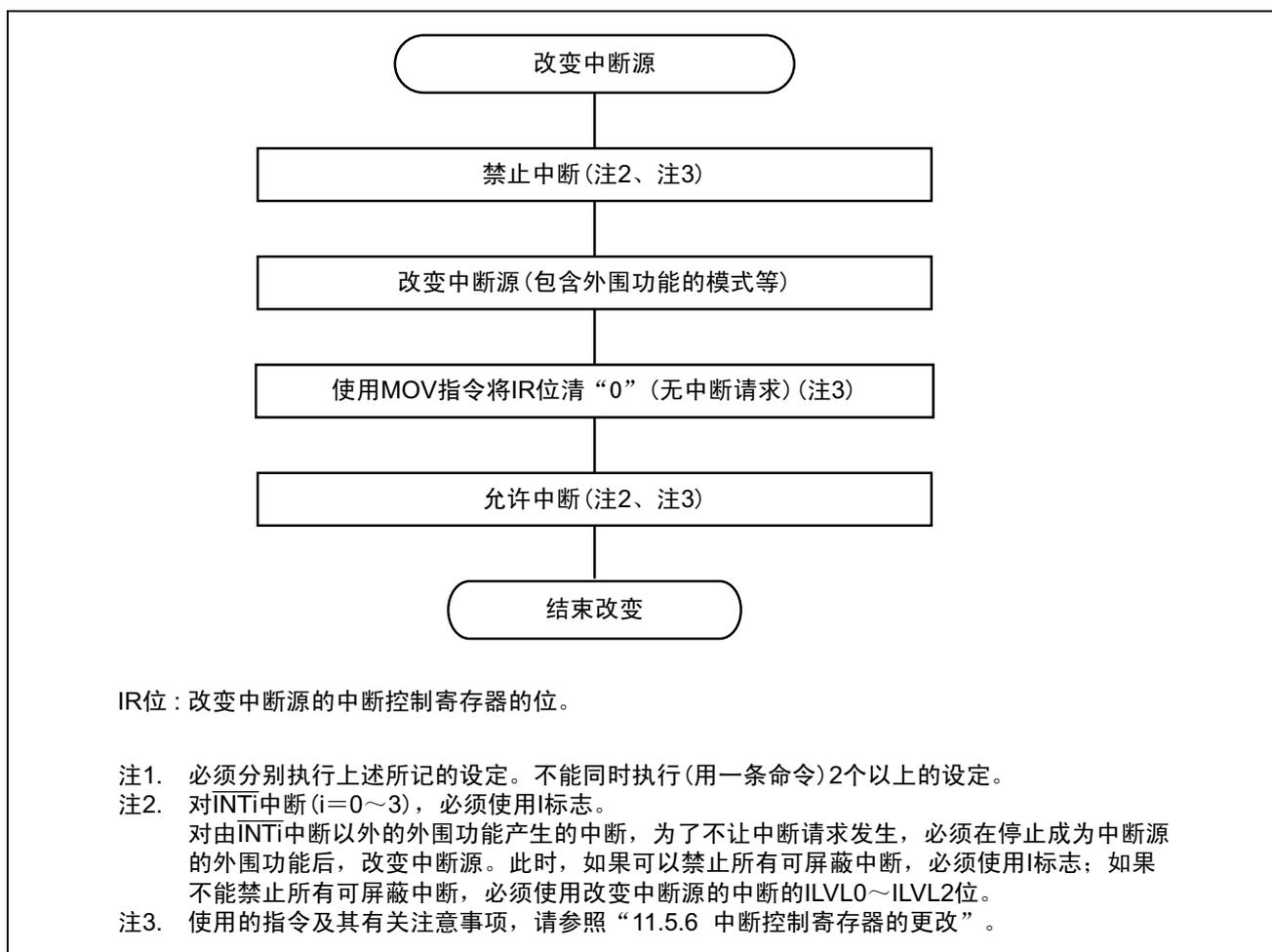


图 11.20 中断源更改步骤的例子

11.5.6 中断控制寄存器的更改

- (a) 必须在对应该寄存器的中断请求不发生的位置改变中断控制寄存器。在有可能发生中断请求时，必须在禁止中断后改变中断控制寄存器。
- (b) 在禁止中断后改变中断控制寄存器的情况下，必须注意使用的指令。
- 改变 IR 位以外的位
在执行指令期间，当发生对应该寄存器的中断请求时，IR 位可能不变为“1”（有中断请求），中断被忽视。当在此情况出现问题时，必须使用以下指令改变寄存器：
对象指令…AND、OR、BCLR、BSET
 - 改变 IR 位
在将 IR 位置“0”（无中断请求）时，根据使用的指令，IR 位可能不变为“0”。必须用 MOV 指令将 IR 位置“0”。
- (c) 在使用 I 标志禁止中断时，必须按照以下的程序例子设定 I 标志（程序例子的中断控制寄存器的更改请参照(b)）。

例 1~例 3 是防止由于受内部总线和指令队列缓冲器的影响，在改变中断控制寄存器前 I 标志变为“1”（允许中断）的方法。

例 1: 通过 NOP 指令，等待改变中断控制寄存器的例子

```
INT_SWITCH1:
  FCLR   I           ; 禁止中断
  AND.B  #00H, 0056H ; 将 TXIC 寄存器置“00h”
  NOP                    ;
  NOP                    ;
  FSET   I           ; 允许中断
```

例 2: 通过虚读，使 FSET 指令等待的例子

```
INT_SWITCH2:
  FCLR   I           ; 禁止中断
  AND.B  #00H, 0056H ; 将 TXIC 寄存器置“00h”
  MOV.W  MEM, R0     ; 虚读
  FSET   I           ; 允许中断
```

例 3 : 通过 POPC 指令，改变 I 标志的例子

```
INT_SWITCH3:
  PUSHC  FLG
  FCLR   I           ; 禁止中断
  AND.B  #00H, 0056H ; 将 TXIC 寄存器置“00h”
  POPC   FLG        ; 允许中断
```

第12章 监视定时器

监视定时器是检测程序失控的功能。因此，为了提高系统的可靠性，建议使用监视定时器。

监视定时器具有 15 位计数器，能选择计数源保护模式是否有效。计数源保护模式的有效/无效如表 12.1 所示。

监视定时器复位的详细内容，请参照“6.2 监视定时器复位”。

监视定时器的框图如图 12.1 所示，OFS、WDC、WDTR、WDTS、CSPR 寄存器如图 12.2~图 12.3 所示。

表 12.1 计数源保护模式的有效/无效

项目	计数源保护模式无效	计数源保护模式有效
计数源	CPU时钟	低速内部振荡器时钟
计数运行	递减计数	
监视定时器的初始化条件	<ul style="list-style-type: none"> • 复位 • 将“00h”、“FFh”连续写到WDTR寄存器 • 下溢 	
计数开始条件	可选择以下的任意一项 <ul style="list-style-type: none"> • 复位后自动开始计数 • 通过写WDTS寄存器，开始计数 	
计数停止条件	停止模式、等待模式	无
下溢时的运行	监视定时器中断或者监视定时器复位	监视定时器复位

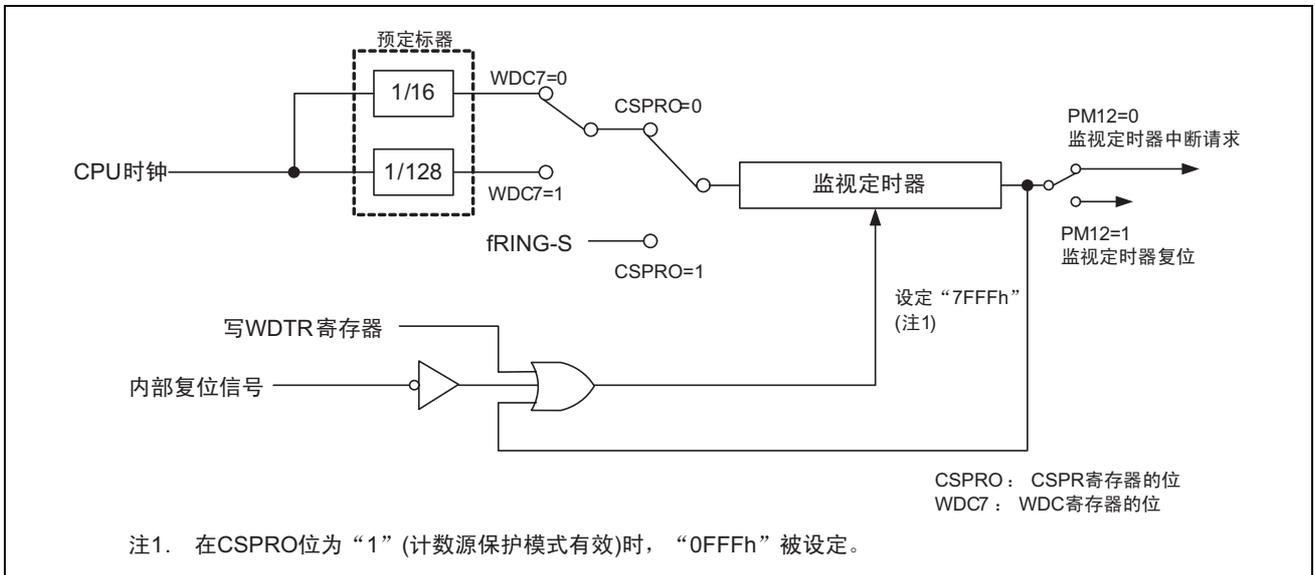


图 12.1 监视定时器的框图

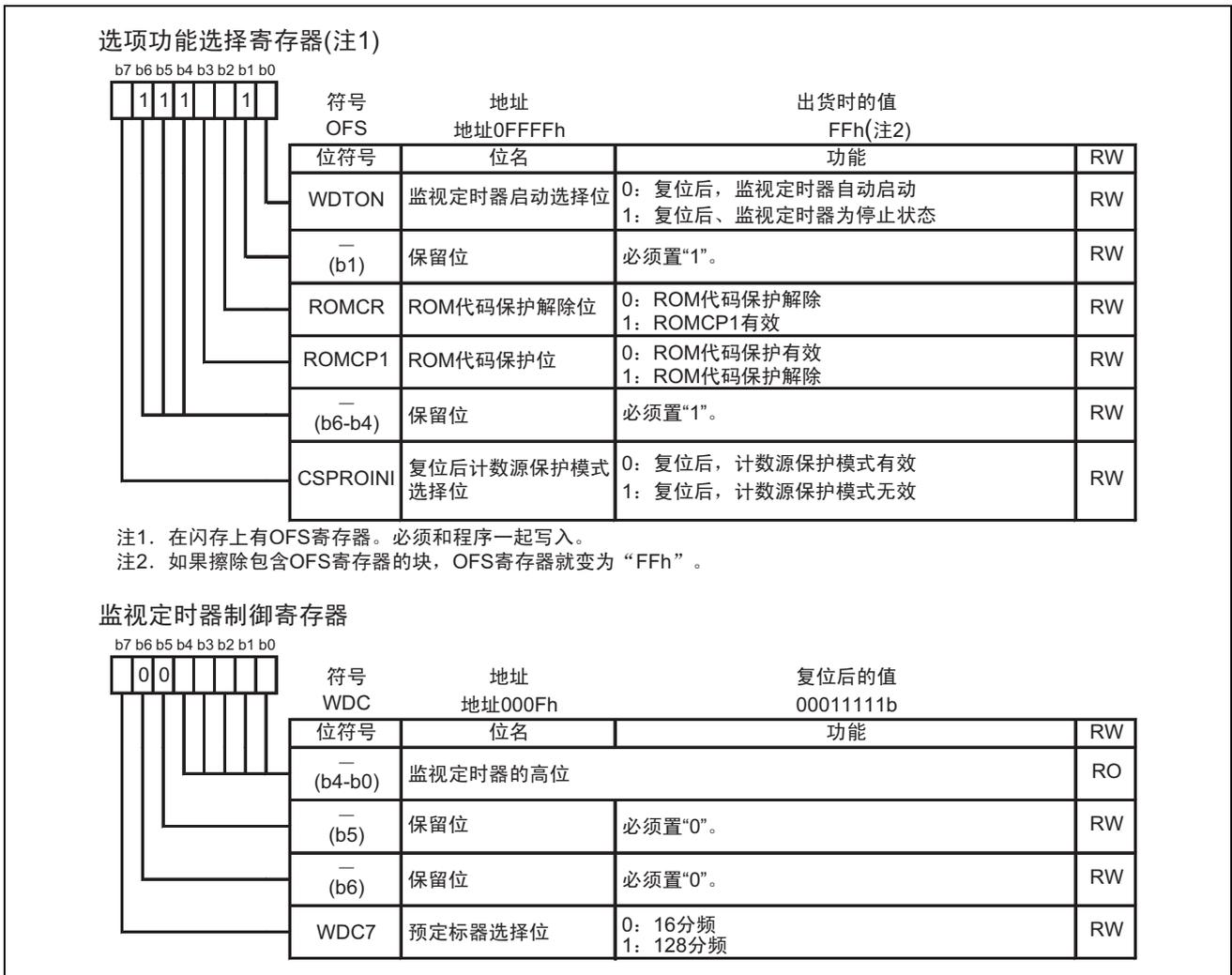


图 12.2 OFS、WDC 寄存器

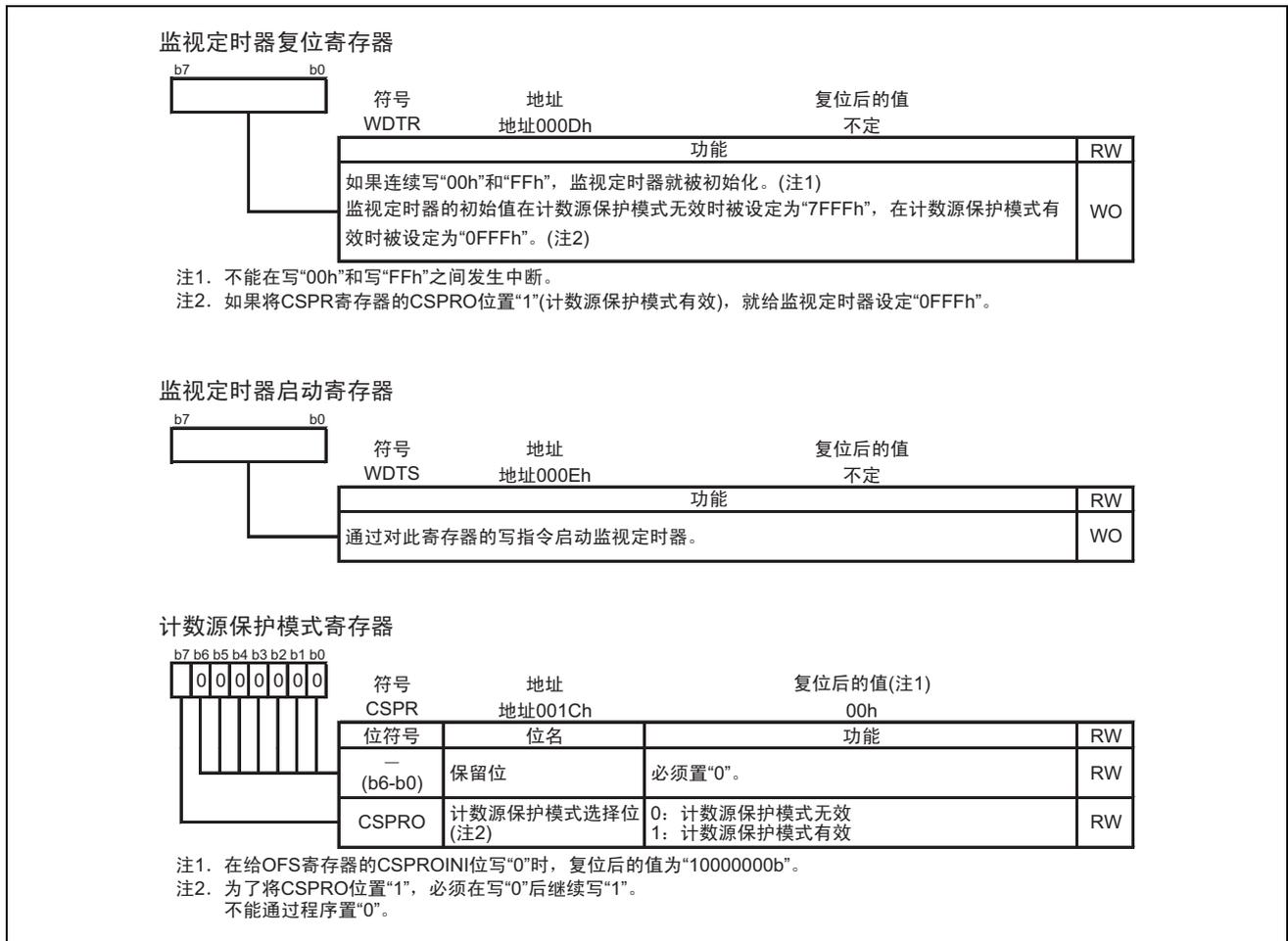


图 12.3 WDTR、WDTS、CSPR 寄存器

12.1 计数源保护模式无效时

当计数源保护模式无效时，监视定时器的计数源为 CPU 时钟。监视定时器的规格（计数源保护模式无效时）如表 12.2 所示。

表 12.2 监视定时器的规格（计数源保护模式无效时）

项目	规格
计数源	CPU时钟
计数运行	递减计数
周期	预定标器的分频比(n) × 监视定时器的计数值(32768) (注1) CPU时钟 n: 16或者128 (由WDC寄存器的WDC7位选择) 例: 当CPU时钟为16MHz并且预定标器为16分频时, 周期约为32.8ms
计数开始条件	通过OFS寄存器 (地址0FFFFh) 的WDTON位 (注2) 选择复位后的监视定时器运行 <ul style="list-style-type: none"> 当WDTON位为“1” (复位后, 监视定时器处于停止状态) 时 复位后, 监视定时器和预定标器停止, 通过写WDTS寄存器开始计数 当WDTON位为“0” (复位后, 监视定时器自动启动) 时 复位后, 监视定时器和预定标器自动开始计数
监视定时器的初始化条件	<ul style="list-style-type: none"> 复位 将“00h”、“FFh”连续写到WDTR寄存器 下溢
计数停止条件	停止模式、等待模式 (解除后, 从被保持的值开始继续计数)
下溢时的运行	<ul style="list-style-type: none"> 当PM1寄存器的PM12位为“0”时 监视定时器中断 当PM1寄存器的PM12位为“1”时 监视定时器复位 (参照“6.5 监视定时器复位”)

注1. 在将“00h”和“FFh”连续写到WDTR寄存器时，监视定时器被初始化。预定标器在复位后被初始化。因此，监视定时器的周期将发生由预定标器引起的误差。

注2. 不能通过程序更改WDTON位。在设定WDTON位时，必须通过闪存编程器将“0”写到地址0FFFFh的b0。

12.2 计数源保护模式有效时

当计数源保护模式有效时，监视定时器的计数源为低速内部振荡器时钟。在程序失控时，即使 CPU 时钟停止，也能给监视定时器提供时钟。监视定时器的规格（计数源保护模式有效时）如表 12.3 所示。

表 12.3 监视定时器的规格（计数源保护模式有效时）

项目	规格
计数源	低速内部振荡器时钟
计数运行	递减计数
周期	监视定时器的计数值(4096) 低速内部振荡器时钟 例：当低速内部振荡器时钟为125kHz时，周期约为32.8ms
计数开始条件	通过OFS寄存器（地址0FFFFh）的WDTON位（注1）选择复位后的监视定时器运行 <ul style="list-style-type: none"> 当WDTON位为“1”（复位后，监视定时器处于停止状态）时 复位后，监视定时器和预定标器停止，通过写WDTS寄存器开始计数 当WDTON位为“0”（复位后，监视定时器自动启动）时 复位后，监视定时器和预定标器自动开始计数
监视定时器的初始化条件	<ul style="list-style-type: none"> 复位 将“00h”、“FFh”连续写到WDTR寄存器 下溢
计数停止条件	无（在开始计数后，即使在等待模式也不停止。不变为停止模式。）
下溢时的运行	监视定时器复位（参照“6.5 监视定时器复位”）
寄存器、位	<ul style="list-style-type: none"> 当将CSPR寄存器的CSPRO位设定为“1”（计数源保护模式有效）时（注2），自动进行如下设定： <ul style="list-style-type: none"> 给监视定时器设定0FFFh 将CM1寄存器的CM14位设定为“0”（低速内部振荡器振荡） 将PM1寄存器的PM12位设定为“1”（在监视定时器下溢时，监视定时器复位） 在计数源保护模式时进入以下状态： <ul style="list-style-type: none"> 禁止写CM1寄存器的CM10位（即使写“1”也不变化，不转移到停止模式） 禁止写CM1寄存器的CM14位（即使写“1”也不变化，低速内部振荡器不停止）

注1. 不能通过程序更改WDTON位。在设定WDTON位时，必须通过闪存编程器将“0”写到地址0FFFFh的b0。

注2. 即使将“0”写到OFS寄存器的CSPROINI位，CSPRO位也为“1”。不能通过程序更改CSPROINI位。在设定CSPROINI位时，必须通过闪存编程器将“0”写到地址0FFFFh的b7。

第13章 定时器

定时器内置 2 个带 8 位预定标器的 8 位定时器和 1 个 16 位定时器。带 8 位预定标器的 8 位定时器有定时器 X 和定时器 Z。这些定时器含有记忆计数器初始值的再装入寄存器。16 位定时器为具有输入捕捉和输出比较功能的定时器 C。所有定时器各自独立运行，各定时器的计数源为计数和再装入等定时器运行的运行时钟。

各定时器的功能比较如表 13.1 所示。

表 13.1 各定时器的功能比较

项目		定时器 X	定时器 Z	定时器 C
构成		带 8 位预定标器的 8 位定时器（带再装入寄存器）	带 8 位预定标器的 8 位定时器（带再装入寄存器）	16 位定时器（带输入捕捉和输出比较）
计数		递减计数	递减计数	递增计数
计数源		<ul style="list-style-type: none"> • f1 • f2 • f8 • fRING 	<ul style="list-style-type: none"> • f1 • f2 • f8 • 定时器 X 下溢 	<ul style="list-style-type: none"> • f1 • f8 • f32 • fRING-fast
功能	定时器模式	有	有	无
	脉冲输出模式	有	无	无
	事件计数模式	有	无	无
	脉宽测定模式	有	无	无
	脉冲周期测定模式	有	无	无
	可编程波形发生模式	无	有	无
	可编程单触发生模式	无	有	无
	可编程等待单触发生模式	无	有	无
	输入捕捉模式	无	无	有
输出比较模式	无	无	有	
输入管脚		CNTR0	$\overline{\text{INT0}}$	TCIN
输出管脚		CNTR0 $\overline{\text{CNTR0}}$	TZOUT	CMP0_0~CMP0_2 CMP1_0~CMP1_2
相关中断		定时器 X 中断 INT1 中断	定时器 Z 中断 $\overline{\text{INT0}}$ 中断	定时器 C 中断 INT3 中断 比较 0 中断 比较 1 中断
定时器停止		有	有	有

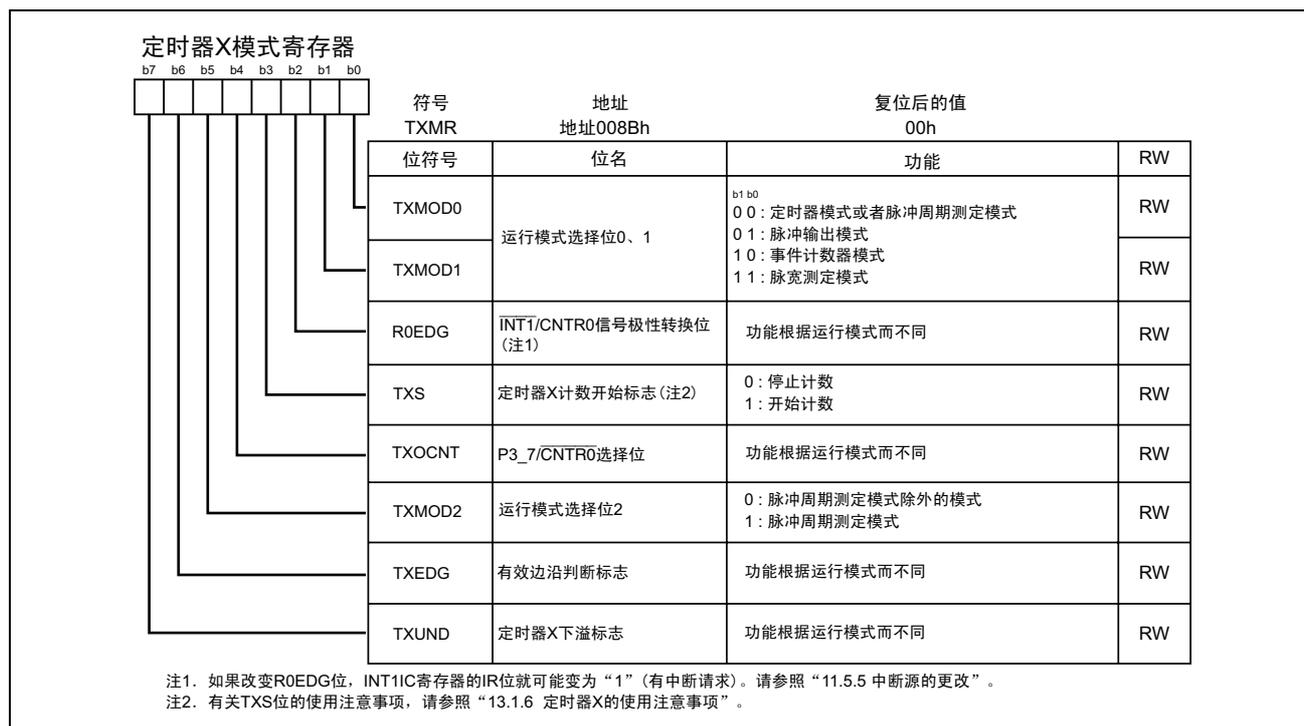


图 13.2 TXMR 寄存器

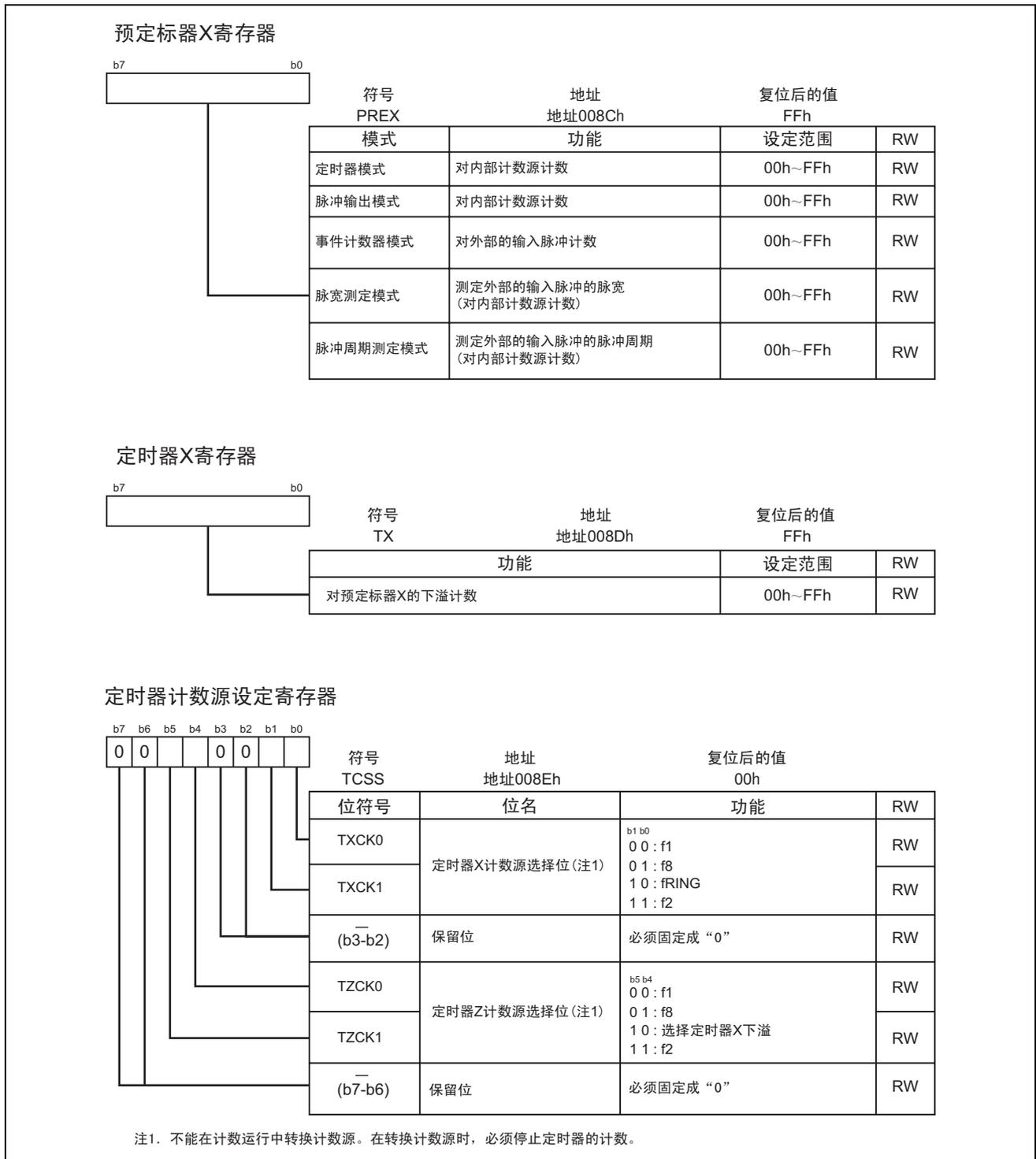


图 13.3 PREX、TX 以及 TCSS 寄存器

13.1.1 定时器模式

它是对内部生成的计数源计数的模式（表 13.2）。定时器模式时的 TXMR 寄存器如图 13.4 所示。

表 13.2 定时器模式的说明

项目	说明
计数源	f1、f2、f8、fRING
计数运行	<ul style="list-style-type: none"> • 递减计数 • 下溢时重新装入再装入寄存器的内容，然后继续计数
分频比	$1/(n+1)(m+1)$ n: PREX 寄存器的设定值、m: TX 寄存器的设定值
计数开始条件	对 TXMR 寄存器的 TXS 位置“1”（开始计数）
计数停止条件	对 TXMR 寄存器的 TXS 位置“0”（停止计数）
中断请求发生时序	在定时器 X 下溢时[定时器 X 中断]
$\overline{\text{INT10}}/\text{CNTR0}$ 、 $\overline{\text{INT11}}/\text{CNTR01}$ 管脚功能	可编程输入/输出端口或者 $\overline{\text{INT1}}$ 中断输入
CNTR0 管脚功能	可编程输入/输出端口
读定时器	如果读 TX 寄存器和 PREX 寄存器，就读取各自的计数值
写定时器	<ul style="list-style-type: none"> • 如果在计数停止时对 TX 寄存器和 PREX 寄存器写数据，数据就被写入各自的再装入寄存器和计数器 • 如果在计数中对 TX 寄存器和 PREX 寄存器写数据，就在下次计数源的输入时序数据被写入再装入寄存器，而在第 2 个计数源的输入时序数据被传送到计数器，然后在第 3 个计数源的输入时序重新开始计数

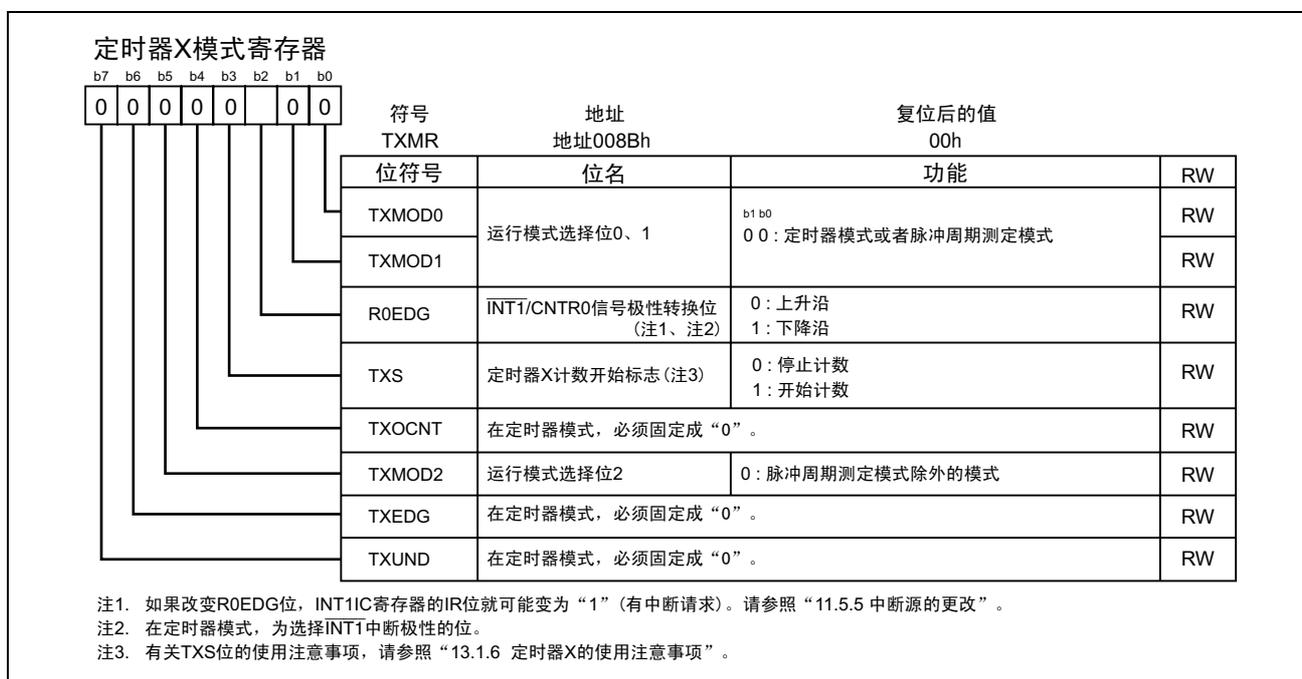


图 13.4 定时器模式时的 TXMR 寄存器

13.1.2 脉冲输出模式

它对内部生成的计数源计数，每当定时器下溢时，从 CNTR0 管脚输出极性反转的脉冲的模式（表 13.3）。脉冲输出模式时的 TXMR 寄存器如图 13.5 所示。

表 13.3 脉冲输出模式的说明

项目	说明
计数源	f1、f2、f8、fRING
计数运行	<ul style="list-style-type: none"> • 递减计数 • 下溢时重新装入再装入寄存器的内容，然后继续计数
分频比	$1/(n+1)(m+1)$ n: PREX 寄存器的设定值、m: TX 寄存器的设定值
计数开始条件	对 TXMR 寄存器的 TXS 位置“1”（开始计数）
计数停止条件	对 TXMR 寄存器的 TXS 位置“0”（停止计数）
中断请求发生时序	在定时器 X 下溢时[定时器 X 中断]
INT10/CNTR00 管脚功能	脉冲输出
CNTR0 管脚功能	可编程输入/输出端口或者 CNTR0 的反转输出
读定时器	如果读 TX 寄存器和 PREX 寄存器，就读取各自的计数值
写定时器	<ul style="list-style-type: none"> • 如果在计数停止时对 TX 寄存器和 PREX 寄存器写数据，数据就被写入各自的再装入寄存器和计数器 • 如果在计数中对 TX 寄存器和 PREX 寄存器写数据，就在下次计数源的输入时序数据被写入再装入寄存器，而在第 2 个计数源的输入时序数据被传送到计数器，然后在第 3 个计数源的输入时序重新开始计数
选择功能	<ul style="list-style-type: none"> • INT1/CNTR0 信号极性转换功能 能通过 R0EDG 位选择脉冲输出开始时的电平（注 1） • 反转脉冲输出功能 能从 CNTR0 管脚输出 CNTR0 信号输出极性反转的脉冲（用 TXOCNT 位选择）

注 1. 通过对 TX 寄存器的写入，输出脉冲变为输出开始时的电平。

13.1.3 事件计数器模式

它是对 $\overline{\text{INT0}}/\text{CNTR0}$ 管脚输入的外部信号计数的模式（表 13.4）。事件计数器模式时的 TXMR 寄存器如图 13.6 所示。

表 13.4 事件计数器模式的说明

项目	说明
计数源	CNTR0 管脚输入的外部信号（能通过软件选择有效边沿）
计数运行	<ul style="list-style-type: none"> • 递减计数 • 下溢时重新装入再装入寄存器的内容，然后继续计数
分频比	$1/(n+1)(m+1)$ n: PREX 寄存器的设定值、m: TX 寄存器的设定值
计数开始条件	对 TXMR 寄存器的 TXS 位置“1”（开始计数）
计数停止条件	对 TXMR 寄存器的 TXS 位置“0”（停止计数）
中断请求发生时序	在定时器 X 下溢时[定时器 X 中断]
$\overline{\text{INT0}}/\text{CNTR0}$ 、 $\overline{\text{INT1}}/\text{CNTR01}$ 管脚功能	计数源输入（ $\overline{\text{INT1}}$ 中断输入）
$\overline{\text{CNTR0}}$ 管脚功能	可编程输入/输出端口
读定时器	如果读 TX 寄存器和 PREX 寄存器，就读取各自的计数值
写定时器	<ul style="list-style-type: none"> • 如果在计数停止时对 TX 寄存器和 PREX 寄存器写数据，数据就被写入各自的再装入寄存器和计数器 • 如果在计数中对 TX 寄存器和 PREX 寄存器写数据，就在下次计数源的输入时序数据被写入再装入寄存器，而在第 2 个计数源的输入时序数据被传送到计数器，然后在第 3 个计数源的输入时序重新开始计数
选择功能	<ul style="list-style-type: none"> • $\overline{\text{INT1}}/\text{CNTR0}$ 信号极性转换功能 能通过 R0EDG 位选择计数源的有效边沿 • 计数源输入管脚选择功能 能通过 UCON 寄存器的 CNTRSEL 位选择 CNTR00 或者 CNTR01 管脚



图 13.6 事件计数器模式时的 TXMR 寄存器

13.1.4 脉宽测定模式

它是测定 $\overline{\text{INT1}}/\text{CNTR0}$ 管脚输入的外部信号脉宽的模式（表 13.5）。脉宽测定模式时的 TXMR 寄存器如图 13.7、脉宽测定模式时的运行例子如图 13.8 所示。

表 13.5 脉宽测定模式的说明

项目	说明
计数源	f1、f2、f8、fRING
计数运行	<ul style="list-style-type: none"> • 递减计数 • 只有在测定脉冲为“H”电平或者“L”电平的期间继续计数 • 下溢时重新装入再装入寄存器的内容，然后继续计数
计数开始条件	对 TXMR 寄存器的 TXS 位置“1”（开始计数）
计数停止条件	对 TXMR 寄存器的 TXS 位置“0”（停止计数）
中断请求发生时序	<ul style="list-style-type: none"> • 在定时器 X 下溢时[定时器 X 中断] • 在 CNTR0 输入的上升沿或者下降沿（测定期间结束）[INT1 中断]
$\overline{\text{INT10}}/\text{CNTR00}$ 、 $\overline{\text{INT11}}/\text{CNTR01}$ 管脚功能	测定脉冲输入（INT1 中断输入）
CNTR0 管脚功能	可编程输入/输出端口
读定时器	如果读 TX 寄存器和 PREX 寄存器，就读取各自的计数值
写定时器	<ul style="list-style-type: none"> • 如果在计数停止时对 TX 寄存器和 PREX 寄存器写数据，数据就被写入各自的再装入寄存器和计数器 • 如果在计数中对 TX 寄存器和 PREX 寄存器写数据，就在下次计数源的输入时序数据被写入再装入寄存器，而在第 2 个计数源的输入时序数据被传送到计数器，然后在第 3 个计数源的输入时序重新开始计数
选择功能	<ul style="list-style-type: none"> • $\overline{\text{INT1}}/\text{CNTR0}$ 信号极性切换功能 能通过 R0EDG 位选择“H”电平期间或者“L”电平期间作为输入脉冲的测定宽度 • 测定脉冲输入管脚选择功能 能通过 UCON 寄存器的 CNTRSEL 位选择 CNTR00 或者 CNTR01 管脚

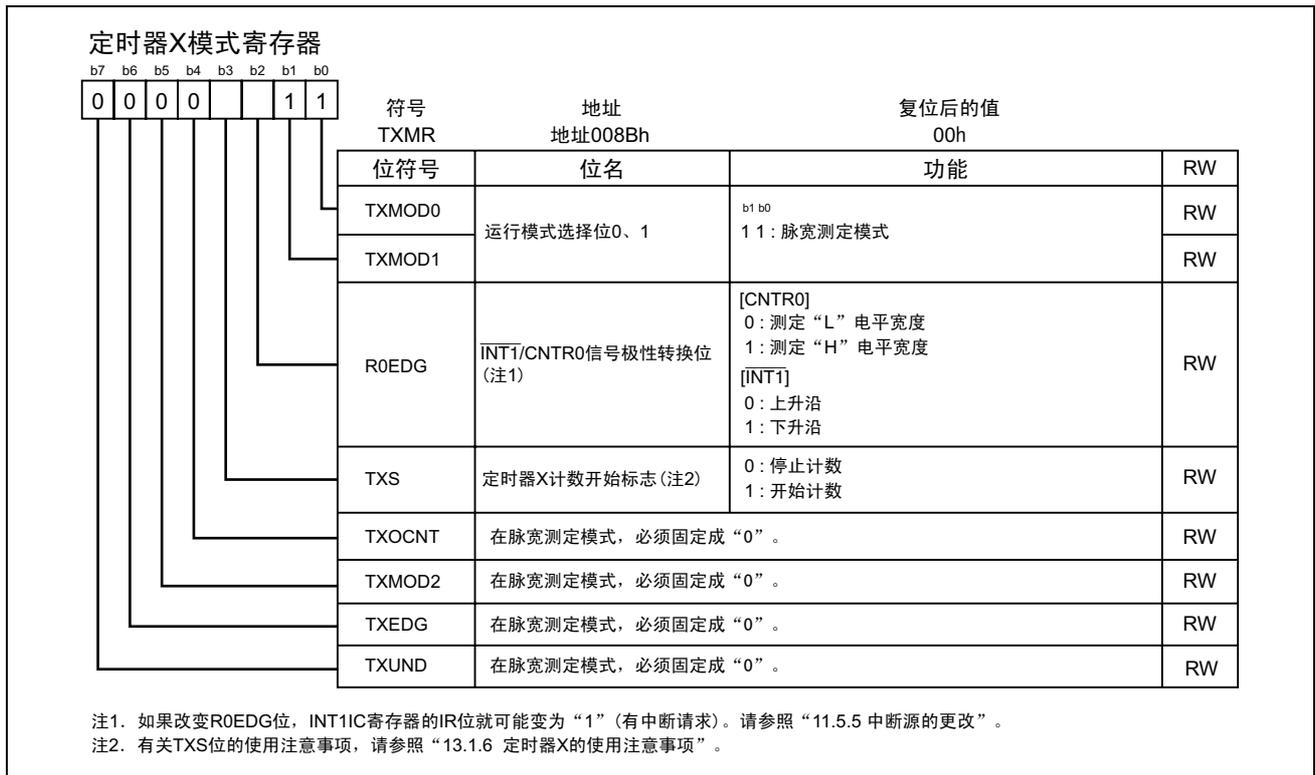


图 13.7 脉宽测定模式时的 TXMR 寄存器

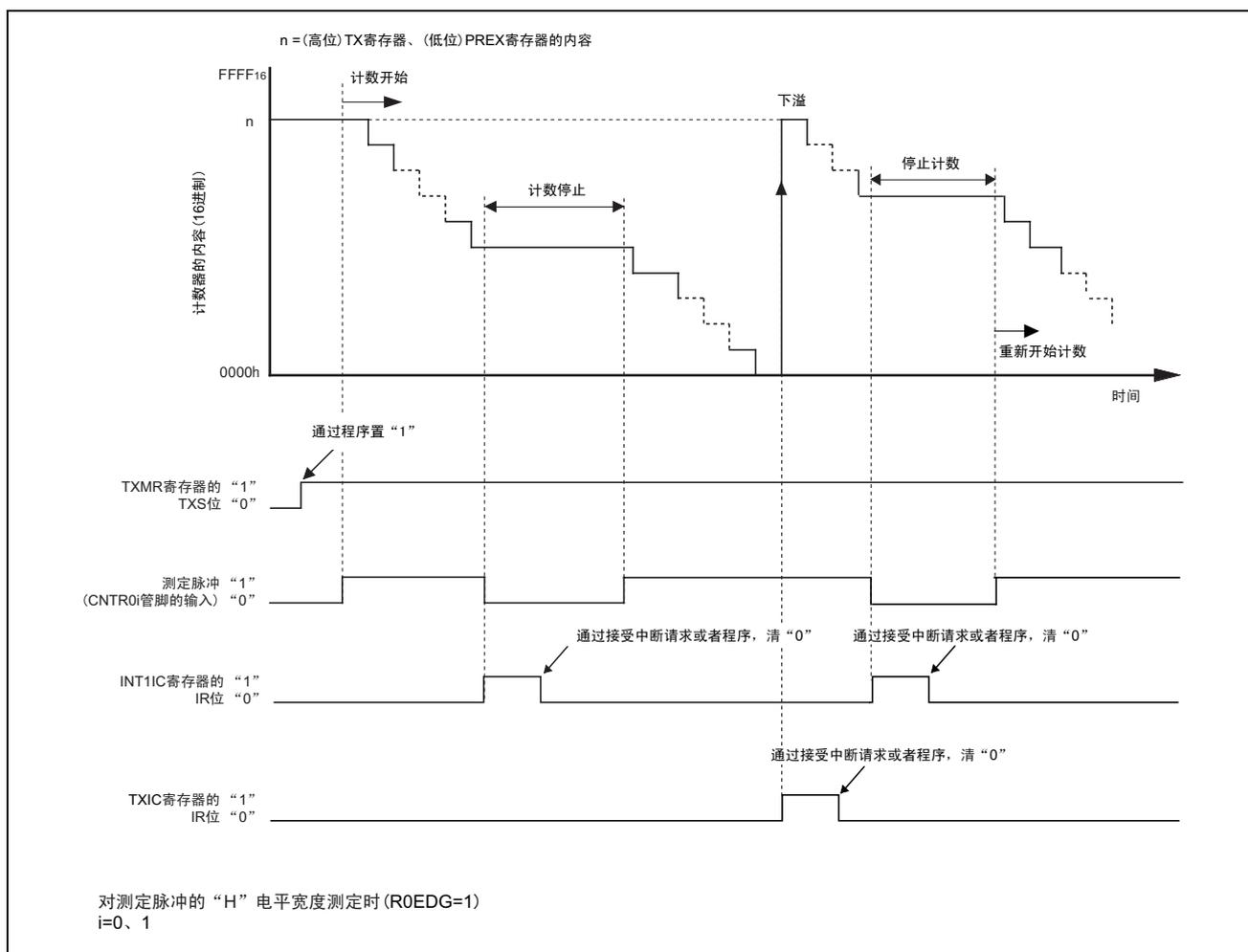


图 13.8 脉宽测定模式时的运行例子

13.1.5 脉冲周期测定模式

它是测定 $\overline{\text{INT1}}/\text{CNTR0}$ 管脚输入的外部信号脉冲周期的模式（表 13.6）。脉冲周期测定模式时的 TXMR 寄存器如图 13.9、运行例子如图 13.10 所示。

表 13.6 脉冲周期测定模式的说明

项目	说明
计数源	f1、f2、f8、fRING
计数运行	<ul style="list-style-type: none"> • 递减计数 • 输入测定脉冲的有效边沿后，在预定标器 X 第 1 次下溢时保持读缓冲器的内容，在预定标器 X 第 2 次下溢时，定时器 X 重新装入再装入寄存器的内容，然后继续计数
计数开始条件	对 TXMR 寄存器的 TXS 位置“1”（开始计数）
计数停止条件	对 TXMR 寄存器的 TXS 位置“0”（停止计数）
中断请求发生时序	<ul style="list-style-type: none"> • 在定时器 X 下溢时或者重新装入时[定时器 X 中断] • 在 CNTR0 输入的上升沿或者下降沿（测定期间结束）[$\overline{\text{INT1}}$ 中断]
$\overline{\text{INT10}}/\text{CNTR0}$ 、 $\overline{\text{INT11}}/\text{CNTR01}$ 管脚功能	测定脉冲输入（注 1）（ $\overline{\text{INT1}}$ 中断输入）
$\overline{\text{CNTR0}}$ 管脚功能	可编程输入/输出端口
读定时器	如果读 TX 寄存器，就读取读缓冲器的内容。 通过读 TX 寄存器，解除保持在读缓冲器中的值。
写定时器	<ul style="list-style-type: none"> • 如果在计数停止时对 TX 寄存器和 PREX 寄存器写数据，数据就被写入各自的再装入寄存器和计数器 • 如果在计数中对 TX 寄存器和 PREX 寄存器写数据，就在下次计数源的输入时序数据被写入再装入寄存器，而在第 2 个计数源的输入时序数据被传送到计数器，然后在第 3 个计数源的输入时序重新开始计数
选择功能	<ul style="list-style-type: none"> • $\overline{\text{INT1}}/\text{CNTR0}$ 信号极性转换功能 能通过 R0EDG 位选择输入脉冲的测定期间 • 测定脉冲输入管脚选择功能 能通过 UCON 寄存器的 CNTRSEL 位选择 CNTR00 或者 CNTR01 管脚

注 1. 必须输入长于预定标器 X 周期 2 倍的脉冲。另外，对于“H”电平宽度和“L”电平宽度，必须分别输入长于预定标器 X 周期的脉冲，如果输入短于预定标器 X 周期的脉冲，其输入可能被忽略。

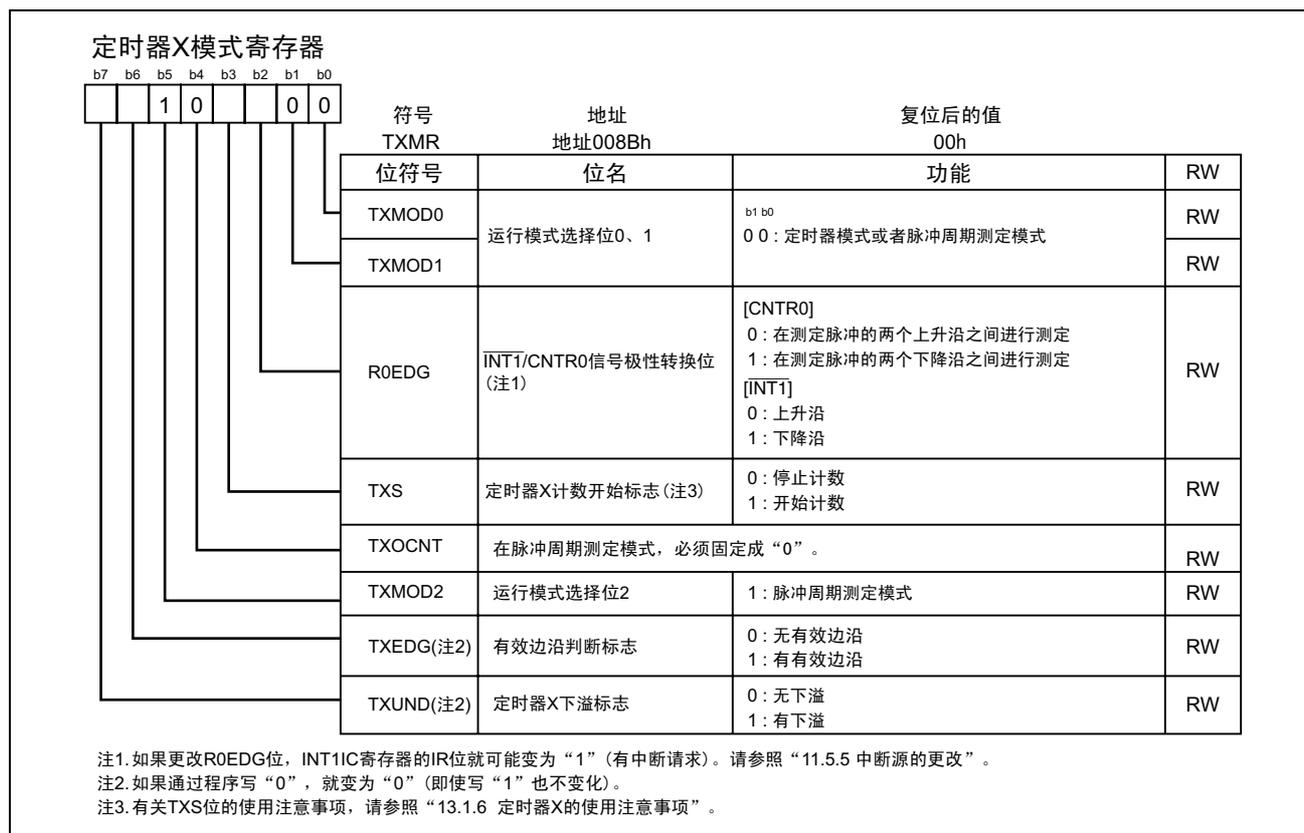


图 13.9 脉冲周期测定模式时的 TXMR 寄存器

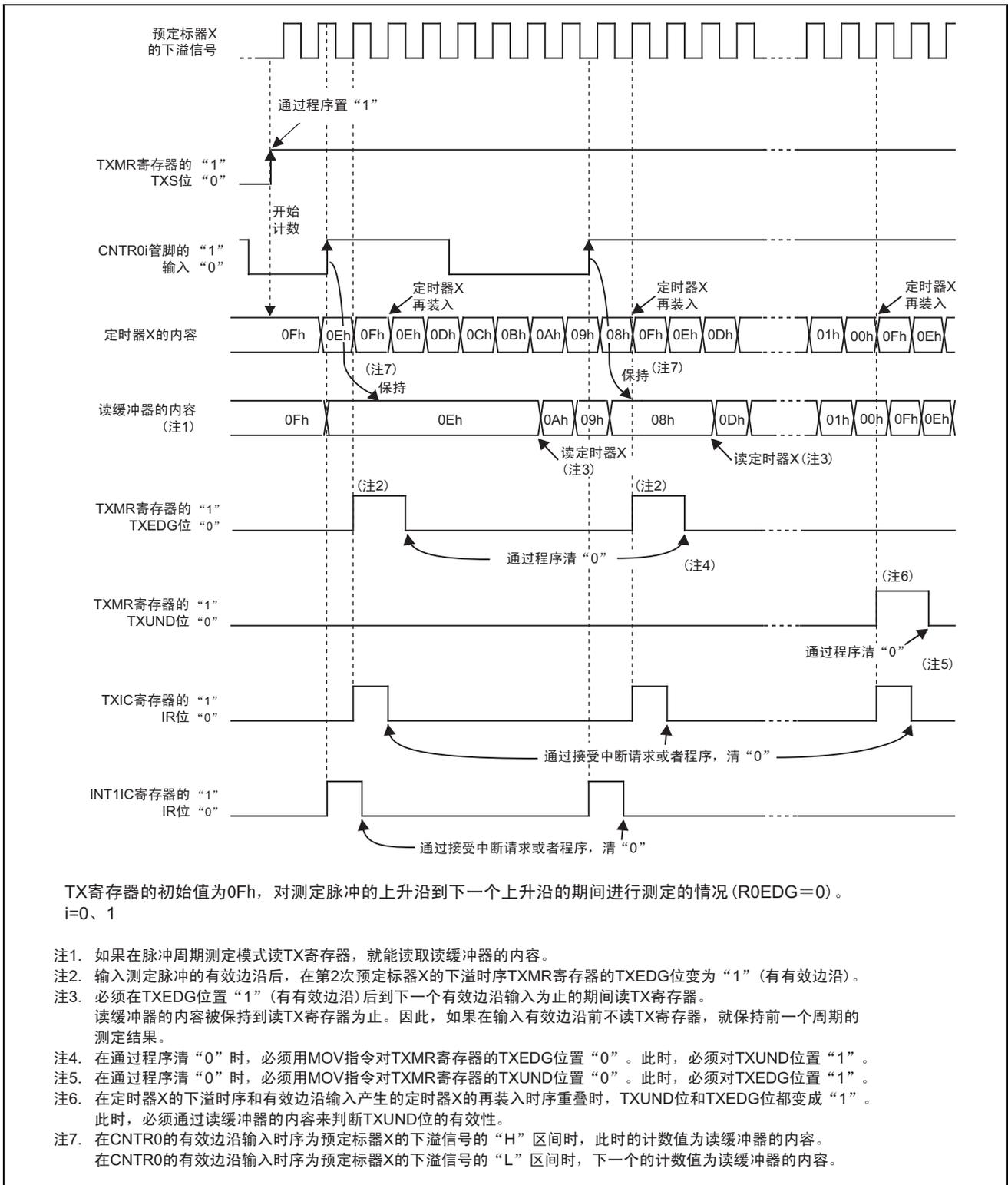


图 13.10 脉冲周期测定模式时的运行例子

13.1.6 定时器 X 的使用注意事项

- 在复位后，定时器停止计数。必须在对定时器和预定标器设定值后，开始计数。
- 即使以 16 位单位读取预定标器和定时器，在单片机内部也按字节顺序读取。因此，在读取这 2 个寄存器期间，定时器值可能会更新。
- 不能同时改写 TXMR 寄存器的 TXMOD0~TXMOD1 位、TXMOD2 位和 TXS 位。
- 如果通过程序对在脉冲周期测定模式使用的 TXMR 寄存器的 TXEDG 位和 TXUND 位写“0”，这些位就变为“0”；写“1”时，这些位不变化。在对 TXMR 寄存器使用读/修改/写指令的情况下，即使 TXEDG 位和 TXUND 位为“1”，在指令执行中这些位也有可能被置“0”。此时，必须用 MOV 指令对不想被置“0”的 TXEDG 位和 TXUND 位写“1”。
- 在从其它模式改变到脉冲周期测定模式时，TXEDG 位和 TXUND 位不定。必须在给 TXEDG 位和 TXUND 位写“0”后，开始定时器 X 的计数。
- 在计数开始后最初发生的预定标器 X 的下溢信号，TXEDG 位可能变为“1”。
- 当使用脉冲周期测定模式时，必须在计数刚开始后间隔预定标器 X 的 2 个周期以上的的时间，将 TXEDG 位置“0”，然后使用。
- TXMR 寄存器的 TXS 位有指示定时器 X 开始或者停止计数的功能、表示开始或者停止计数的功能。在计数停止中，如果在 TXS 位置“1”（开始计数）后且在输入下一个计数源之前读取 TXS 位，读到的值总为“0”（停止计数）。如果输入了下一个计数源，就能从 TXS 位读到“1”。在能从 TXS 位读到“1”之前，除了 TXS 位以外，不能存取定时器 X 的相关寄存器（TXMR、PREX、TX、TCSS、TXIC 寄存器）。在 TXS 位为“1”后，从下一个计数源开始计数。同样，如果在计数中对 TXS 位置“0”（停止计数），就在下一个计数源停止定时器 X 的计数。如果在 TXS 位置“0”后且在停止计数之前读取 TXS 位，读到的值总为“1”（开始计数）。在 TXS 位置“0”后且在能从 TXS 位读到“0”之前，除了 TXS 位以外，不能存取定时器 X 的相关寄存器。

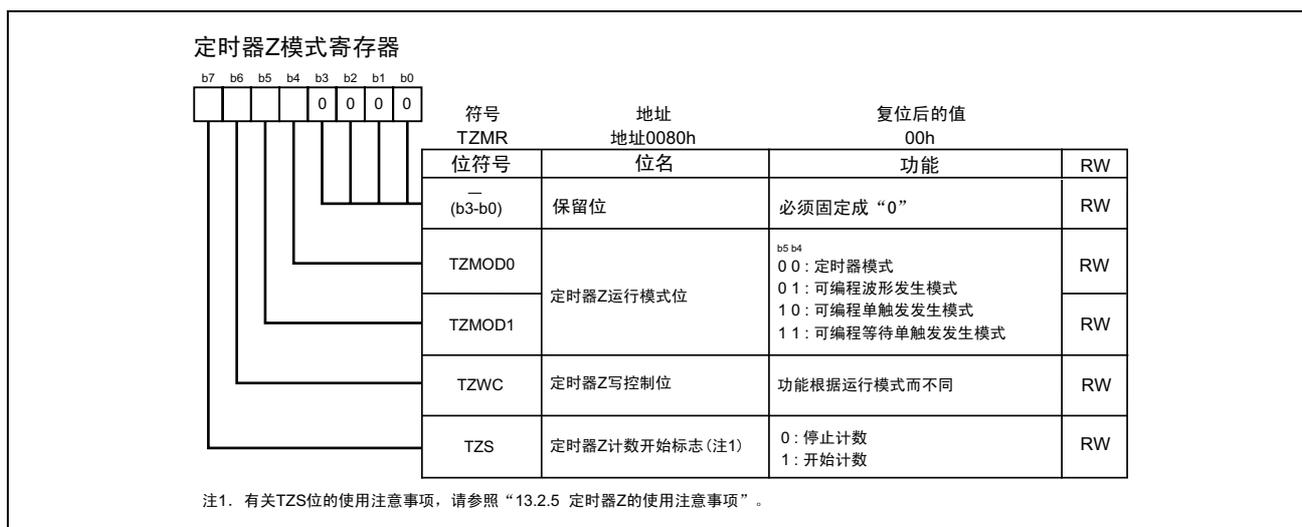


图 13.12 TZMR 寄存器

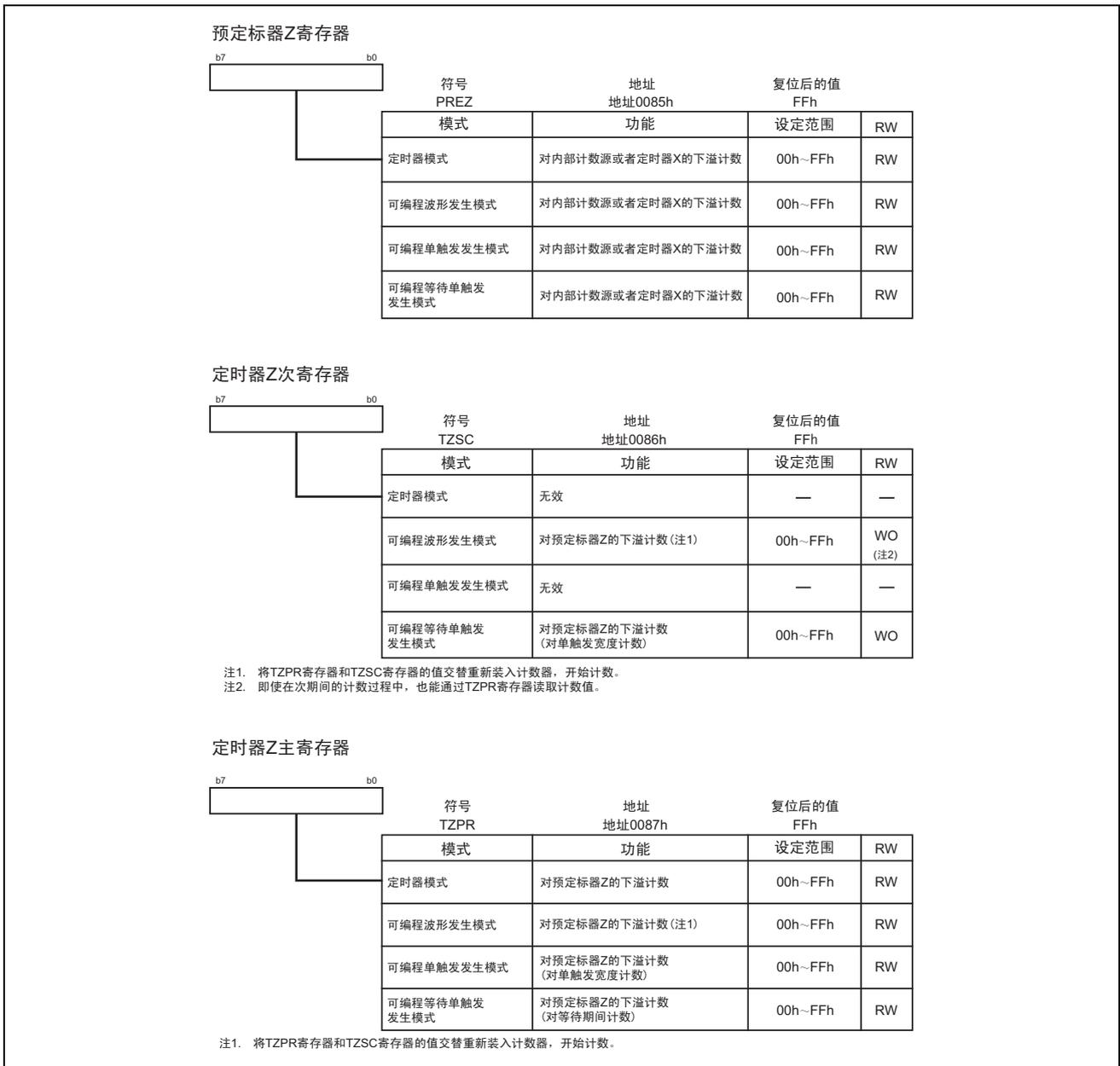


图 13.13 PREZ、TZSC 以及 TZPR 寄存器

定时器Z输出控制寄存器(注3)

符号	地址	复位后的值	
TZOC	地址008Ah	00h	
位符号	位名	功能	RW
TZOS	定时器Z单触发开始位(注1)	0: 停止单触发 1: 开始单触发	RW
— (b1)	保留位	必须固定成“0”	RW
TZOCNT	定时器Z可编程波形发生输出切换位(注2)	0: 输出可编程波形 1: 输出端口P1寄存器的P1_3位的值	RW
— (b7-b3)	什么也不指定。只能写“0”，读时值为“0”。		—

注1. 在单触发波形输出结束后变为“0”。在单触发波形输出过程中，当通过将TZMR寄存器的TZS位置“0”（停止计数）停止波形输出时，必须将TZOS位置“0”。

注2. 只在可编程波形发生模式时有效。

注3. 在TZOS位为“1”（计数中）时执行更改此寄存器的指令的情况下，如果在指令执行中结束计数，TZOS位就自动变为“0”（停止单触发）。如果由此发生问题，就必须在TZOS位为“0”（停止单触发）时执行更改此寄存器的指令。

定时器Z波形输出控制寄存器

符号	地址	复位后的值	
PUM	地址0084h	00h	
位符号	位名	功能	RW
— (b4-b0)	保留位	必须固定成“0”。	RW
TZOPL	定时器Z输出电平锁存	功能根据运行模式而不同。	RW
INOSTG	$\overline{\text{INT0}}$ 管脚单触发控制位(注2)	0: $\overline{\text{INT0}}$ 管脚单触发无效 1: $\overline{\text{INT0}}$ 管脚单触发有效	RW
INOSEG	$\overline{\text{INT0}}$ 管脚单触发极性选择位(注1)	0: 下降沿触发 1: 上升沿触发	RW

注1. 只在INTEN寄存器的INTOPL位为“0”（单边沿）时，INOSEG位有效。

注2. 必须在设定INTEN寄存器的INT0EN位和PUM寄存器的INOSEG位后，将INOSTG位置“1”。

图 13.14 TZOC 和 PUM 寄存器

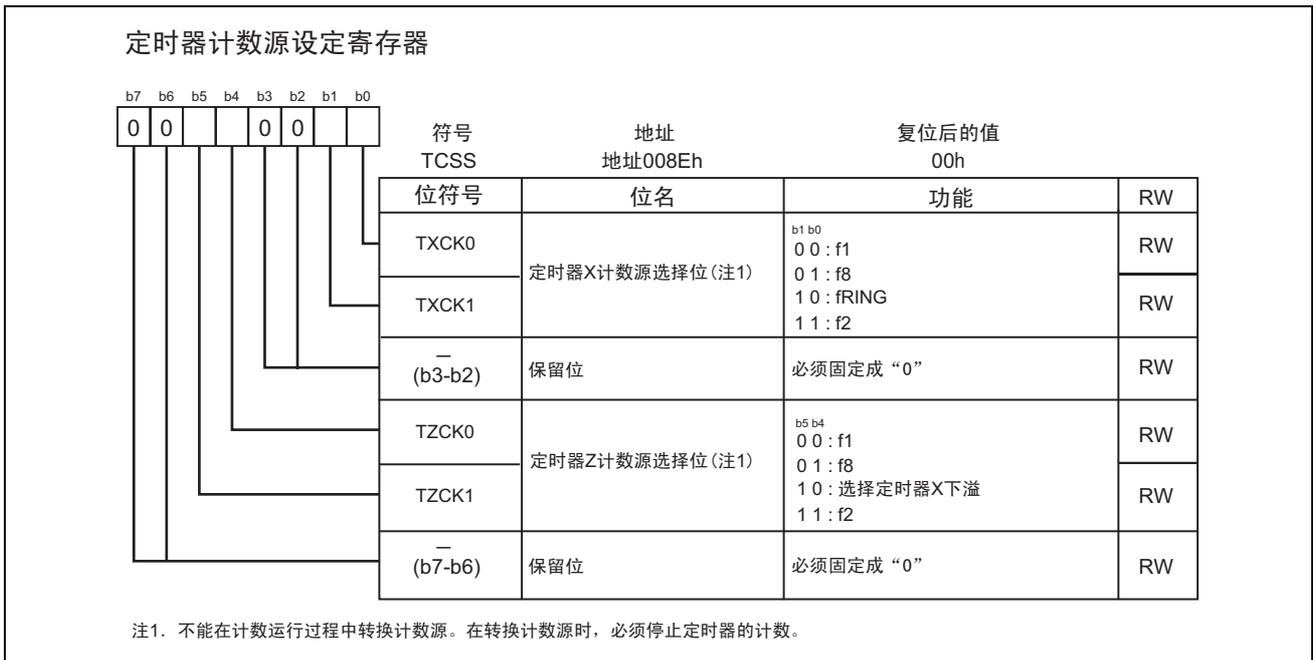


图 13.15 TCSS 寄存器

13.2.1 定时器模式

它是对内部生成的计数源或者定时器 X 下溢计数的模式（表 13.7）。在定时器模式时，不使用 TZSC 寄存器。定时器模式时的 TZMR 和 PUM 寄存器如图 13.16 所示。

表 13.7 定时器模式的说明

项目	说明
计数源	f1、f2、f8、定时器 X 的下溢
计数运行	<ul style="list-style-type: none"> • 递减计数 • 下溢时重新装入再装入寄存器的内容，然后继续计数 (在定时器 Z 下溢时，重新装入定时器 Z 主再装入寄存器的内容)
分频比	$1/(n+1)(m+1)$ n: PREZ 寄存器的设定值、m: TZPR 寄存器的设定值
计数开始条件	对 TZMR 寄存器的 TZS 位置“1”（开始计数）
计数停止条件	对 TZMR 寄存器的 TZS 位置“0”（停止计数）
中断请求发生时序	在定时器 Z 下溢时[定时器 Z 中断]
TZOUT 管脚功能	可编程输入/输出端口
INT0 管脚功能	可编程输入/输出端口或者 INT0 中断输入管脚
读定时器	如果读 TZPR 寄存器和 PREZ 寄存器，就读取各自的计数值
写定时器（注 1）	<ul style="list-style-type: none"> • 如果在计数停止时对 TZPR 寄存器和 PREZ 寄存器写数据，数据就被写入各自的再装入寄存器和计数器 • 在计数中对 TZPR 寄存器和 PREZ 寄存器写数据时，如果 TZWC 位为“0”（同时写再装入寄存器和计数器），就在下次计数源的输入时序数据被写入再装入寄存器，而在第 2 个计数源的输入时序数据被传送到计数器，然后在第 3 个计数源的输入时序重新开始计数 • 如果 TZWC 位为“1”（只写再装入寄存器），数据就被分别写入再装入寄存器（在下次再装入时传送给计数器）

注 1. 在以下 2 项条件同时成立的状态下，如果给 TZPR 寄存器或者 PREZ 寄存器写数据，TZIC 寄存器的 IR 位就变为“1”（有中断请求）。

- TZMR 寄存器的 TZWC 位为“0”（同时写再装入寄存器和计数器）
- TZMR 寄存器的 TZS 位为“1”（开始计数）

如果在此状态下对 TZPR 寄存器和 PREZ 寄存器写数据，就必须在写之前禁止中断。

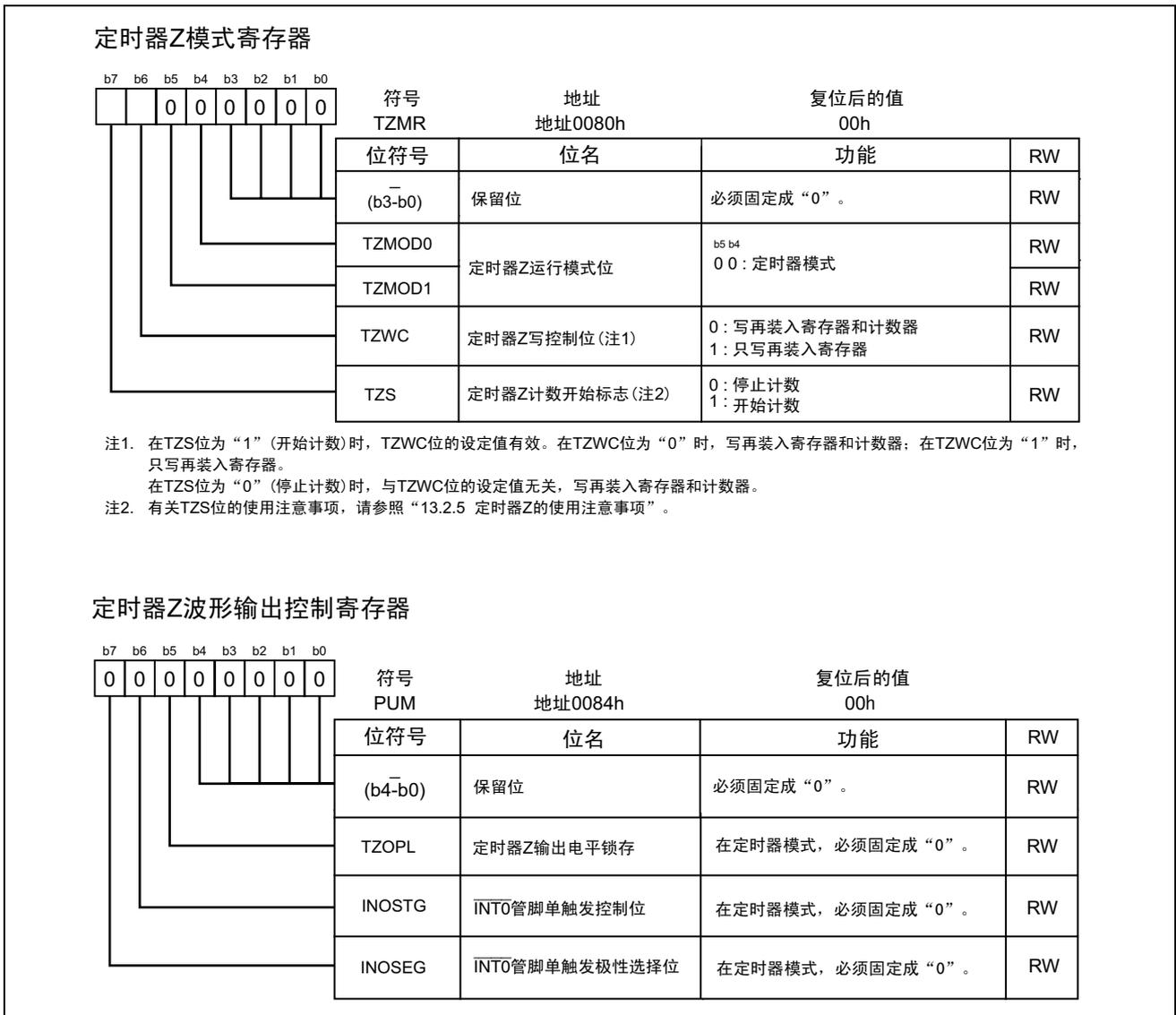


图 13.16 定时器模式时的 TZMR 和 PUM 寄存器

13.2.2 可编程波形发生模式

它是对 TZPR 寄存器和 TZSC 寄存器的值交替计数，每当计数器下溢时，反转从 TZOUT 管脚输出的信号的模式（表 13.8）。在计数开始时，从设定在 TZPR 寄存器的值开始计数。可编程波形发生模式时的 TZMR 和 PUM 寄存器如图 13.17 所示，可编程波形发生模式时的定时器 Z 的运行例子如图 13.18 所示。

表 13.8 可编程波形发生模式的说明

项目	说明
计数源	f1、f2、f8、定时器 X 下溢
计数运行	<ul style="list-style-type: none"> • 递减计数 • 下溢时交替重新装入主再装入寄存器和次再装入寄存器的内容，然后继续计数
输出波形的宽度和周期	主期间： $(n+1)(m+1)/f_i$ 次期间： $(n+1)(p+1)/f_i$ 周期： $(n+1)\{(m+1)+(p+1)\}/f_i$ f_i : 计数源频率 n : PREZ 寄存器的设定值、 m : TZPR 寄存器的设定值、 p : TZSC 寄存器的设定值
计数开始条件	对 TZMR 定时器的 Tzs 位置“1”（开始计数）
计数停止条件	对 TZMR 寄存器的 Tzs 位置“0”（停止计数）
中断请求发生时序	在从次期间的定时器 Z 下溢开始经过计数源的 1/2 周期后（和 TZOUT 输出变化同时）[定时器 Z 中断]
TZOUT 管脚功能	脉冲输出 （在用作可编程输入/输出端口时，必须置为定时器模式）
INT0 管脚功能	可编程输入/输出端口或者 INT0 中断输入管脚
读定时器	如果读 TZPR 寄存器和 PREZ 寄存器，就读取各自的计数值（注 1）
写定时器	如果给 TZSC 寄存器、PREZ 寄存器以及 TZPR 寄存器写数据，数据就只被写入各自的再装入寄存器（注 2）
选择功能	<ul style="list-style-type: none"> • 输出电平锁存选择功能 能通过 TZOPL 位选择主期间和次期间的输出电平 • 可编程波形发生输出转换功能 如果将 TZOC 寄存器的 TZOCNT 位设定为“0”，就和定时器 Z 下溢同步反转 TZOUT 的输出；如果该位设定为“1”，就从 TZOUT 输出 P1_3 位的值（注 3）

注 1. 即使在对次期间计数中，也必须读 TZPR 寄存器。

注 2. 通过对 TZPR 寄存器的写操作，设定在 TZPR 寄存器和 TZSC 寄存器的值有效。波形的输出在写 TZPR 寄存器后，从下一个主期间反映其设定值。

注 3. 在以下时序 TZOCNT 位有效：

- 在开始计数时
- 在发生定时器 Z 中断请求时

所以在更改 TZOCNT 位后从下一个主期间的输出反映其设定值。

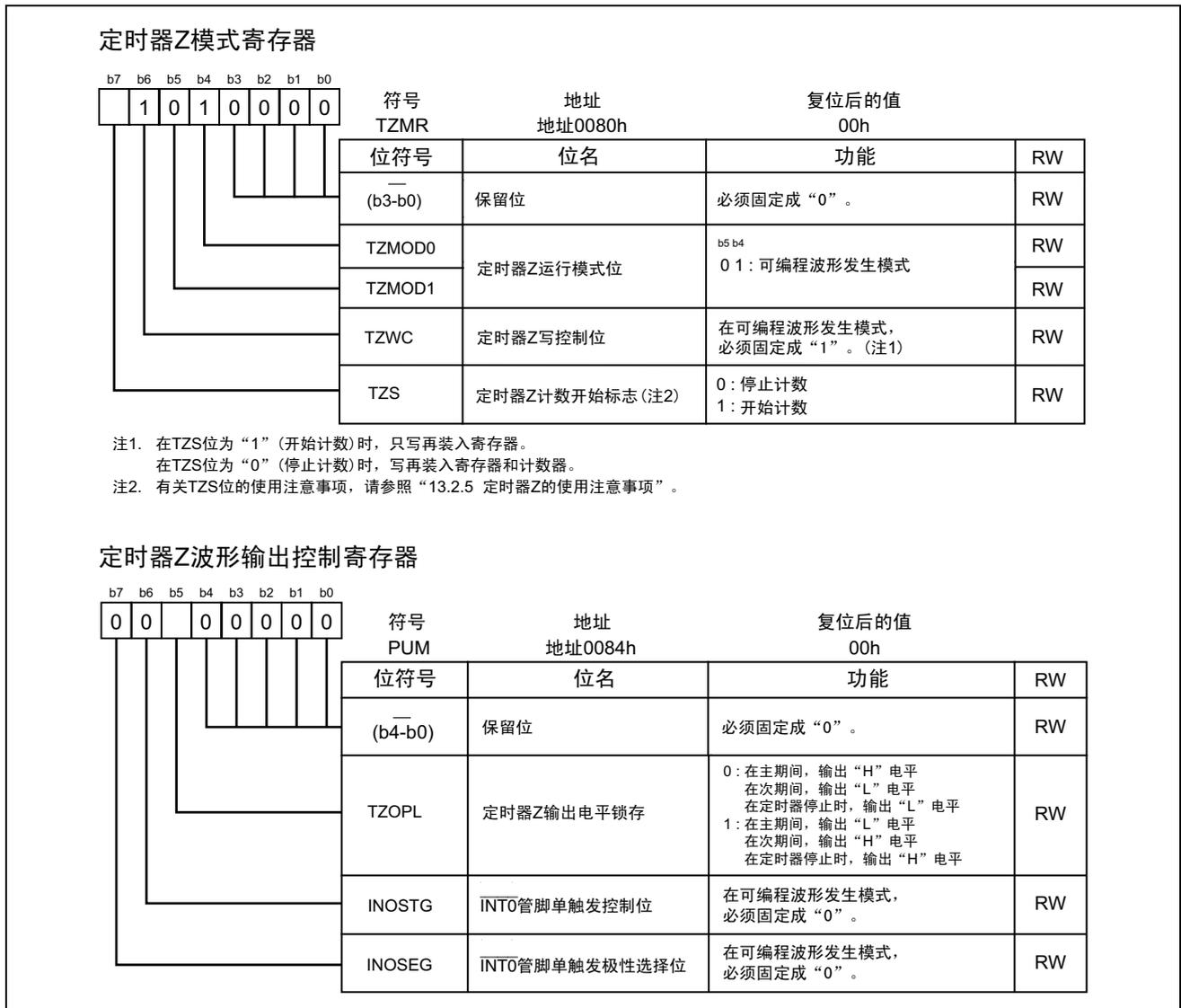


图 13.17 可编程波形发生模式时的 TZMR 和 PUM 寄存器

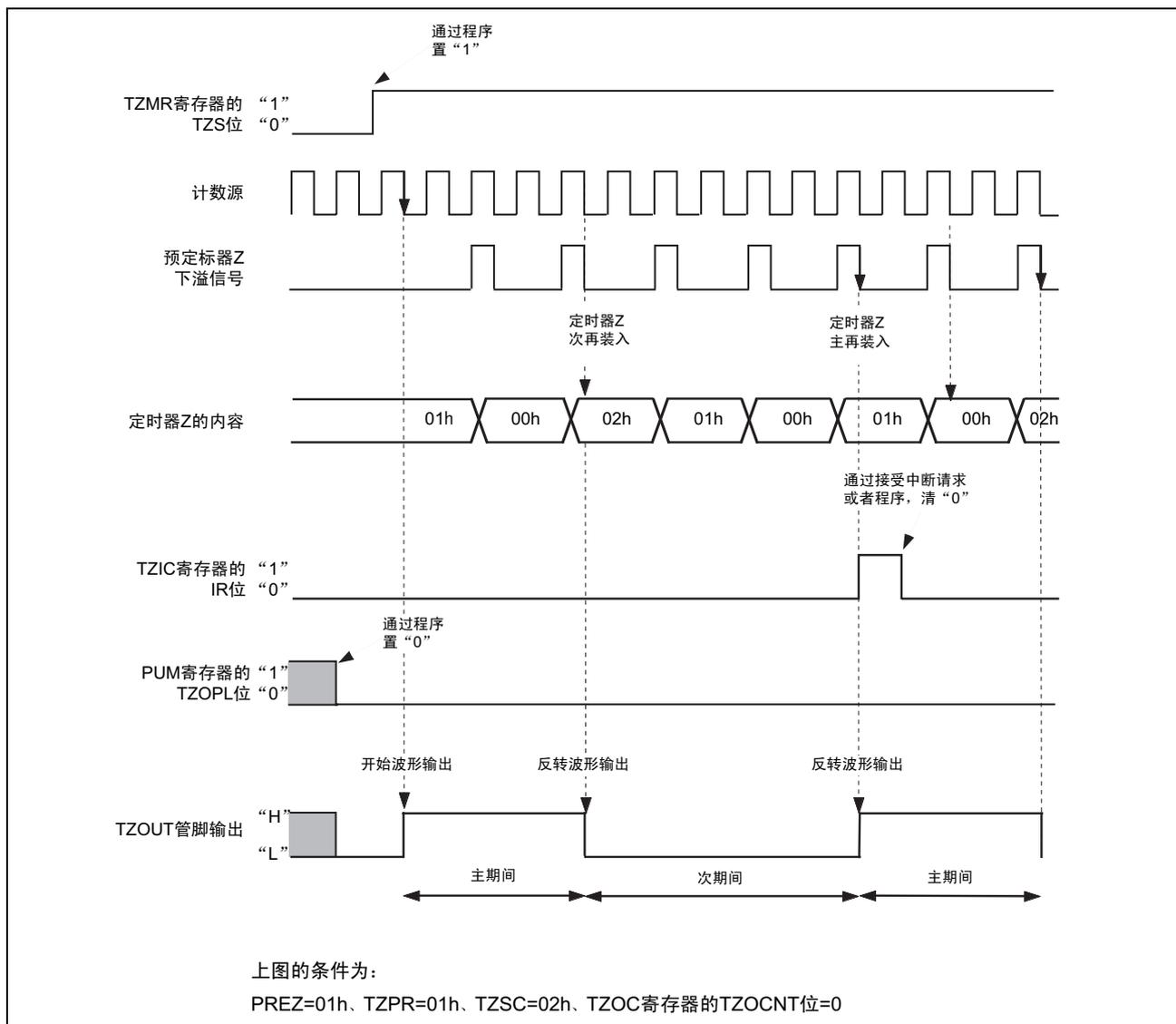


图 13.18 可编程波形发生模式时的定时器 Z 的运行例子

13.2.3 可编程单触发发生模式

它是通过程序或者外部触发 ($\overline{\text{INT0}}$ 管脚的输入) 从 TZOUT 管脚输出单触发脉冲的模式 (表 13.9)。如果发生触发, 就从此时起在任意时间 (TZPR 寄存器的设定值) 内, 定时器只运行 1 次。在可编程单触发发生模式时, 不使用 TZSC 寄存器。可编程单触发发生模式时的 TZMR 和 PUM 寄存器如图 13.19 所示, 可编程单触发发生模式时的运行例子如图 13.20 所示。

表 13.9 可编程单触发发生模式的说明

项目	说明
计数源	f1、f2、f8、定时器 X 下溢
计数运行	<ul style="list-style-type: none"> 对 TZPR 寄存器的设定值递减计数 下溢时重新装入再装入寄存器的内容, 然后结束计数, TZOS 位变为“0” (停止单触发) 计数停止时重新装入再装入寄存器的内容, 然后计数
单触发脉冲输出时间	$(n+1)(m+1)/f_i$ f _i : 计数源频率、n: PREZ 寄存器的设定值、m: TZPR 寄存器的设定值
计数开始条件	<ul style="list-style-type: none"> 对 TZOC 寄存器的 TZOS 位置“1” (开始单触发) (注 1) 给 $\overline{\text{INT0}}$ 管脚输入有效触发 (注 2)
计数停止条件	<ul style="list-style-type: none"> 在计数器的值为“00h”且重新装入后 对 TZMR 寄存器的 TZS 位置“0” (停止计数) 对 TZOC 寄存器的 TZOS 位置“0” (停止单触发)
中断请求发生时序	在从下溢开始经过计数源的 1/2 周期后 (和结束从 TZOUT 管脚的波形输出同时) [定时器 Z 中断]
TZOUT 管脚功能	脉冲输出 (在用作可编程输入/输出端口时, 必须置为定时器模式)
$\overline{\text{INT0}}$ 管脚功能	<ul style="list-style-type: none"> 在 PUM 寄存器的 INOSTG 位为“0” ($\overline{\text{INT0}}$ 管脚单触发无效) 时, 为可编程输入/输出端口或者 $\overline{\text{INT0}}$ 中断输入 在 PUM 寄存器的 INOSTG 位为“1” ($\overline{\text{INT0}}$ 管脚单触发有效) 时, 为外部触发输入 ($\overline{\text{INT0}}$ 中断输入)
读定时器	如果读 TZPR 寄存器和 PREZ 寄存器, 就读取各自的计数值
写定时器	如果给 TZPR 寄存器和 PREZ 寄存器写数据, 数据就只被写入各自的再装入寄存器 (注 3)
选择功能	<ul style="list-style-type: none"> 输出电平锁存选择功能 能通过 TZOPL 位选择单触发脉冲波形的输出电平 $\overline{\text{INT0}}$ 管脚单触发控制功能和极性选择功能 能通过 INOSTG 位选择从 $\overline{\text{INT0}}$ 管脚的触发输入是否有效, 通过 INOSEG 位选择有效触发极性

注 1. 必须将 TZMR 寄存器的 TZS 位置“1” (开始计数)。

注 2. 必须将 TZS 位置“1” (开始计数), INTEN 寄存器的 INT0EN 位置“1” (允许 $\overline{\text{INT0}}$ 输入), 并且将 PUM 寄存器的 INOSTG 位置“1” ($\overline{\text{INT0}}$ 单触发有效)。

不接受计数中输入的触发, 但是产生 $\overline{\text{INT0}}$ 中断请求。

注 3. 从写 TZPR 寄存器后的下一个单触发脉冲反映其设定值。

定时器Z模式寄存器

b7	b6	b5	b4	b3	b2	b1	b0	符号 TZMR	地址 地址0080h	复位后的值 00h	
	1	1	0	0	0	0	0				
								位符号	位名	功能	RW
								— (b3-b0)	保留位	必须固定成“0”。	RW
								TZMOD0	定时器Z运行模式位	b5 b4 1 0 : 可编程单触发生模式	RW
							TZMOD1	RW			
								TZWC	定时器Z写控制位	在可编程单触发生模式， 必须固定成“1”。(注1)	RW
								TZS	定时器Z计数开始标志(注2)	0 : 停止计数 1 : 开始计数	RW

- 注1. 在TZS位为“1”（开始计数）时，只写再装入寄存器。
在TZS位为“0”（停止计数）时，写再装入寄存器和计数器。
- 注2. 有关TZS位的使用注意事项，请参照“13.2.5 定时器Z的使用注意事项”。

定时器Z波形输出控制寄存器

b7	b6	b5	b4	b3	b2	b1	b0	符号 PUM	地址 地址0084h	复位后的值 00h	
			0	0	0	0	0				
								位符号	位名	功能	RW
								— (b4-b0)	保留位	必须固定成“0”。	RW
								TZOPL	定时器Z输出电平锁存	0 : 输出单触发脉冲“H”电平 在定时器停止时，输出“L”电平 1 : 输出单触发脉冲“L”电平 在定时器停止时，输出“H”电平	RW
								INOSTG	INT0管脚单触发控制位(注1)	0 : INT0管脚单触发无效 1 : INT0管脚单触发有效	RW
								INOSEG	INT0管脚单触发极性选择位 (注2)	0 : 下降沿触发 1 : 上升沿触发	RW

- 注1. 必须在设定INTEN寄存器的INT0EN位和PUM寄存器的INOSEG位后，将INOSTG位置“1”。
在将INOSTG位置“1”（INT0管脚单触发有效）时，必须设定INT0F寄存器的INT0F0~INT0F1位。
必须在将TZMR寄存器的TZS位置“0”（停止计数）后，将INOSTG位置“0”（INT0管脚单触发无效）。
- 注2. 只在INTEN寄存器的INTOPL位为“0”（单边沿）时，INOSEG位有效。

图 13.19 可编程单触发生模式时的 TZMR 和 PUM 寄存器

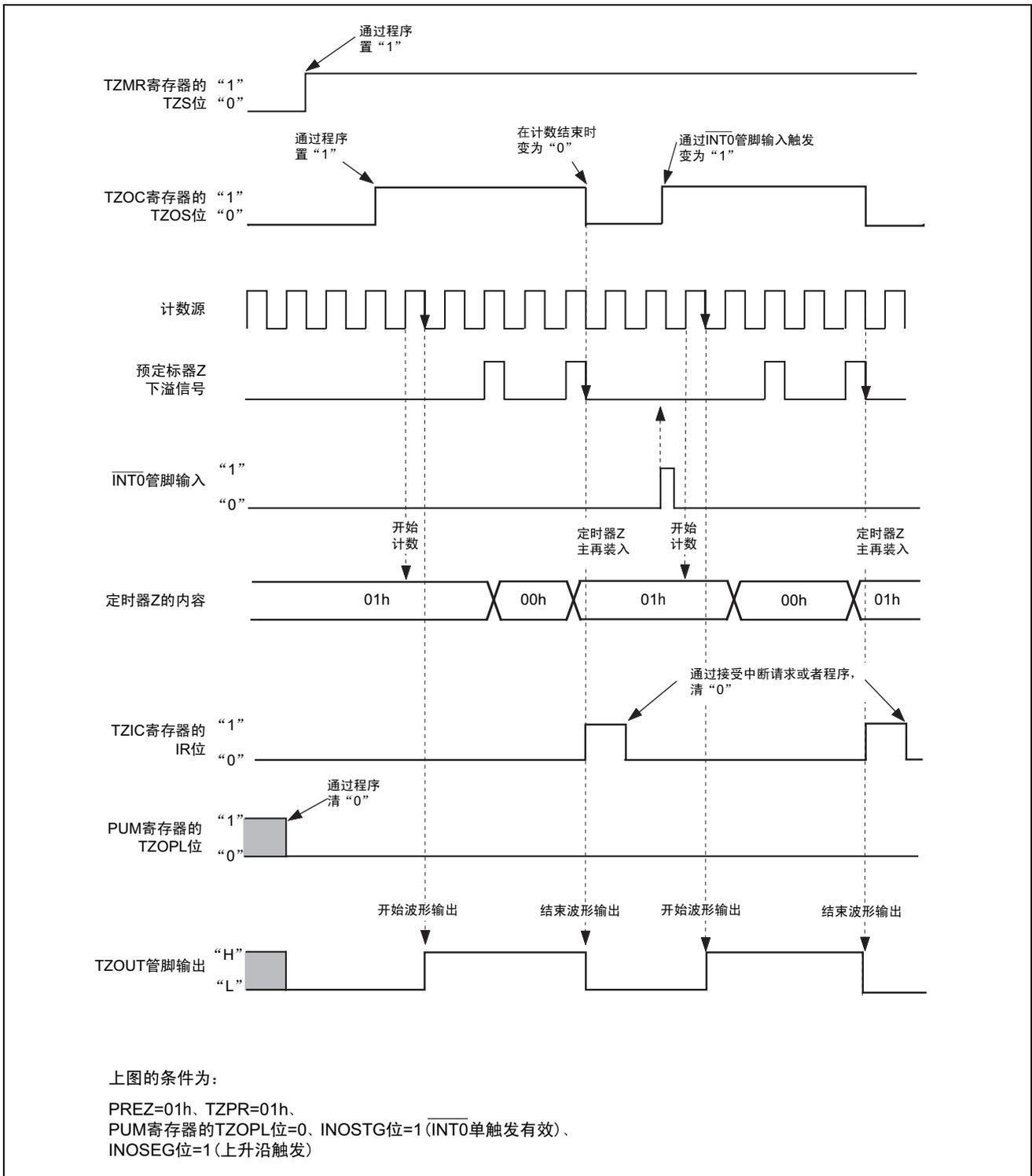


图 13.20 可编程单触发生模式时的运行例子

13.2.4 可编程等待单触发生模式

它是通过程序或者外部触发 ($\overline{\text{INT0}}$ 管脚的输入)，在经过一定时间后从 TZOUT 管脚输出单触发脉冲的模式 (表 13.10)。如果发生触发，就从此时开始，在经过任意时间 (TZPR 寄存器的设定值) 后，只输出 1 次任意时间 (TZSC 寄存器的设定值) 的脉冲。可编程等待单触发生模式时的 TZMR 和 PUM 寄存器如图 13.21 所示，可编程等待单触发生模式时的运行例子如图 13.22 所示。

表 13.10 可编程等待单触发生模式的说明

项目	说明
计数源	f1、f2、f8、定时器 X 下溢
计数运行	<ul style="list-style-type: none"> 对定时器 Z 主寄存器的设定值递减计数 在定时器 Z 主寄存器的计数下溢时，重新装入定时器 Z 次寄存器的内容，然后继续计数 在定时器 Z 次寄存器的计数下溢时，重新装入定时器 Z 主寄存器的内容，然后结束计数，TZOS 位变为“0” (停止单触发) 计数停止时重新装入再装入寄存器的内容，然后停止计数
等待时间	$(n+1)(m+1)/f_i$ f_i : 计数源频率、n: PREZ 寄存器的设定值、m: TZPR 寄存器的设定值
单触发脉冲输出时间	$(n+1)(p+1)/f_i$ f_i : 计数源频率、n: PREZ 寄存器的设定值、p: TZSC 寄存器的设定值
计数开始条件	<ul style="list-style-type: none"> 给 TZOC 寄存器的 TZOS 位写“1” (开始单触发) (注 1) 给 $\overline{\text{INT0}}$ 管脚输入有效触发 (注 2)
计数停止条件	<ul style="list-style-type: none"> 在定时器 Z 次寄存器计数时的计数值为“00h”且重新装入后 对 TZMR 寄存器的 Tzs 位置“0” (停止计数) 对 TZOC 寄存器的 TZOS 位置“0” (停止单触发)
中断请求发生时序	从次期间的定时器 Z 下溢开始经过计数源的 1/2 周期后 (和结束从 TZOUT 管脚的波形输出同时) [定时器 Z 中断]
TZOUT 管脚功能	脉冲输出 (在用作可编程输入/输出端口时，必须置为定时器模式)
$\overline{\text{INT0}}$ 管脚功能	<ul style="list-style-type: none"> 在 PUM 寄存器的 INOSTG 位为“0” ($\overline{\text{INT0}}$ 管脚单触发无效) 时，为可编程输入/输出端口或者 $\overline{\text{INT0}}$ 中断输入 在 PUM 寄存器的 INOSTG 位为“1” ($\overline{\text{INT0}}$ 管脚单触发有效) 时，为外部触发输入 ($\overline{\text{INT0}}$ 中断输入)
读定时器	如果读 TZPR 寄存器和 PREZ 寄存器，就读取各自的计数值
写定时器	如果给 TZPR 寄存器、PREZ 寄存器和 TZSC 寄存器写数据，数据就只被写入各自的再装入寄存器 (注 3)
选择功能	<ul style="list-style-type: none"> 输出电平锁存选择功能 能通过 TZOPL 位选择单触发脉冲波形的输出电平 $\overline{\text{INT0}}$ 管脚单触发控制功能和极性选择功能 能通过 INOSTG 位选择从 $\overline{\text{INT0}}$ 管脚的触发输入是否有效，通过 INOSEG 位选择有效触发极性。

注 1. 必须将 TZMR 寄存器的 Tzs 位置“1” (开始计数)。

注 2. 必须将 Tzs 位置“1” (开始计数)，将 INTEN 寄存器的 INT0EN 位置“1” (允许 $\overline{\text{INT0}}$ 输入)，并且将 PUM 寄存器的 INOSTG 位置“1” ($\overline{\text{INT0}}$ 单触发有效)。

不接受计数中输入的触发，但是产生 $\overline{\text{INT0}}$ 中断请求。

注 3. 从写 TZPR 寄存器后的下一个单触发脉冲反映其设定值。

定时器Z模式寄存器

b7	b6	b5	b4	b3	b2	b1	b0	符号 TZMR	地址 地址0080h	复位后的值 00h	
	1	1	1	0	0	0	0				
								位符号	位名	功能	RW
								(b3-b0)	保留位	必须固定成“0”。	RW
								TZMOD0	定时器Z运行模式位	b5 b4 1 1: 可编程等待单触发生模式	RW
							TZMOD1	RW			
								TZWC	定时器Z写控制位	在可编程等待单触发生模式, 必须固定成“1”。(注1)	RW
								TZS	定时器Z计数开始标志(注2)	0: 停止计数 1: 开始计数	RW

注1. 在TZS位为“1”(开始计数)时, 只写再装入寄存器。
在TZS位为“0”(停止计数)时, 写再装入寄存器和计数器。
注2. 有关TZS位的使用注意事项, 请参照“13.2.5 定时器Z的使用注意事项”。

定时器Z波形输出控制寄存器

b7	b6	b5	b4	b3	b2	b1	b0	符号 PUM	地址 地址0084h	复位后的值 00h	
			0	0	0	0	0				
								位符号	位名	功能	RW
								(b3-b0)	保留位	必须固定成“0”。	RW
								TZOPL	定时器Z输出电平锁存	0: 输出单触发脉冲“H”电平 在定时器停止时, 输出“L”电平 1: 输出单触发脉冲“L”电平 在定时器停止时, 输出“H”电平	RW
								INOSTG	$\overline{\text{INT}}_0$ 管脚单触发控制位(注1)	0: $\overline{\text{INT}}_0$ 管脚单触发无效 1: $\overline{\text{INT}}_0$ 管脚单触发有效	RW
								INOSEG	$\overline{\text{INT}}_0$ 管脚单触发极性选择位(注2)	0: 下降沿触发 1: 上升沿触发	RW

注1. 必须在设定INTEN寄存器的INT0EN位和PUM寄存器的INOSEG位后, 将INOSTG位置“1”。
在将INOSTG位置“1”(INT0管脚单触发有效)时, 必须设定INT0F寄存器的INT0F0~INT0F1位。
必须在将TZMR寄存器的TZS位置“0”(计数停止)后, 将INOSTG位置“0”(INT0管脚单触发无效)。
注2. 只在INTEN寄存器的INT0PL位为“0”(单边沿)时, INOSEG位有效。

图 13.21 可编程等待单触发生模式时的 TZMR 和 PUM 寄存器

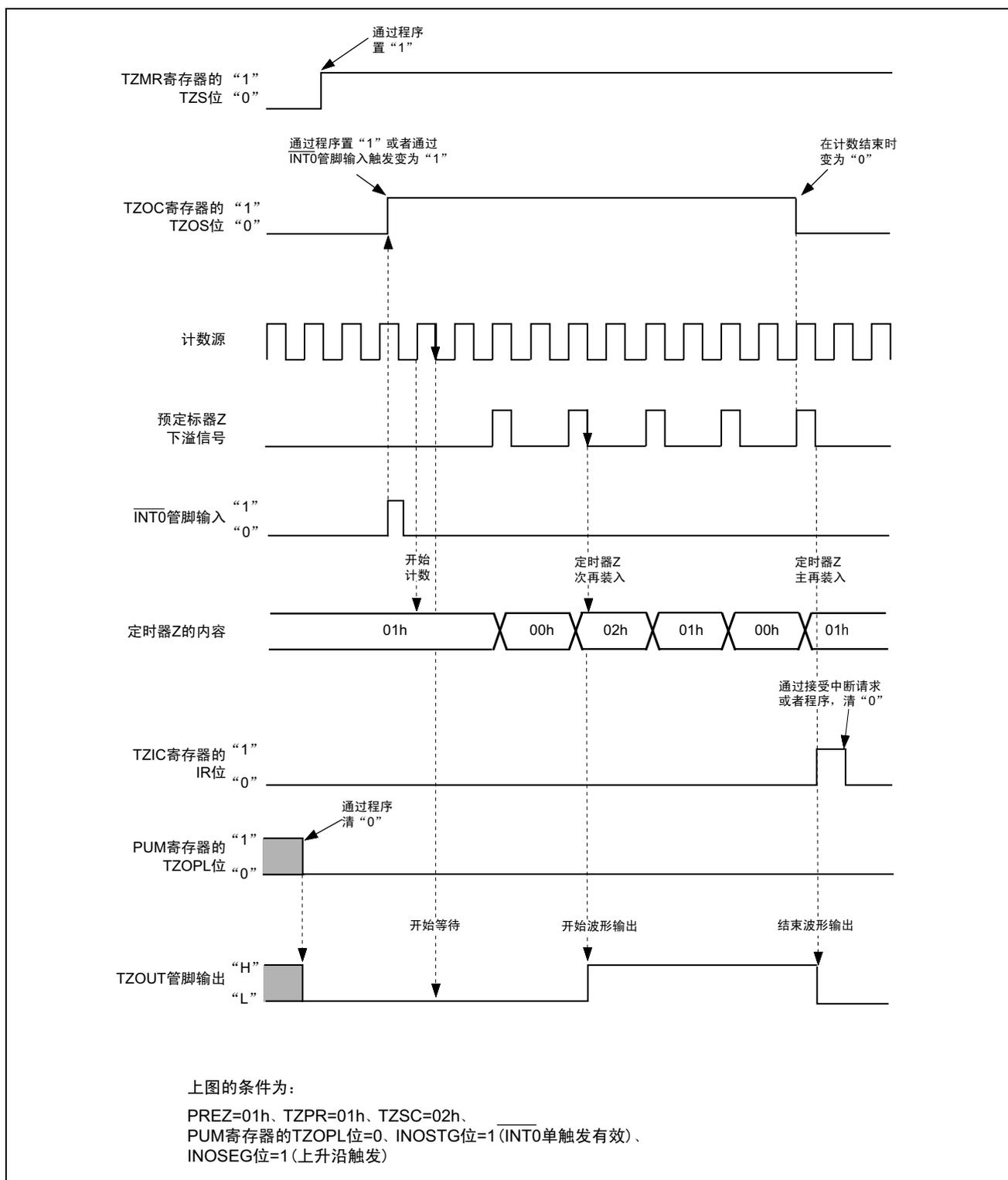


图 13.22 可编程等待单触发发生模式时的运行例子

13.2.5 定时器 Z 的使用注意事项

- 在复位后，定时器停止计数。必须在对定时器和预定标器设定值后，开始计数。
- 即使以 16 位单位读取预定标器和定时器，在单片机内部也按字节顺序读取。因此，在读取这 2 个寄存器期间，定时器值可能会更新。
- 不能同时改写 TZMR 寄存器的 TZMOD0~TZMOD1 位和 TZS 位。
- 可编程单触发生模式和可编程等待单触发生模式时，如果在 TZMR 寄存器的 TZS 位置“0”后停止计数，或者在 TZOC 寄存器的 TZOS 位置“0”后停止单触发，定时器就重新装入再装入寄存器的值后停止。定时器的计数值必须在定时器停止前读取。
- TZMR 寄存器的 TZS 位有指示定时器 Z 开始或者停止计数的功能、表示开始或者停止计数的功能。
在计数停止中，如果在 TZS 位置“1”（开始计数）后且在输入下一个计数源之前读取 TZS 位，读到的值总为“0”（停止计数）。如果输入了下一个计数源，就能从 TZS 位读到“1”。在能从 TZS 位读到“1”之前，除了 TZS 位以外，不能存取定时器 Z 的相关寄存器（TZMR、PREZ、TZSC、TZPR、TZOC、PUM、TCSC、TZIC 寄存器）。在 TZS 位为“1”后，从下一个计数源开始计数。
同样，如果在计数中对 TZS 位置“0”（停止计数），就在下一个计数源停止定时器 Z 的计数。
如果在 TZS 位置“0”后且在停止计数之前读取 TZS 位，读到的值总为“1”（开始计数）。在 TZS 位置“0”后且在能从 TZS 位读到“0”之前，除了 TZS 位以外，不能存取定时器 Z 的相关寄存器。

13.3 定时器 C

定时器 C 是 16 位定时器。定时器 C 的框图如图 13.23、CMP 波形生成部的框图如图 13.24、CMP 波形输出部的框图如图 13.25 所示。

定时器 C 具有输入捕捉模式和输出比较模式 2 种模式。

和定时器 C 有关的寄存器如图 13.26~图 13.29 所示。

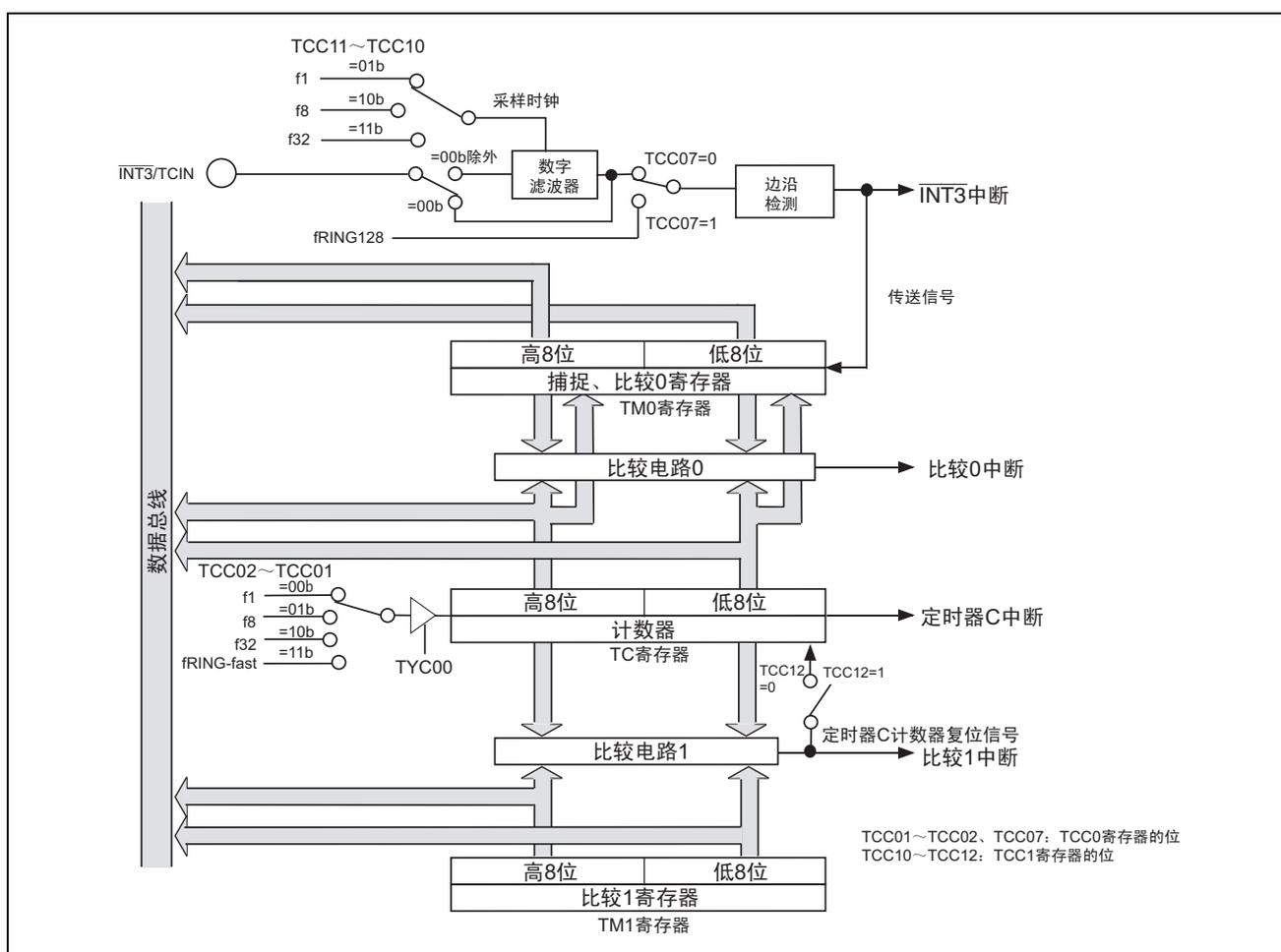


图 13.23 定时器 C 框图

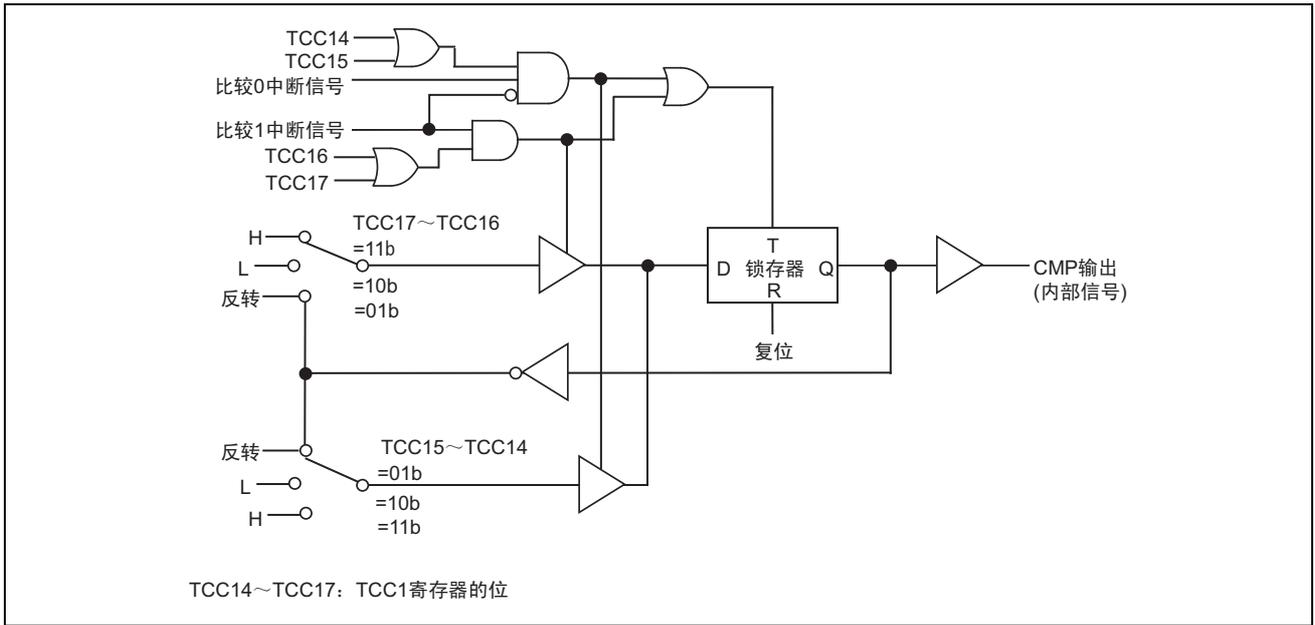


图 13.24 CMP 波形生成部的框图

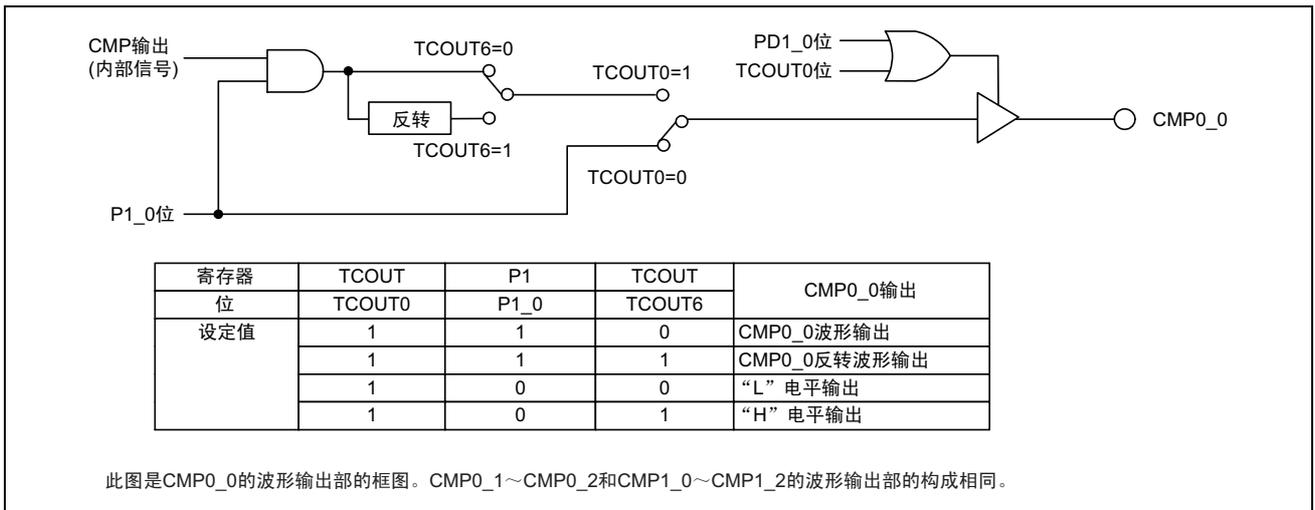


图 13.25 CMP 波形输出部的框图

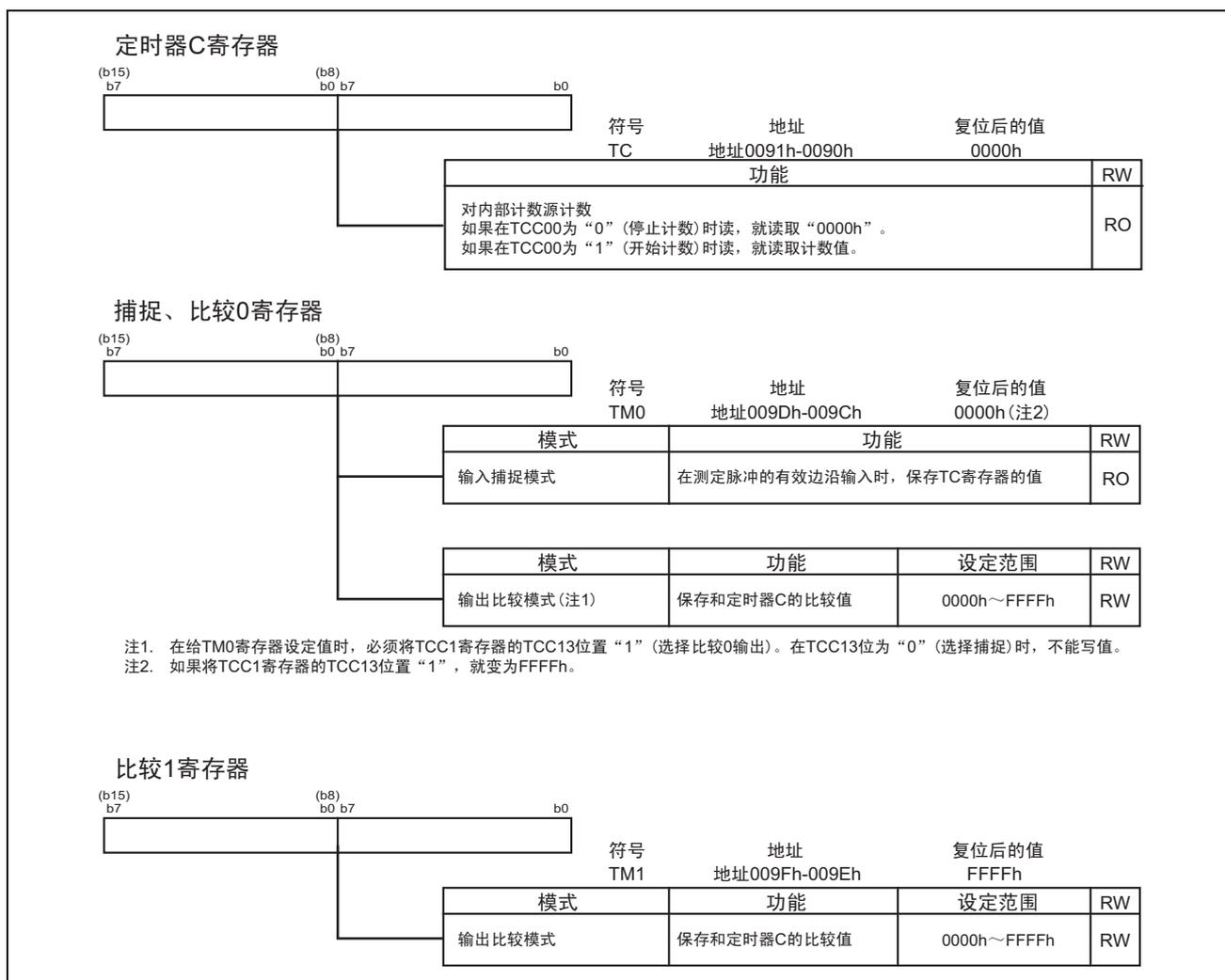


图 13.26 TC、TM0 以及 TM1 寄存器

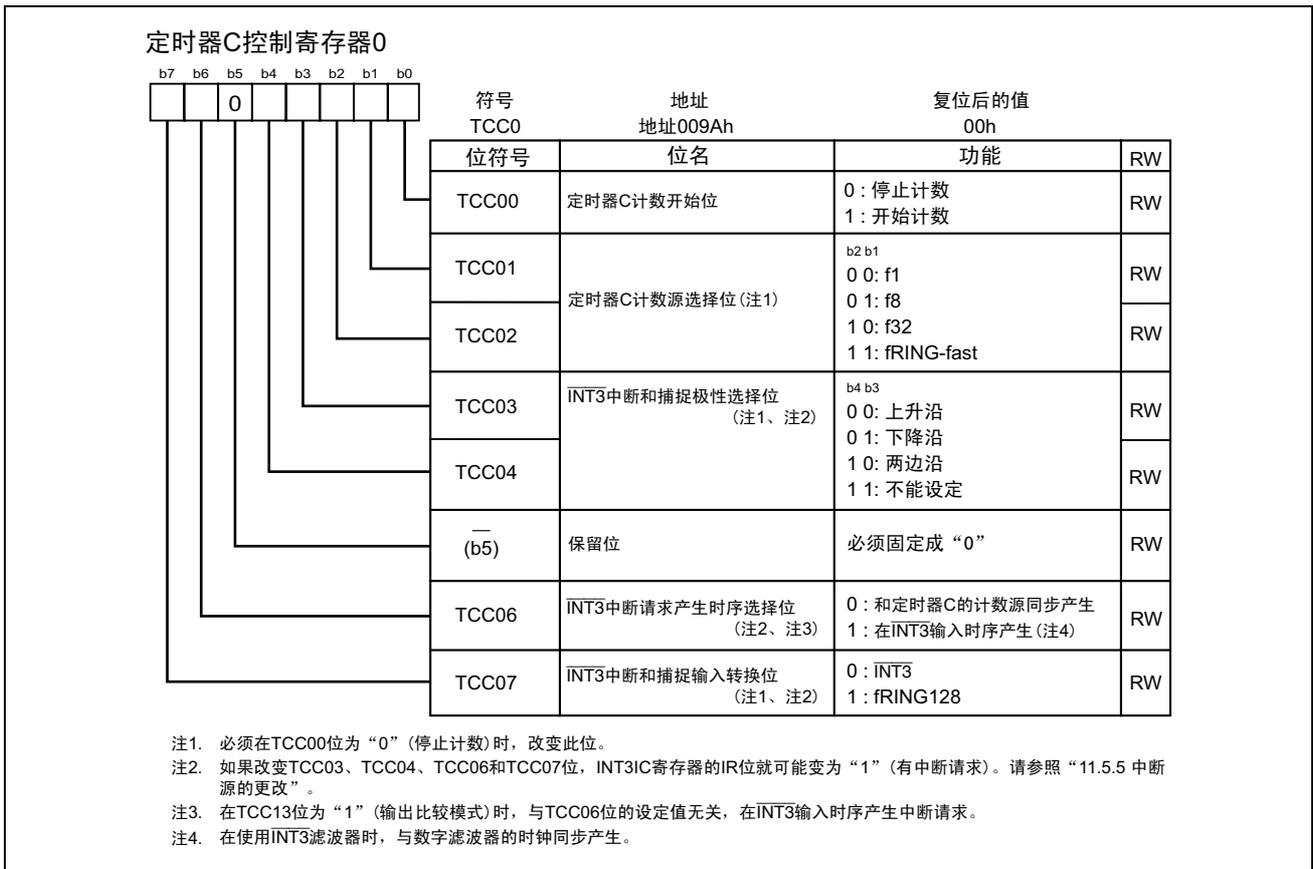


图 13.27 TCC0 寄存器

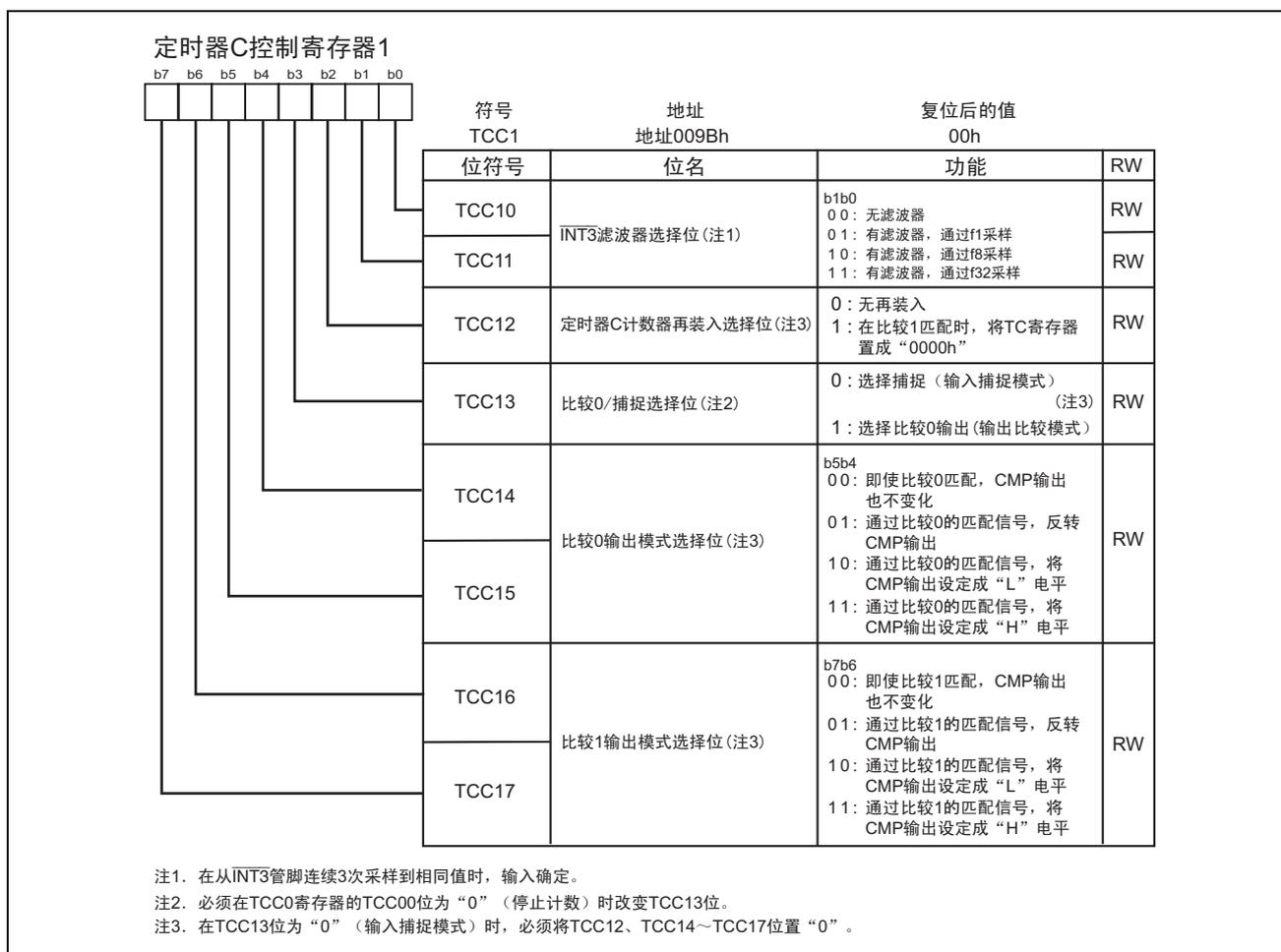


图 13.28 TCC1 寄存器

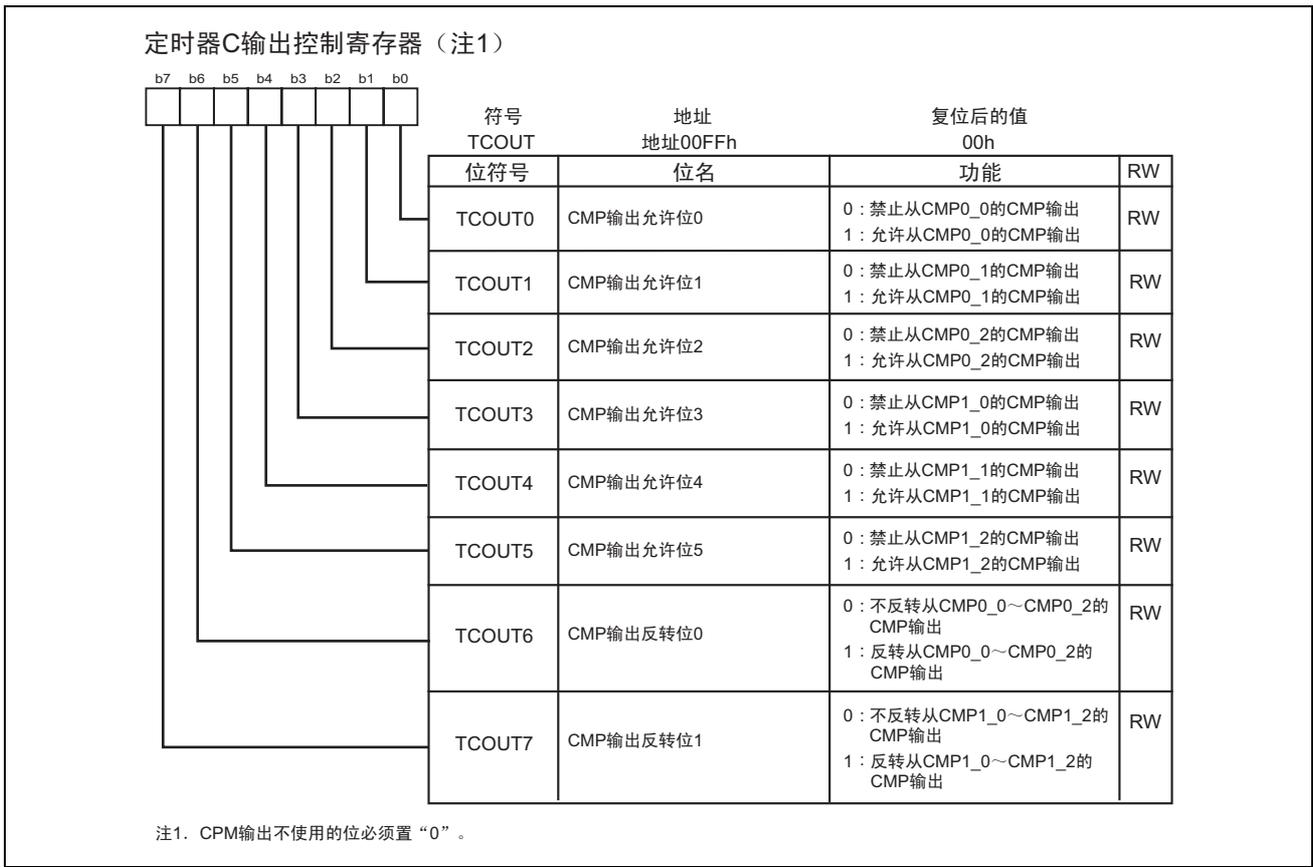


图 13.29 TCOUT 寄存器

13.3.1 输入捕捉模式

输入捕捉模式是将 TCIN 管脚的边沿输入或者 fRING128 时钟作为触发信号锁存定时器的值, 并产生中断请求的模式。另外, 对于 TCIN 输入, 由于内藏数字滤波器, 因此能防止由噪声引起的误动作。输入捕捉模式的说明如表 13.11 所示, 输入捕捉模式的运行例子如图 13.30 所示。

表 13.11 输入捕捉模式的说明

项目	说明
计数源	f1、f8、f32、fRING-fast
计数运行	<ul style="list-style-type: none"> • 递增计数 • 在测定脉冲的有效边沿输入时, 将 TC 寄存器的值传送给 TM0 寄存器 • 在计数停止时, TC 寄存器的值为“0000h”
计数开始条件	对 TCC0 寄存器的 TCC00 位置“1” (开始计数)
计数停止条件	对 TCC0 寄存器的 TCC00 位置“0” (停止计数)
中断请求发生时序	<ul style="list-style-type: none"> • 在测定脉冲的有效边沿输入时 [INT3 中断] (注 1) • 在定时器 C 溢出时 [定时器 C 中断]
INT3/TCIN 管脚功能	可编程输入/输出端口或者测定脉冲输入 ($\overline{\text{INT3}}$ 中断输入)
P1_0~P1_2、P3_3~P3_5 管脚功能	可编程输入/输出端口
计数器值初始化时序	在对 TCC0 寄存器的 TCC00 位置“0” (停止计数) 时
读定时器 (注 2)	<ul style="list-style-type: none"> • 如果读 TC 寄存器, 就读取计数值 • 如果读 TM0 寄存器, 就读取测定脉冲有效边沿输入时的计数值
写定时器	不能写 TC 寄存器和 TM0 寄存器
选择功能	<ul style="list-style-type: none"> • INT3/TCIN 极性选择功能 能通过 TCC03~TCC04 位选择测定脉冲的有效边沿 • 数字滤波器功能 能通过 TCC10~TCC11 位选择数字滤波器采样频率 • 触发选择功能 能通过 TCC07 位选择 TCIN 输入或者 fRING128

注 1. $\overline{\text{INT3}}$ 中断将发生由数字滤波器产生的延迟和计数源的 1 个周期 (最大) 的延迟。

注 2. 必须以 16 位单位读 TC 寄存器和 TM0 寄存器。

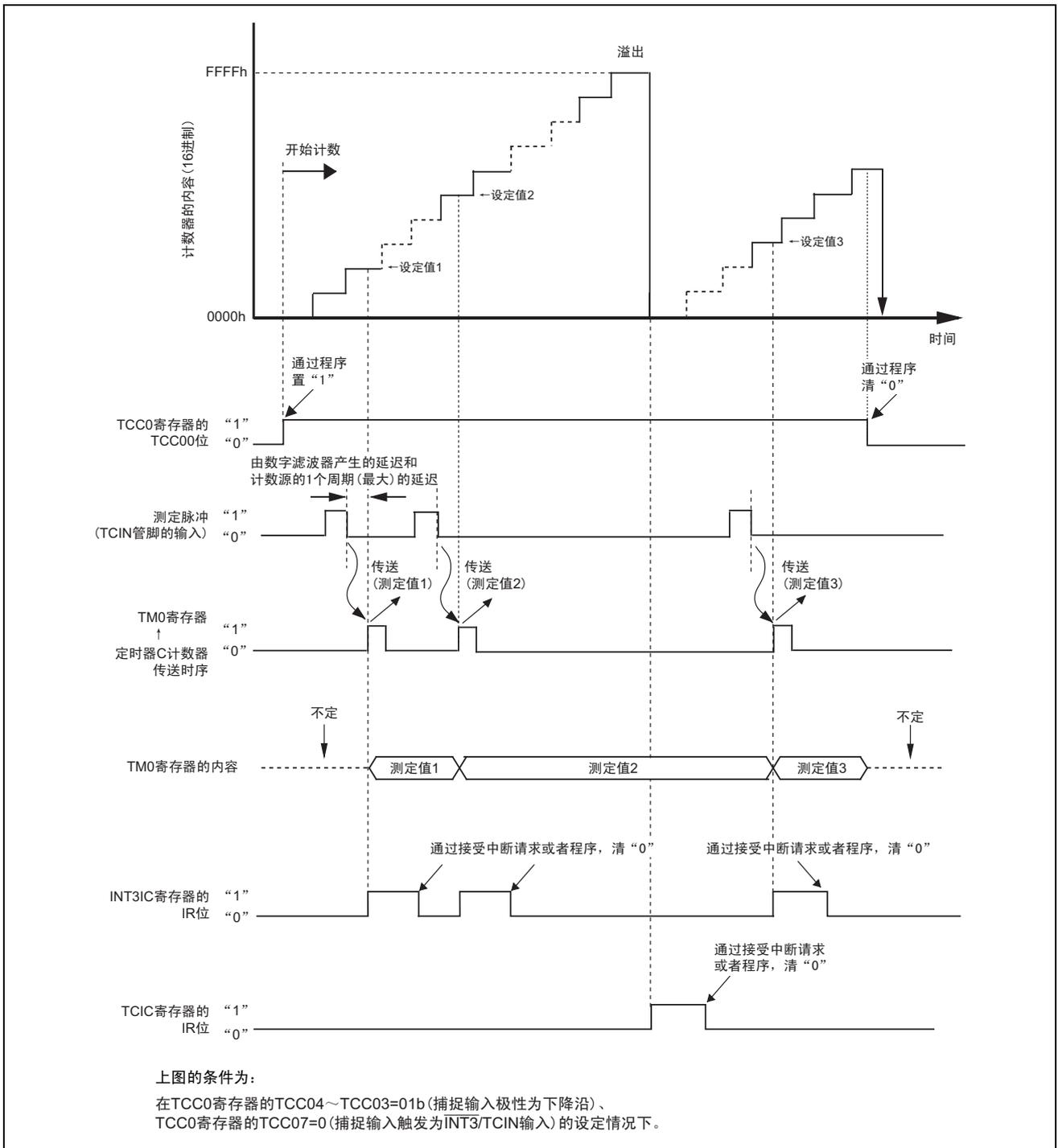


图 13.30 输入捕捉模式的运行例子

13.3.2 输出比较模式

输出比较模式是在 TC 寄存器和 TM0 寄存器、或者 TC 寄存器和 TM1 寄存器的值匹配时产生中断请求的模式。输出比较模式的说明如表 13.12 所示，输出比较模式的运行例子如图 13.31 所示。

表 13.12 输出比较模式的说明

项目	说明
计数源	f1、f8、f32、fRING-fast
计数运行	<ul style="list-style-type: none"> • 递增计数 • 在计数停止时，TC 寄存器的值为“0000h”
计数开始条件	对 TCC0 寄存器的 TCC00 位置“1”（开始计数）
计数停止条件	对 TCC0 寄存器的 TCC00 位置“0”（停止计数）
波形输出开始条件	对 TCOUT 寄存器的 TCOUT0~TCOUT5 位置“1”（允许 CMP 输出）（注 2）
波形输出停止条件	对 TCOUT 寄存器的 TCOUT0~TCOUT5 位置“0”（禁止 CMP 输出）
中断请求发生时序	<ul style="list-style-type: none"> • 在比较电路 0 匹配时[比较 0 中断] • 在比较电路 1 匹配时[比较 1 中断] • 在定时器 C 溢出时[定时器 C 中断]
INT3/TCIN 管脚功能	可编程输入/输出端口或者 INT3 中断输入
P1_0~P1_2、P3_3~P3_5 管脚功能	可编程输入/输出端口或者 CMP 输出（注 1）
计数器值初始化时序	在对 TCC0 寄存器的 TCC00 位置“0”（停止计数）时
读定时器（注 2）	<ul style="list-style-type: none"> • 如果读 TC 寄存器，就读取计数值 • 如果读 TM0 和 TM1 寄存器，就读取比较寄存器的值
写定时器（注 2）	<ul style="list-style-type: none"> • 不能写 TC 寄存器 • 如果写 TM0 和 TM1 寄存器，就在下列时序将值保存到比较寄存器： <ul style="list-style-type: none"> - 如果 TCC00 位为“0”（停止计数），就在写 TM0 和 TM1 寄存器的同时 - 如果 TCC00 位为“1”（在计数中）并且 TCC1 寄存器的 TCC12 位为“0”（无再装入），就在计数器溢出时 - 如果 TCC00 位为“1”并且 TCC12 位为“1”（在比较 1 匹配时将 TC 寄存器置“0000h”），就在比较 1 和计数器匹配时
选择功能	<ul style="list-style-type: none"> • 定时器 C 计数器再装入选择功能 能通过 TCC1 寄存器的 TCC12 位，选择在比较电路 1 匹配时是否将 TC 寄存器的计数器值置“0000h” • 能通过 TCC1 寄存器的 TCC14~TCC15 位选择比较电路 0 匹配时的输出电平，并且能通过 TCC1 寄存器的 TCC16~TCC17 位选择比较电路 1 匹配时的输出电平 • 能通过 TCOUT 寄存器的 TCOUT6~TCOUT7 位选择是否反转输出

注 1. 在该端口的数据为“1”时，根据 TCC1、TCOUT 寄存器的设定来输出波形。在该端口的数据为“0”时，输出固定电平（参照“图 13.25 CMP 波形输出部框图”）。

注 2. 必须以 16 位单位存取 TC、TM0 和 TM1 寄存器。

13.3.3 定时器 C 的使用注意事项

必须以 16 位为单位存取 TC 寄存器、TM0 寄存器和 TM1 寄存器。

如果以 16 位单位读取 TC 寄存器，就在读取低位字节和高位字节期间，定时器值不会被更新。

<读取定时器 C 的程序例子>

```
MOV.W 0090H, R0 ; 读取定时器 C
```


第14章 串行接口

串行接口由一个通道 UART0 构成。UART0 具有产生传送时钟的专用定时器。
UART0 的框图如图 14.1 所示，发送部和接收部的框图如图 14.2 所示。
UART0 具有时钟同步串行 I/O 模式和时钟异步串行 I/O 模式（UART 模式）2 种模式。
有关 UART0 的寄存器如图 14.3~图 14.5 所示。

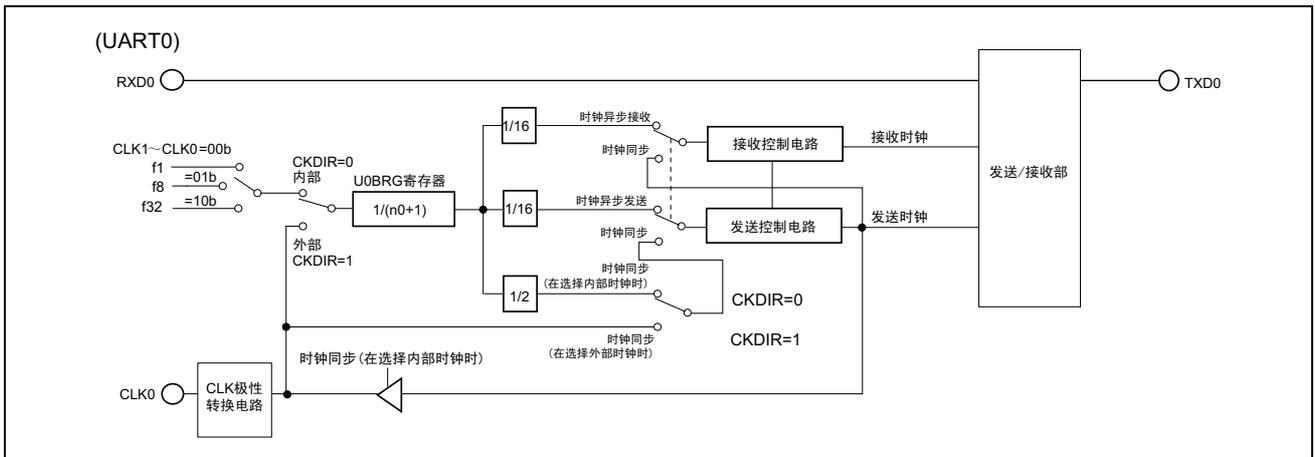


图 14.1 UART0 框图

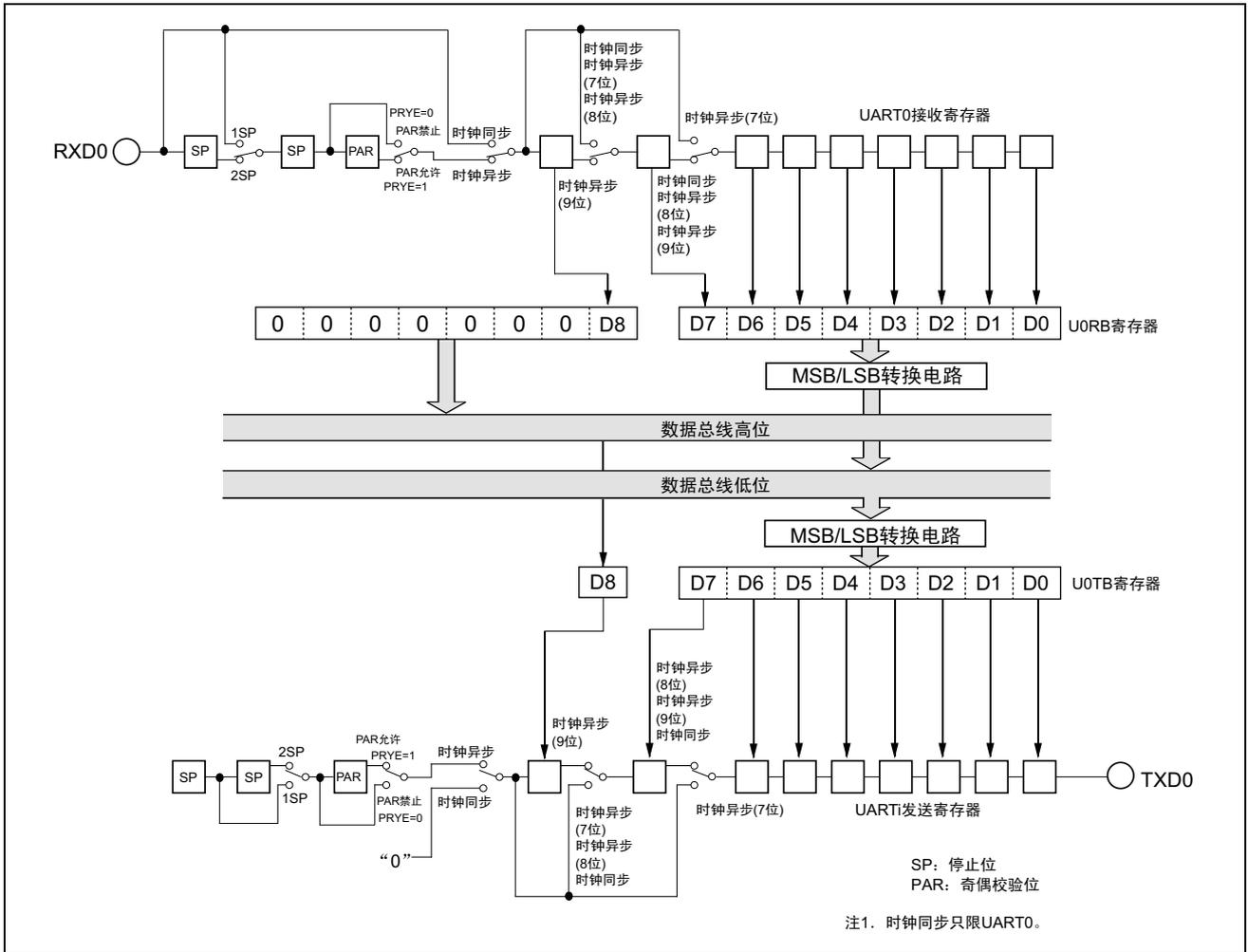


图 14.2 发送和接收部框图

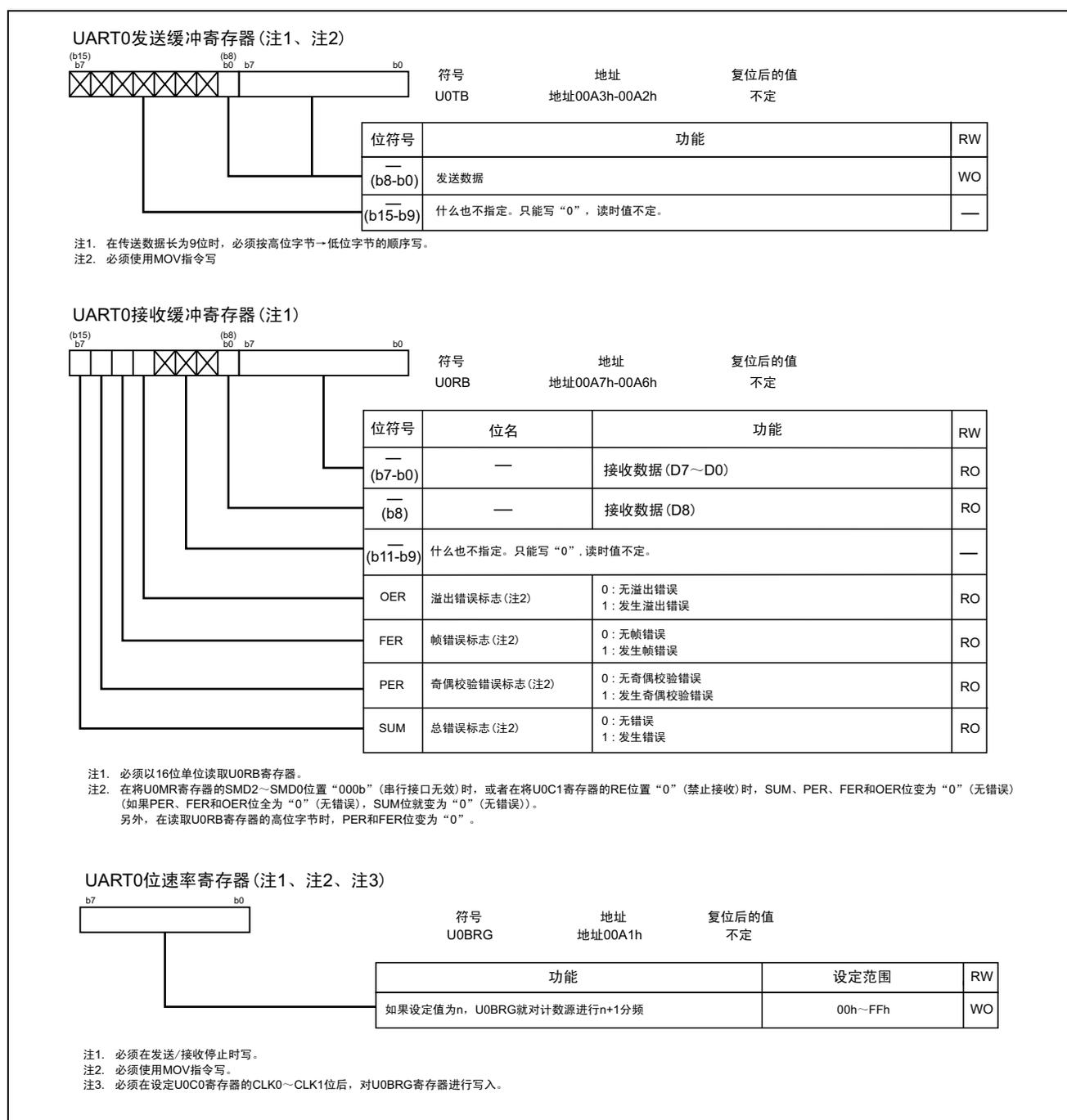


图 14.3 U0TB、U0RB 以及 U0BRG 寄存器

UART0发送/接收模式寄存器

b7	b6	b5	b4	b3	b2	b1	b0	符号	地址	复位后的值	
0								U0MR	地址00A0h	00h	
								位符号	位名	功能	RW
								SMD0	串行I/O模式选择位	b2 b1 b0 0 0 0: 串行接口无效 0 0 1: 时钟同步串行I/O模式 1 0 0: UART模式传送数据长7位 1 0 1: UART模式传送数据长8位 1 1 0: UART模式传送数据长9位 上記以外:不能设定	RW
								SMD1			RW
								SMD2			RW
								CKDIR	内/外部时钟选择位	0: 内部时钟 1: 外部时钟(注1)	RW
								STPS	停止位长选择位	0: 1停止位 1: 2停止位	RW
								PRY	奇数校验奇/偶选择位	在PRYE=1时有效 0: 奇校验 1: 偶校验	RW
								PRYE	奇偶校验允许位	0: 禁止奇偶校验 1: 允许奇偶校验	RW
								— (b7)	保留位	必须固定成“0”。	RW

注1. 必须将PD1寄存器的PD1_6位置“0”(输入)。

UART0发送/接收控制寄存器0

b7	b6	b5	b4	b3	b2	b1	b0	符号	地址	复位后的值	
			X		0			U0C0	地址00A4h	08h	
								位符号	位名	功能	RW
								CLK0	BRG计数源选择位(注1)	b1 b0 0 0: 选择f1 0 1: 选择f8 1 0: 选择f32 1 1: 不能设定	RW
								CLK1			RW
								— (b2)	保留位	必须固定成“0”。	RW
								TXEPT	发送寄存器空标志	0: 发送寄存器中有数据(在发送中) 1: 发送寄存器中无数据(发送结束)	RO
								— (b4)	什么也不指定。只能写“0”，读时值为“0”。		—
								NCH	数据输出选择位	0: TXD0管脚为CMOS输出 1: TXD0管脚为N沟道漏极开路输出	RW
								CKPOL	CLK极性选择位	0: 在传送时钟的下降沿输出发送数据，在上升沿输入接收数据 1: 在传送时钟的上升沿输出发送数据，在下降沿输入接收数据	RW
								UFORM	传送格式选择位	0: LSB先 1: MSB先	RW

注1. 在改变BRG计数源时，必须重新设定U0BRG寄存器。

图 14.4 U0MR 和 U0C0 寄存器

UART0发送/接收控制寄存器1

位	符号	地址	复位后的值
b7	U0C1	地址00A5h	02h
b6			
b5			
b4			
b3			
b2			
b1			
b0			

位符号	位名	功能	RW
TE	发送允许位	0: 禁止发送 1: 允许发送	RW
TI	发送缓冲器空标志	0: UiTB有数据 1: UiTB无数据	RO
RE	接收允许位	0: 禁止接收 1: 允许接收	RW
RI	接收结束标志(注1)	0: UiRB无数据 1: UiRB有数据	RO
— (b7-b4)	什么也不指定。只能写“0”，读时值为“0”。		—

注1. 在读取U0RB寄存器的高位字节时，RI位变为“0”。

UART发送/接收控制寄存器2

位	符号	地址	复位后的值
b7	U0CON	地址00B0h	00h
b6			
b5			
b4			
b3			
b2			
b1			
b0			

位符号	位名	功能	RW
U0IRS	UART0发送中断源选择位	0: 发送缓冲器空(TI=1) 1: 发送结束(TXEPT=1)	RW
— (b1)	保留位	必须固定成“0”。	RW
U0RRM	UART0连续接收模式允许位	0: 禁止连续接收模式 1: 允许连续接收模式	RW
— (b3)	保留位	必须固定成“0”。	RW
— (b4)	保留位	必须固定成“0”。	RW
— (b5)	保留位	必须固定成“0”。	RW
— (b6)	保留位	必须固定成“0”。	RW
CNTRSEL	CNTR0信号管脚选择位(注1)	0: P1_5/RXD0 P1_7/CNTR00/INT10 1: P1_5/RXD0/CNTR01/INT11 P1_7	RW

注1. CNTRSEL位选择CNTR0 (INT1) 信号的输入管脚。在输出CNTR0信号时，与CNTRSEL位的设定无关，从CNTR00管脚输出。

图 14.5 U0C1~U1C1 和 UCON 寄存器

14.1 时钟同步串行 I/O 模式

时钟同步串行 I/O 模式是用传送时钟进行发送和接收的模式。时钟同步串行 I/O 模式的说明如表 14.1 所示，时钟同步串行 I/O 模式时使用的寄存器和设定值（注 1）如表 14.2 所示。

表 14.1 时钟同步串行 I/O 模式的说明

项目	说明
传送数据格式	• 传送数据长 8 位
传送时钟	• U0MR 寄存器的 CKDIR 位为“0”（内部时钟）： $f_i/2(n+1)$ $f_i=f_1、f_8、f_{32}$ $n=U0BRG$ 寄存器的设定值 00h~FFh • CKDIR 位为“1”（外部时钟）：从 CLK0 管脚输入
发送开始条件	• 发送开始需要以下条件（注 1）： U0C1 寄存器的 TE 位为“1”（允许发送） U0C1 寄存器的 TI 位为“0”（U0TB 寄存器有数据）
接收开始条件	• 接收开始需要以下条件（注 1）： U0C1 寄存器的 RE 位为“1”（允许接收） U0C1 寄存器的 TE 位为“1”（允许发送） U0C1 寄存器的 TI 位为“0”（U0TB 寄存器有数据）
中断请求发生时序	• 在发送时，能选择以下的任何一个条件： - U0IRS 位为“0”（发送缓冲器空）： 从 U0TB 寄存器给 UART0 发送寄存器传送数据时（在发送开始时） - U0IRS 位为“1”（发送结束）：从 UARTi 发送寄存器，结束数据发送时 • 在接收时 从 UART0 接收寄存器给 U0RB 寄存器传送数据时（在接收结束时）
错误检测	• 溢出错误（注 2） 在读 U0RB 寄存器前，开始接收下一个数据，在接收下一个数据的 bit7 时发生
选择功能	• CLK 极性选择 传送数据的输出和输入时序能选择传送时钟的上升沿或者下降沿 • LSB 先和 MSB 先选择 选择是从 bit0 还是从 bit7 开始发送和接收 • 连续接收模式选择 通过读 U0RB 寄存器，同时成为接收允许状态

注 1. 在选择外部时钟的情况下，当 U0C0 寄存器的 CKPOL 位为“0”（在传送时钟的下降沿输出发送数据，在上升沿输入接收数据）时，必须在外部时钟为“H”电平状态下满足条件；当 CKPOL 位为“1”（在传送时钟的上升沿输出发送数据，在下降沿输入接收数据）时，必须在外部时钟为“L”电平状态下满足条件。

注 2. 当发生溢出错误时，U0RB 寄存器的内容不定。另外，SORIC 寄存器的 IR 位不变化。

表 14.2 时钟同步串行 I/O 模式时使用的寄存器和设定值（注 1）

寄存器	位	功能
U0TB	0~7	设定发送数据
U0RB	0~7	能读取接收数据
	OER	溢出错误标志
U0BRG	0~7	设定位送率
U0MR	SMD2~SMD0	必须设定成“001b”
	CKDIR	选择内部时钟或者外部时钟
U0C0	CLK1~CLK0	选择 U0BRG 寄存器的计数源
	TXEPT	发送寄存器空标志
	NCH	选择 TXD0 管脚的输出形式
	CKPOL	选择传送时钟的极性
	UFORM	选择是 LSB 先还是 MSB 先
U0C1	TE	在允许发送和接收时，必须置“1”
	TI	发送缓冲器空标志
	RE	在允许接收时，必须置“1”
	RI	接收结束标志
UCON	U0IRS	选择 UART0 发送中断源
	U0RRM	在使用连续接收模式时，必须置“1”
	CNTRSEL	在选择 P1_5/RXD0/CNTR01/INT11 时，必须置“1”

注 1. 对此表中没有记载的位，在时钟同步串行 I/O 模式时只能写“0”。

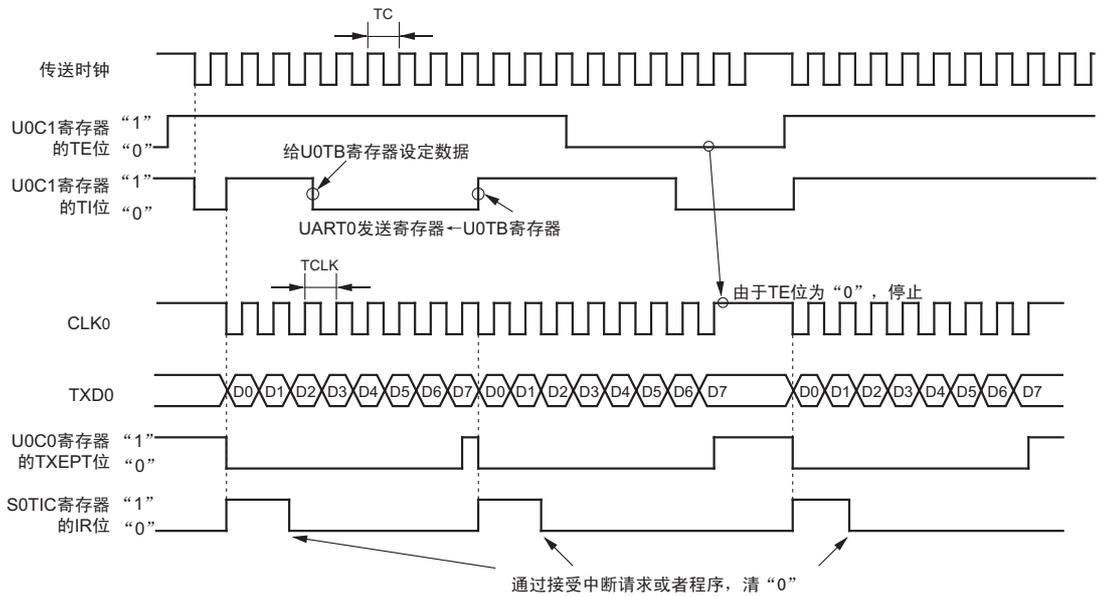
时钟同步串行 I/O 模式时的输入/输出管脚功能如表 14.3 所示。

在选择 UART0 的运行模式后到传送开始为止，TXD0 管脚输出“H”电平（在 NCH 位为“1”（N 沟道漏极开路输出）时，为高阻抗状态）。

表 14.3 时钟同步串行 I/O 模式时的输入/输出管脚功能

管脚名称	功能	选择方法
TXD0 (P1_4)	输出串行数据	（在只进行接收时，进行虚设数据的输出）
RXD0 (P1_5)	输入串行数据	PD1 寄存器的 PD1_5 位=0 （在只进行发送时，能将 P1_5 作为输入端口使用）
CLK0 (P1_6)	输出传送时钟	U0MR 寄存器的 CKDIR 位=0
	输入传送时钟	U0MR 寄存器的 CKDIR 位=1 PD1 寄存器的 PD1_6 位=0

• 发送时序的例子 (在选择内部时钟时)



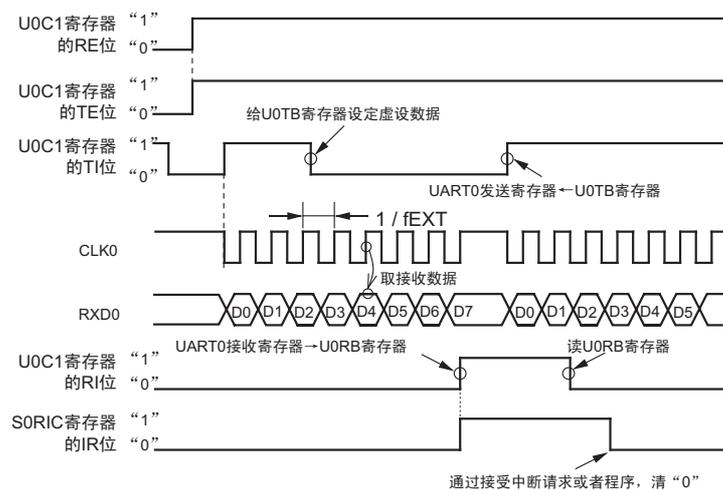
上记时序图为下面的设定条件:

- U0MR寄存器的CKDIR位=0 (内部时钟)
- U0C0寄存器的CKPOL位=0 (在传送时钟的下降沿输出发送数据, 在上升沿输入接收数据)
- UCON寄存器的U0IRS位=0 (如果发送缓冲器为空, 就发生中断请求)

$$TC = TCLK = 2(n+1)/f_i$$

f_i : U0BRG的计数源的频率 (f_1, f_8, f_{32})
 n : 设定在U0BRG中的值

• 接收时序的例子 (在选择外部时钟时)



上记时序图为下面的设定条件:

- U0MR寄存器的CKDIR位=1 (外部时钟)
- U0C0寄存器的CKPOL位=0 (在传送时钟的下降沿输出发送数据, 在上升沿输入接收数据)

在接收数据前的CLK0管脚的输入为“H”电平时, 必须具备下面的条件:

- U0C1寄存器的TE位 → “1” (允许发送)
- U0C1寄存器的RE位 → “1” (允许接收)
- 对U0TB寄存器写虚设数据

fEXT: 外部时钟的频率

图 14.6 时钟同步串行 I/O 模式时的发送和接收时序例子

14.1.1 极性选择功能

传送时钟的极性如图 14.7 所示。能通过 U0C0 寄存器的 CKPOL 位，选择传送时钟的极性。

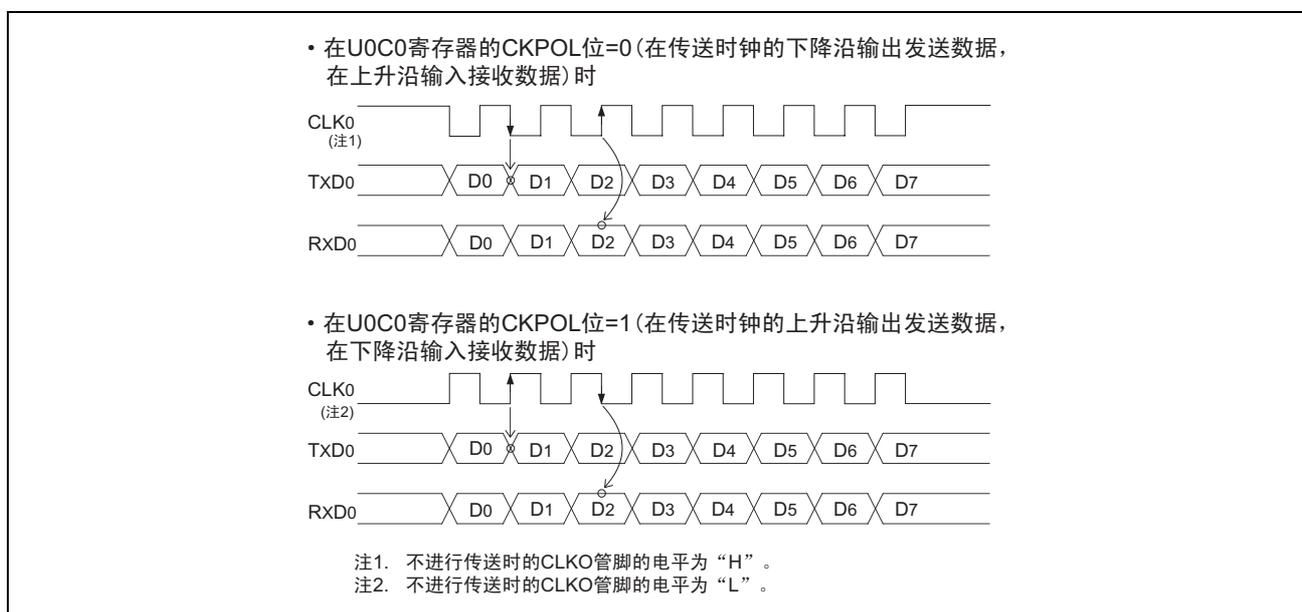


图 14.7 传送时钟的极性

14.1.2 LSB 先发送或者 MSB 先发送的选择

传送格式如图 14.8 所示。能通过 U0C0 寄存器的 UFORM 位选择传送格式。

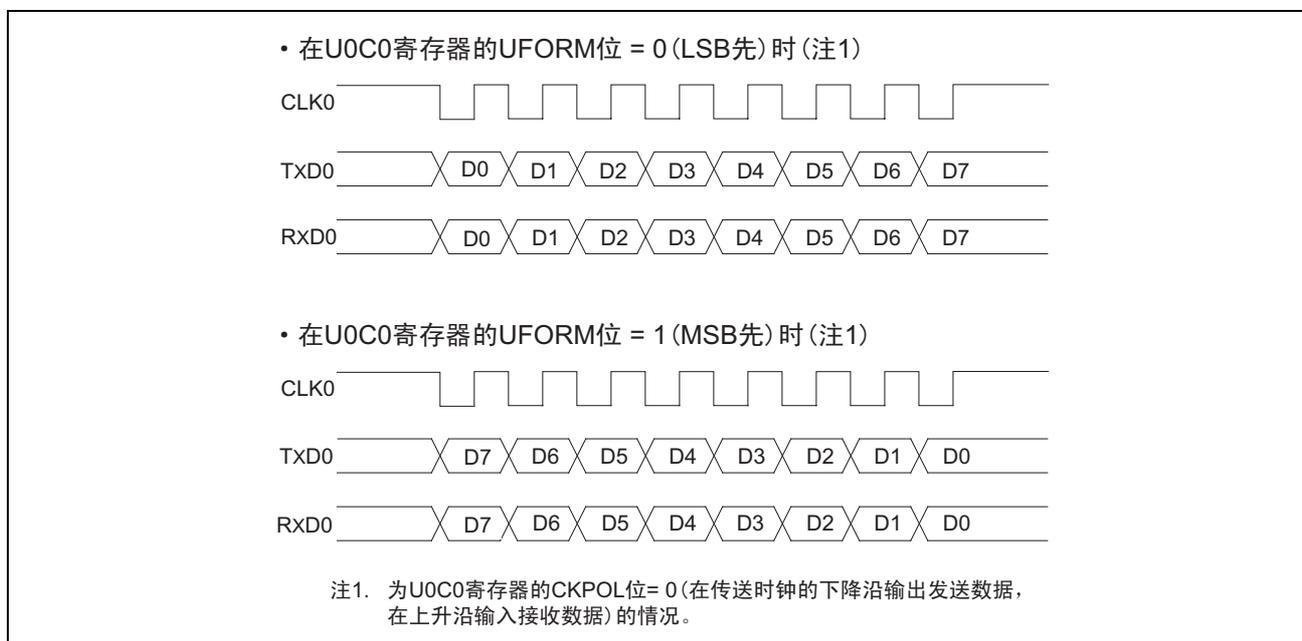


图 14.8 传送格式

14.1.3 连续接收模式

通过将 UCON 寄存器的 U0RRM 位设定为“1”（允许连续接收模式），成为连续接收模式。在连续接收模式，通过读 U0RB 寄存器，U0C1 寄存器的 TI 位变为“0”（U0TB 有数据）。在 U0RRM 位为“1”时，不能通过程序给 U0TB 寄存器写虚设数据。

14.2 时钟异步串行 I/O (UART) 模式

时钟异步串行 I/O 模式是在设定任意位速率和传送数据格式后进行发送和接收的模式。时钟异步串行 I/O 模式的说明如表 14.4 所示，UART 模式时的使用寄存器和设定值如表 14.5 所示。

表 14.4 时钟异步串行 I/O 模式的说明

项目	说明
传送数据格式	<ul style="list-style-type: none"> • 字符位 (传送数据) 能选择 7 位、8 位、9 位 • 起始位 1 位 • 奇偶校验位 能选择奇数、偶数或者无校验 • 停止位 能选择 1 位、2 位
传送时钟	<ul style="list-style-type: none"> • U0MR 寄存器的 CKDIR 位为“0” (内部时钟): $f_j/16(n+1)$ $f_j=f_1、f_8、f_{32}$ $n=U0BRG$ 寄存器的设定值 00h~FFh • CKDIR 位为“1” (外部时钟): $f_{EXT}/16(n+1)$ f_{EXT} 为 CLKi 管脚的输入 $n=U0BRG$ 寄存器的设定值 00h~FFh
发送开始条件	<ul style="list-style-type: none"> • 发送开始需要以下条件: U0C1 寄存器的 TE 位为“1” (允许发送) U0C1 寄存器的 TI 位为“0” (U0TB 寄存器有数据)
接收开始条件	<ul style="list-style-type: none"> • 接收开始需要以下条件: U0C1 寄存器的 RE 位为“1” (允许接收) 检测到起始位
中断请求发生时序	<ul style="list-style-type: none"> • 在发送时, 能选择以下的任何一个条件: <ul style="list-style-type: none"> - U0IRS 位为“0” (发送缓冲器空): 从 U0TB 寄存器给 UART0 传送寄存器发送数据时 (在发送开始时) - U0IRS 位为“1” (发送结束): 从 UART0 发送寄存器, 结束数据发送时 • 在接收时 <ul style="list-style-type: none"> - 从 UART0 接收寄存器给 U0RB 寄存器传送数据时 (在接收结束时)
错误检测	<ul style="list-style-type: none"> • 溢出错误 (注 1) 在读 U0RB 寄存器前, 开始接收下一个数据, 在接收下一个数据的最后停止位的前一位时发生 • 帧错误 在未检测到设定的停止位个数时发生 • 奇偶校验错误 当允许奇偶校验时, 在奇偶校验位和字符位中的“1”的个数不等于设定的个数时发生 • 总错误标志 在发生溢出错误、帧错误或者奇偶校验错误时为“1”

注 1. 当溢出错误发生时, U0RB 寄存器的内容不定。另外, S0RIC 寄存器的 IR 位不变化。

表 14.5 UART 模式时的使用寄存器和设定值

寄存器	位	功能
U0TB	0~8	设定发送数据（注 1）
U0RB	0~8	能读取接收数据（注 1）
	OER、FER、PER、SUM	错误标志
U0BRG	0~7	设定位速率
U0MR	SMD2~SMD0	在传送数据为 7 位时，设定“100b” 在传送数据为 8 位时，设定“101b” 在传送数据为 9 位时，设定“110b”
	CKDIR	选择内部时钟或者外部时钟（注 2）
	STPS	选择停止位
	PRY、PRYE	选择有无奇偶校验、偶数或者奇数
U0C0	CLK0~CLK1	选择 U0BRG 寄存器的计数源
	TXEPT	发送寄存器空标志
	NCH	选择 TXD0 管脚的输出形式
	CKPOL	必须置“0”
	UFORM	在传送数据长为 8 位时，能选择是 LSB 先还是 MSB 先 在传送数据长为 7 位或者 9 位时，必须置“0”
U0C1	TE	在允许发送时，必须置“1”
	TI	发送缓冲器空标志
	RE	在允许接收时，必须置“1”
	RI	接收结束标志
UCON	U0IRS、U1IRS	选择 UART0 和 UART1 发送中断源
	U0RRM	必须置“0”
	CNTRSEL	在选择 P1_5/RXD0/CNTR01/INT11 时，必须置“1”

注 1. 使用的位为：当传送数据长为 7 位时，bit0~6；当传送数据长为 8 位时，bit0~7；传送数据长为 9 位时，bit0~8

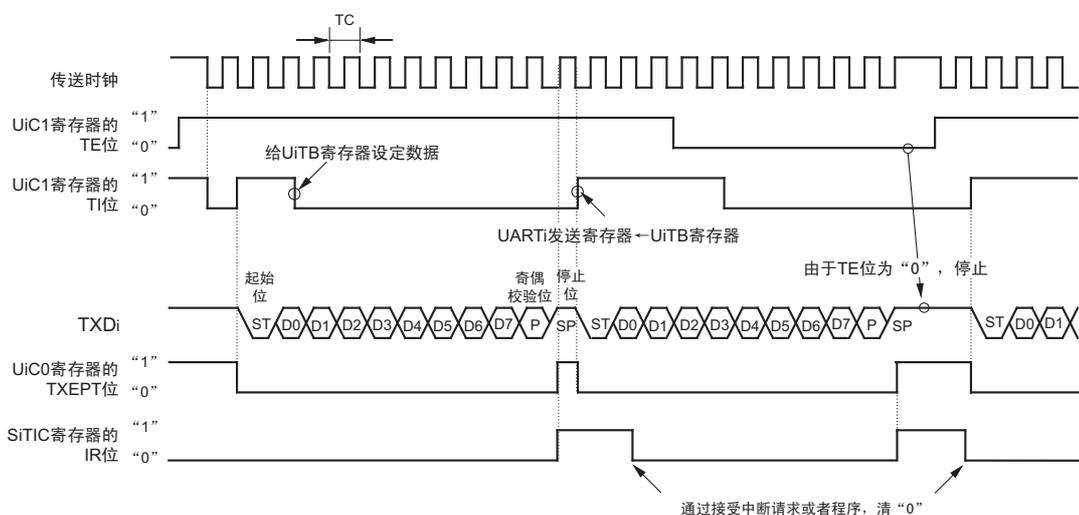
注 2. 只有 UART0 能选择外部时钟。

时钟异步串行 I/O 模式时的输入/输出管脚功能如表 14.6 所示。另外，在选择 UART0 的运行模式后到传送开始为止，TXD0 管脚输出“H”电平（在 NCH 位为“1”（N 沟道漏极开路输出）时，为高阻抗状态）。

表 14.6 时钟异步串行 I/O 模式时的输入/输出管脚功能

管脚名称	功能	选择方法
TXD0 (P1_4)	输出串行数据	（在只进行接收时，不能作为端口使用）
RXD0 (P1_5)	输入串行数据	PD1 寄存器的 PD1_5 位=0 （在只进行发送时，能将 P1_5 作为输入端口使用）
CLK0 (P1_6)	可编程输入/输出端口	U0MR 寄存器的 CKDIR 位=0
	输入传送时钟	U0MR 寄存器的 CKDIR 位=1 PD1 寄存器的 PD1_6 位=0

• 传送数据长为8位时的发送时序的例子(允许奇偶校验、1停止位)



上記时序图为下面的设定条件时:

- UIMR寄存器的PRYE位=1 (允许奇偶校验)
- UIMR寄存器的STPS位=0 (1停止位)
- UCON寄存器的UiIRS位=1 (如果发送结束, 就发生中断请求)

$$TC = 16(n+1) / f_j \text{ 或者 } 16(n+1) / f_{EXT}$$

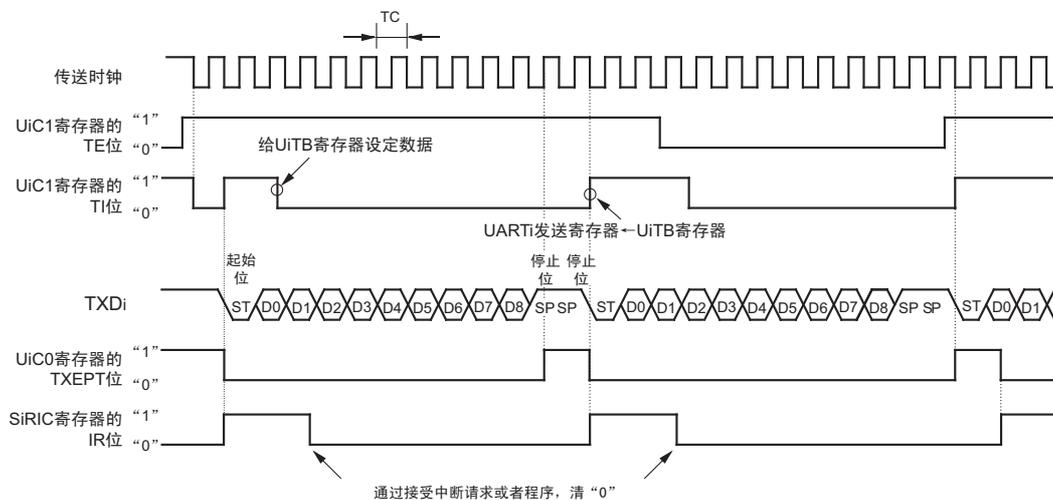
f_j : UiBRG的计数源的频率(f_1 、 f_8 、 f_{32})

f_{EXT} : UiBRG的计数源的频率(外部时钟)

n : 设定在UiBRG中的值

i : 0~1

• 传送数据长为9位时的发送时序的例子(禁止奇偶校验、2停止位)



上記时序图为下面的设定条件时:

- UIMR寄存器的PRYE位=0 (禁止奇偶校验)
- UIMR寄存器的STPS位=1 (2停止位)
- UCON寄存器的UiIRS位=0 (如果发送缓冲器为空, 就发生中断请求)

$$TC = 16(n+1) / f_j \text{ 或者 } 16(n+1) / f_{EXT}$$

f_j : UiBRG的计数源的频率(f_1 、 f_8 、 f_{32})

f_{EXT} : UiBRG的计数源的频率(外部时钟)

n : 设定在UiBRG中的值

i : 0~1

图 14.9 UART 模式时的发送时序例子

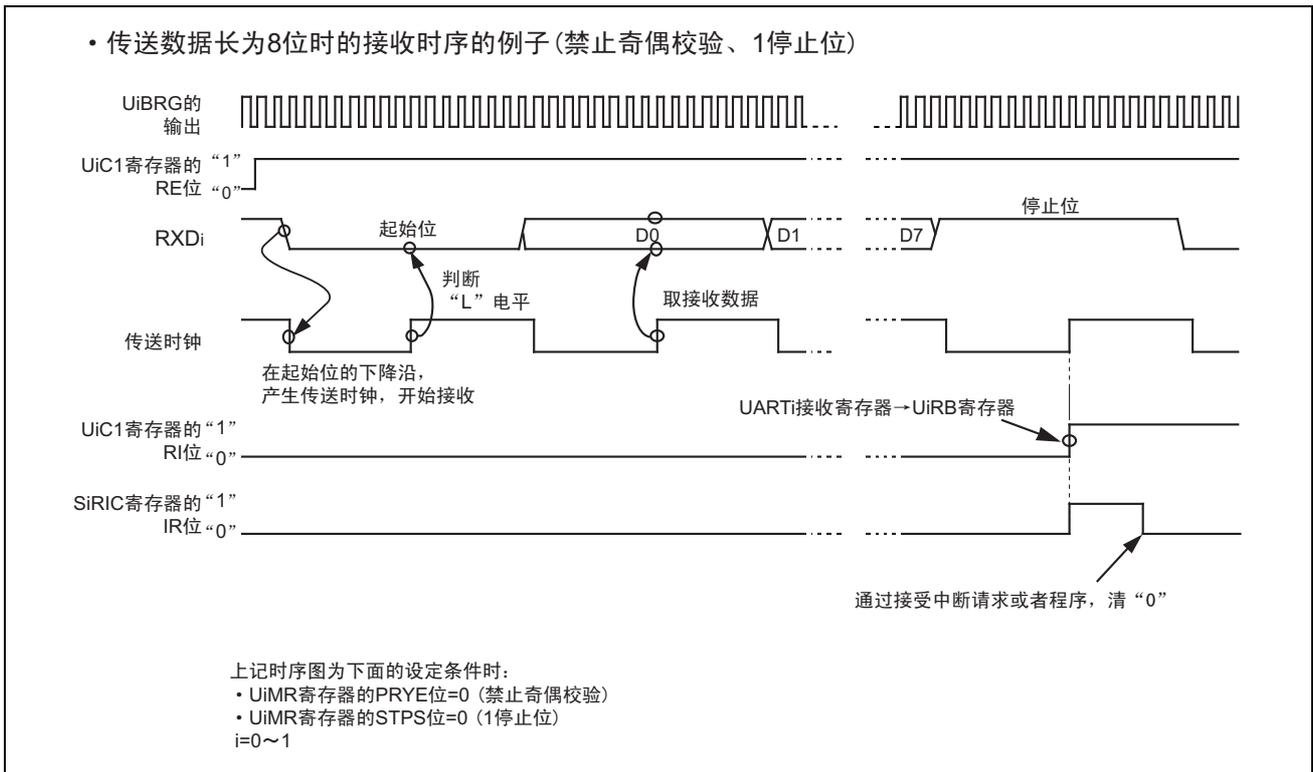


图 14.10 UART 模式时的接收时序例子

14.2.1 CNTR0 管脚选择功能

通过 UCON 寄存器的 CNTRSEL 位，选择是将 P1_7 作为 CNTR00/ $\overline{\text{INT10}}$ 输入管脚使用还是将 P1_5 作为 CNTR01/ $\overline{\text{INT11}}$ 输入管脚使用。

CNTRSEL 位为“0”时 P1_7 为 CNTR00/ $\overline{\text{INT10}}$ 管脚；CNTRSEL 位为“1”时 P1_5 为 CNTR01/ $\overline{\text{INT11}}$ 管脚。

14.2.2 位速率

在 UART 模式，由 U0BRG 寄存器分频的频率的 16 分频为位速率。

<p><UART模式></p> <ul style="list-style-type: none"> 选择内部时钟时 $\text{U0BRG寄存器的设定值} = \frac{f_j}{\text{位速率} \times 16} - 1$ <p>f_j: U0BRG寄存器的计数源频率 (f₁、f₈、f₃₂)</p> <ul style="list-style-type: none"> 选择外部时钟时 $\text{U0BRG寄存器的设定值} = \frac{f_{\text{EXT}}}{\text{位速率} \times 16} - 1$ <p>f_{EXT}: U0BRG寄存器的计数源频率 (外部时钟)</p>	
--	--

图 14.11 U0BRG 寄存器的设定值的计算式

表 14.7 UART 模式时的位速率设定例 (选择内部时钟时)

位速率 (bps)	U0BRG的 计数源	系统时钟=20MHz			系统时钟=8MHz		
		U0BRG的 设定值	实际时间(bps)	误差(%)	U0BRG的 设定值	实际时间(bps)	误差(%)
1200	f8	129 (81h)	1201.92	0.16	51 (33h)	1201.92	0.16
2400	f8	64 (40h)	2403.85	0.16	25 (19h)	2403.85	0.16
4800	f8	32 (20h)	4734.85	- 1.36	12 (0Ch)	4807.69	0.16
9600	f1	129 (81h)	9615.38	0.16	51 (33h)	9615.38	0.16
14400	f1	86 (56h)	14367.82	- 0.22	34 (22h)	14285.71	- 0.79
19200	f1	64 (40h)	19230.77	0.16	25 (19h)	19230.77	0.16
28800	f1	42 (2Ah)	29069.77	0.94	16 (10h)	29411.76	2.12
31250	f1	39 (27h)	31250.00	0.00	15 (0Fh)	31250.00	0.00
38400	f1	32 (20h)	37878.79	- 1.36	12 (0Ch)	38461.54	0.16
51200	f1	23 (17h)	52083.33	1.73	9 (09h)	50000.00	- 2.34

14.3 串行接口的使用注意事项

- 与时钟同步串行 I/O 模式和时钟异步串行 I/O 模式无关，在读取 U0RB 寄存器时，必须以 16 位单位进行。在读取 U0RB 寄存器的高位字节时，U0RB 寄存器的 PER、FER 位和 U0C1 寄存器的 RI 位变为“0”。

<读取接收缓冲寄存器的程序例子>

```
MOV.W 00A6H, R0 ; 读取 U0RB 寄存器
```

- 在传送数据位长为 9 位的时钟异步串行 I/O 模式中写 U0TB 寄存器时，必须以 8 位单位按高位字节→低位字节的顺序进行。

<给发送缓冲寄存器写数据的程序例子>

```
MOV.B #XXH, 00A3H ; 写 U0TB 寄存器的高位字节  
MOV.B #XXH, 00A2H ; 写 U0TB 寄存器的低位字节
```

第15章 A/D 转换器

A/D 转换器采用 10 位逐次逼近的 A/D 转换方式，由电容耦合放大器构成。模拟输入管脚和 P1_0~P1_3 管脚共用。在使用这些输入管脚时，必须将对应的端口方向位置“0”（输入模式）。另外，在不使用 A/D 转换器时，如果将 ADCON1 寄存器的 VCUT 位置“0”（不连接 Vref），从 VREF 管脚到梯形电阻就没有电流通过，能降低功耗。

A/D 转换的结果被保存到 AD 寄存器。

A/D 转换器的性能如表 15.1 所示，A/D 转换器的框图如图 15.1 所示，与 A/D 转换器有关的寄存器如图 15.2~图 15.3 所示。

表 15.1 A/D 转换器的性能

项目	性能
A/D 转换方式	逐次逼近方式（电容耦合放大器）
模拟输入电压（注 1）	0V~AVCC
运行时钟 ϕ AD（注 2）	在 $4.2V \leq AVCC \leq 5.5V$ 时，f1、f2、f4 在 $2.7V \leq AVCC < 4.2V$ 时，f2、f4
分辨率	能选择 8 位或者 10 位
绝对精度	在 $AVCC = Vref = 5V$ 时 • 在分辨率为 8 位时， $\pm 2LSB$ • 在分辨率为 10 位时， $\pm 3LSB$ 在 $AVCC = Vref = 3.3V$ 时 • 在分辨率为 8 位时， $\pm 2LSB$ • 在分辨率为 10 位时， $\pm 5LSB$
运行模式	单次模式、重复模式（注 3）
模拟输入管脚	4 个（AN8~AN11）
A/D 转换开始条件	• 软件触发 将 ADCON0 寄存器的 ADST 位置“1”（开始 A/D 转换） • 捕捉 在 ADST 位为“1”的状态下发生定时器 Z 中断请求
每 1 个管脚的转换速度	• 无采样保持功能 在分辨率为 8 位时，为 49 个 ϕ AD 周期；在分辨率为 10 位时，为 59 个 ϕ AD 周期 • 有采样保持功能 在分辨率为 8 位时，为 28 个 ϕ AD 周期；在分辨率为 10 位时，为 33 个 ϕ AD 周期

注 1. 不依存有无采样保持功能。

模拟输入电压超过基准电压时，A/D 转换结果在 10 位模式时为 3FFh，在 8 位模式时为 FFh。

注 2. 必须将 ϕ AD 频率设定在 10MHz 以下。

在无采样保持功能时， ϕ AD 的频率必须设定在 250kHz 以上。

在有采样保持功能时， ϕ AD 的频率必须设定在 1MHz 以上。

注 3. 重复模式只能在 8 位模式时使用。

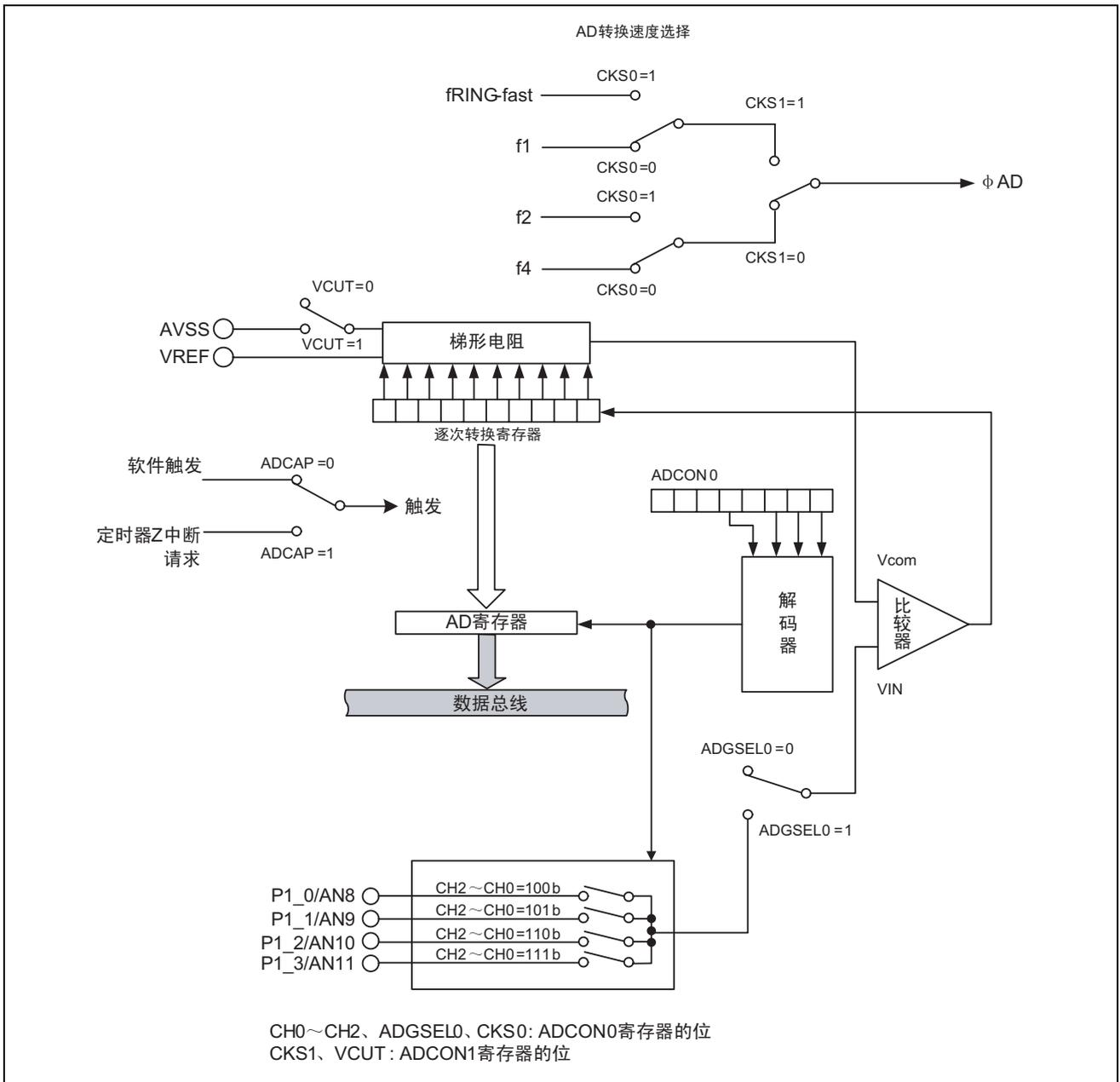


图 15.1 A/D 转换器的框图

A/D控制寄存器0(注1)

b7 b6 b5 b4 b3 b2 b1 b0		符号	地址	复位后的值
1 1		ADCON0	地址00D6h	00000XXXb
位符号	位名	功能		RW
CH0	模拟输入管脚选择位 (注2)	b2 b1 b0 1 0 0 : AN8 1 0 1 : AN9 1 1 0 : AN10 1 1 1 : AN11 上述以外: 不能设定		RW
CH1		RW		
CH2		RW		
MD	A/D运行模式选择位(注3)	0: 单次模式 1: 重复模式		RW
ADGSEL0	A/D输入群选择位	0: 无效 1: 有效 (AN8~AN11)		RW
ADCAP	A/D转换自动开始位	0: 通过软件触发(ADST位)开始 1: 通过捕捉(定时器Z中断请求)开始		RW
ADST	A/D转换开始标志	0: 停止A/D转换 1: 开始A/D转换		RW
CKS0	频率选择位0	[ADCON1寄存器的CKS1=0时] 0: 选择f4 1: 选择f2 [ADCON1寄存器的CKS1=1时] 0: 选择f1(注4) 1: fRING-fast		RW

注1. 如果在A/D转换中改写ADCON0寄存器的内容, 转换结果就不定。

注2. CH0~CH2位在ADGSEL0位为“1”时有效。必须在ADGSEL0位置“1”后写CH0~CH2位。

注3. 在更改A/D运行模式后, 必须重新选择模拟输入管脚。

注4. 必须将 ϕ AD的频率设定在10MHz以下。

A/D控制寄存器1(注1)

b7 b6 b5 b4 b3 b2 b1 b0		符号	地址	复位后的值
0 0 0 0 0 0		ADCON1	地址00D7h	00h
位符号	位名	功能		RW
— (b2-b0)	保留位	必须置“0”。		RW
BITS	8/10位模式选择位(注2)	0: 8位模式 1: 10位模式		RW
CKS1	频率选择位1	请参照ADCON0寄存器的CKS0位的功能说明。		RW
VCUT	Vref连接位(注3)	0: 未连接Vref 1: 连接Vref		RW
— (b7-b6)	保留位	必须置“0”。		RW

注1. 如果在A/D转换中改写ADCON1寄存器的内容, 转换结果就不定。

注2. 重复模式时, 必须将BITS位置“0”(8位模式)。

注3. 在将VCUT位从“0”(未连接)变为“1”(连接)时, 必须在经过1 μ s以上后开始A/D转换。

图 15.2 ADCON0~ADCON1 寄存器

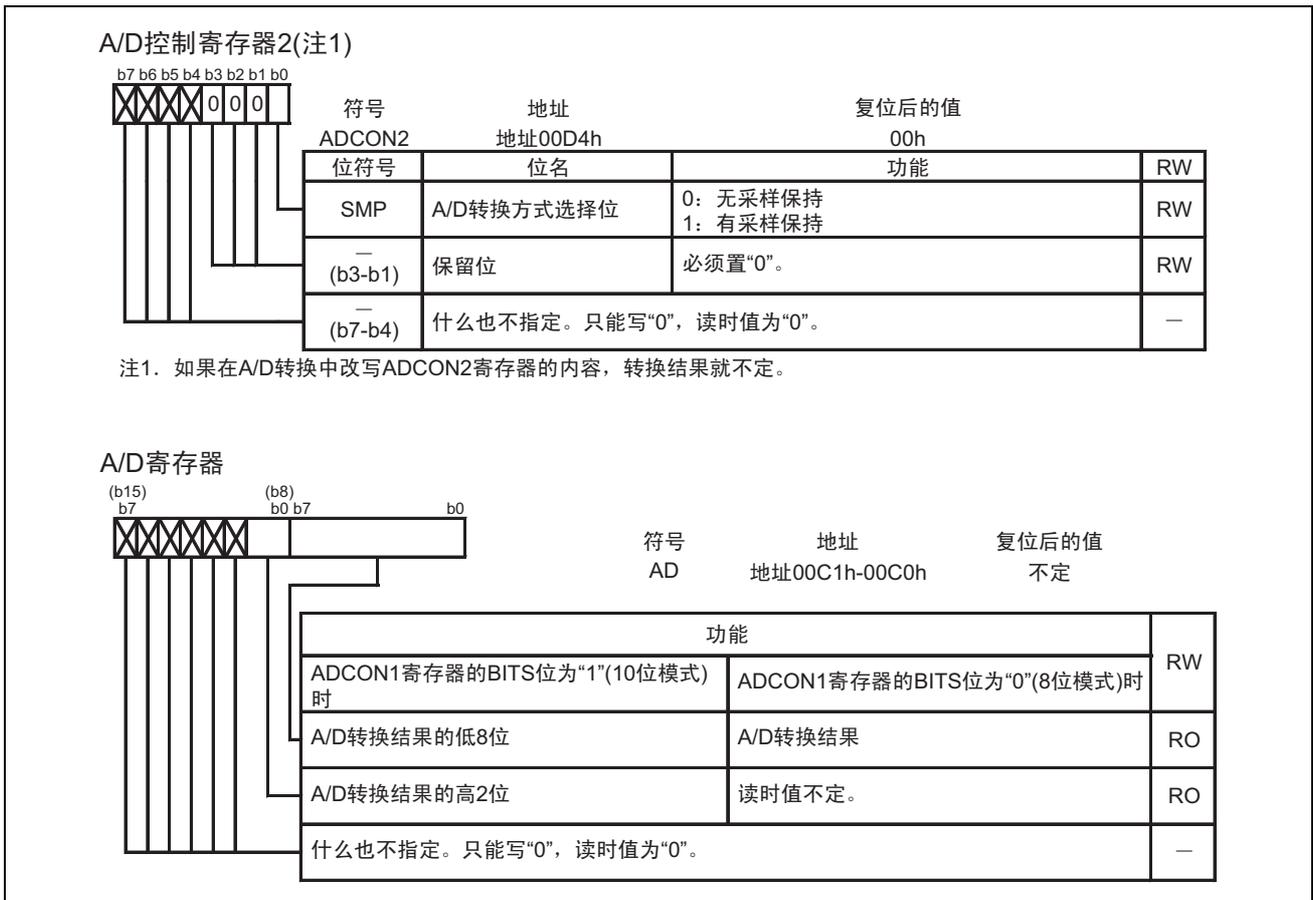


图 15.3 ADCON2 和 AD 寄存器

15.1 单次模式

单次模式是将选择的 1 个管脚的输入电压进行 1 次 A/D 转换的模式。单次模式的规格如表 15.2 所示，单次模式时的 ADCON0~ADCON1 寄存器如图 15.4 所示。

表 15.2 单次模式的说明

项目	说明
功能	将由 CH2~CH0 位选择的管脚的输入电压进行 1 次 A/D 转换
开始条件	<ul style="list-style-type: none"> • ADCAP 位为 “0”（软件触发）时 将 ADST 位置 “1”（A/D 转换开始） • ADCAP 位为 “1”（捕捉）时 在 ADST 位为 “1” 的状态下发生定时器 Z 中断请求
停止条件	<ul style="list-style-type: none"> • A/D 转换结束（ADST 位变为 “0”） • 将 ADST 位置 “0”
中断请求发生时序	在 A/D 转换结束时
输入管脚	从 AN8~AN11 选择 1 个管脚
读 A/D 转换值	读 AD 寄存器

A/D控制寄存器0(注1)

b7 b6 b5 b4 b3 b2 b1 b0		符号	地址	复位后的值
1 0 1		ADCON0	地址00D6h	00000XXXb
位符号	位名	功能	RW	
CH0	模拟输入管脚选择位 (注2)	b2 b1 b0 1 0 0 : AN8	RW	
CH1		1 0 1 : AN9	RW	
CH2		1 1 0 : AN10 1 1 1 : AN11 上述以外: 不能设定	RW	
MD	A/D运行模式选择位(注3)	0: 单次模式	RW	
ADGSEL0	A/D输入群选择位	0: 无效 1: 有效 (AN8~AN11)	RW	
ADCAP	A/D转换自动开始位	0: 通过软件触发(ADST位)开始 1: 通过捕捉(定时器Z中断请求)开始	RW	
ADST	A/D转换开始标志	0: 停止A/D转换 1: 开始A/D转换	RW	
CKS0	频率选择位0	[ADCON1寄存器的CKS1=0时] 0: 选择f4 1: 选择f2 [ADCON1寄存器的CKS1=1时] 0: 选择f1(注4) 1: fRING-fast	RW	

- 注1. 如果在A/D转换中改写ADCON0寄存器的内容, 转换结果就不定。
 注2. CH0~CH2位在ADGSEL0位为“1”时有效。必须在ADGSEL0位置“1”后写CH0~CH2位。
 注3. 在更改A/D运行模式后, 必须重新选择模拟输入管脚。
 注4. 必须将 ϕ_{AD} 的频率设定在10MHz以下。

A/D控制寄存器1(注1)

b7 b6 b5 b4 b3 b2 b1 b0		符号	地址	复位后的值
0 0 1 0 0 0		ADCON1	地址00D7h	00h
位符号	位名	功能	RW	
(b2-b0)	保留位	必须置“0”。	RW	
BITS	8/10位模式选择位	0: 8位模式 1: 10位模式	RW	
CKS1	频率选择位1	请参照ADCON0寄存器的CKS0位的功能说明。	RW	
VCUT	Vref连接位(注2)	1: Vref连接	RW	
(b7-b6)	保留位	必须置“0”。	RW	

- 注1. 如果在A/D转换中改写ADCON1寄存器的内容, 转换结果就不定。
 注2. 在将VCUT位从“0”(未连接)变为“1”(连接)时, 必须在经过1 μ s以上后开始A/D转换。

图 15.4 单次模式时的 ADCON0~ADCON1 寄存器

15.2 重复模式

重复模式是将选择的 1 个管脚的输入电压重复进行 A/D 转换的模式。重复模式的说明如表 15.3 所示，重复模式时的 ADCON0~ADCON1 寄存器如图 15.5 所示。

表 15.3 重复模式的说明

项目	说明
功能	将由 CH2~CH0 位选择的管脚的输入电压重复进行 A/D 转换
开始条件	<ul style="list-style-type: none"> • ADCAP 位为“0”（软件触发）时 将 ADST 位置“1”（A/D 转换开始） • ADCAP 位为“1”（捕捉）时 在 ADST 位为“1”的状态下发生定时器 Z 中断请求
停止条件	将 ADST 位置“0”
中断请求发生时序	不发生
输入管脚	从 AN8~AN11 选择 1 个管脚
读 A/D 转换值	读 AD 寄存器

A/D控制寄存器0(注1)

b7 b6 b5 b4 b3 b2 b1 b0		符号	地址	复位后的值
1 1 1		ADCON0	地址00D6h	00000XXXb
位符号	位名	功能		RW
CH0	模拟输入管脚选择位 (注2)	b2 b1 b0 1 0 0 : AN8		RW
CH1		1 0 1 : AN9		RW
CH2		1 1 0 : AN10 1 1 1 : AN11 上述以外: 不能设定		RW
MD	A/D运行模式选择位(注3)	1: 重复模式		RW
ADGSEL0	A/D输入群选择位	0: 无效 1: 有效 (AN8~AN11)		RW
ADCAP	A/D转换自动开始位	0: 通过软件触发(ADST位)开始 1: 通过捕捉(定时器Z中断请求)开始		RW
ADST	A/D转换开始标志	0: 停止A/D转换 1: 开始A/D转换		RW
CKS0	频率选择位0	[ADCON1寄存器的CKS1=0时] 0: 选择f4 1: 选择f2 [ADCON1寄存器的CKS1=1时] 0: 选择f1(注4) 1: fRING-fast		RW

- 注1. 如果在A/D转换中改写ADCON0寄存器的内容, 转换结果就不定。
- 注2. CH0~CH2位在ADGSEL0位为“1”时有效。必须在ADGSEL0位置“1”后写CH0~CH2位。
- 注3. 在更改A/D运行模式后, 必须重新选择模拟输入管脚。
- 注4. 必须将φAD的频率设定在10MHz以下。

A/D控制寄存器1(注1)

b7 b6 b5 b4 b3 b2 b1 b0		符号	地址	复位后的值
0 0 1 0 0 0 0		ADCON1	地址00D7h	00h
位符号	位名	功能		RW
— (b2-b0)	保留位	必须置“0”。		RW
BITS	8/10位模式选择位(注2)	0: 8位模式		RW
CKS1	频率选择位1	请参照ADCON0寄存器的CKS0位的功能说明。		RW
VCUT	Vref连接位(注3)	1: Vref连接		RW
— (b7-b6)	保留位	必须置“0”。		RW

- 注1. 如果在A/D转换中改写ADCON1寄存器的内容, 转换结果就不定。
- 注2. 重复模式时, 必须将BITS位置“0”(8位模式)。
- 注3. 在将VCUT位从“0”(未连接)变为“1”(连接)时, 必须在经过1μs以上后开始A/D转换。

图 15.5 重复模式时的 ADCON0~ADCON1 寄存器

15.3 采样和保持

如果将 ADCON2 寄存器的 SMP 位置“1”（有采样保持功能），就能提高每 1 个管脚的转换速度，在分辨率为 8 位时，为 $28\phi_{AD}$ 周期；在分辨率为 10 位时，为 $33\phi_{AD}$ 周期。采样保持功能对所有运行模式都有效。必须在选择有无采样保持功能后开始 A/D 转换。

在进行 A/D 转换时，必须在采样时间内，对单片机内部的比较器电容充电。

A/D 转换时序图如图 15.6 所示。

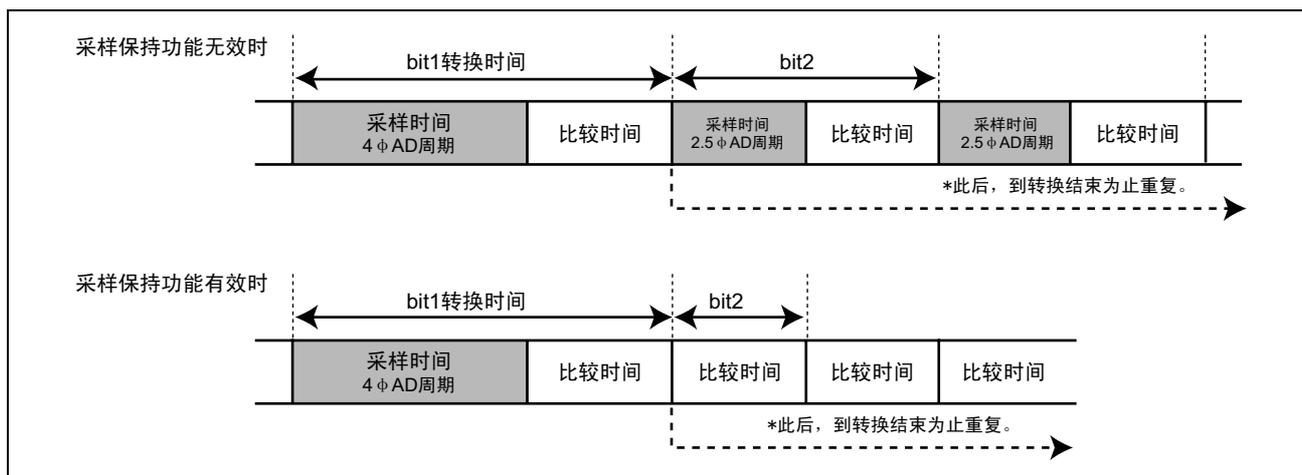


图 15.6 A/D 转换时序图

15.4 A/D 转换周期数

A/D 转换周期数如图 15.7 所示。

A/D 转换模式		转换时间	采样时间	比较时间	采样时间	比较时间	处理结束
无采样保持功能	8位	$49\phi_{AD}$	$4\phi_{AD}$	$2.0\phi_{AD}$	$2.5\phi_{AD}$	$2.5\phi_{AD}$	$8.0\phi_{AD}$
无采样保持功能	10位	$59\phi_{AD}$	$4\phi_{AD}$	$2.0\phi_{AD}$	$2.5\phi_{AD}$	$2.5\phi_{AD}$	$8.0\phi_{AD}$
有采样保持功能	8位	$28\phi_{AD}$	$4\phi_{AD}$	$2.5\phi_{AD}$	$0.0\phi_{AD}$	$2.5\phi_{AD}$	$4.0\phi_{AD}$
有采样保持功能	10位	$33\phi_{AD}$	$4\phi_{AD}$	$2.5\phi_{AD}$	$0.0\phi_{AD}$	$2.5\phi_{AD}$	$4.0\phi_{AD}$

图 15.7 A/D 转换周期数

15.5 模拟输入内部等效电路

模拟输入内部等效电路如图 15.8 所示。

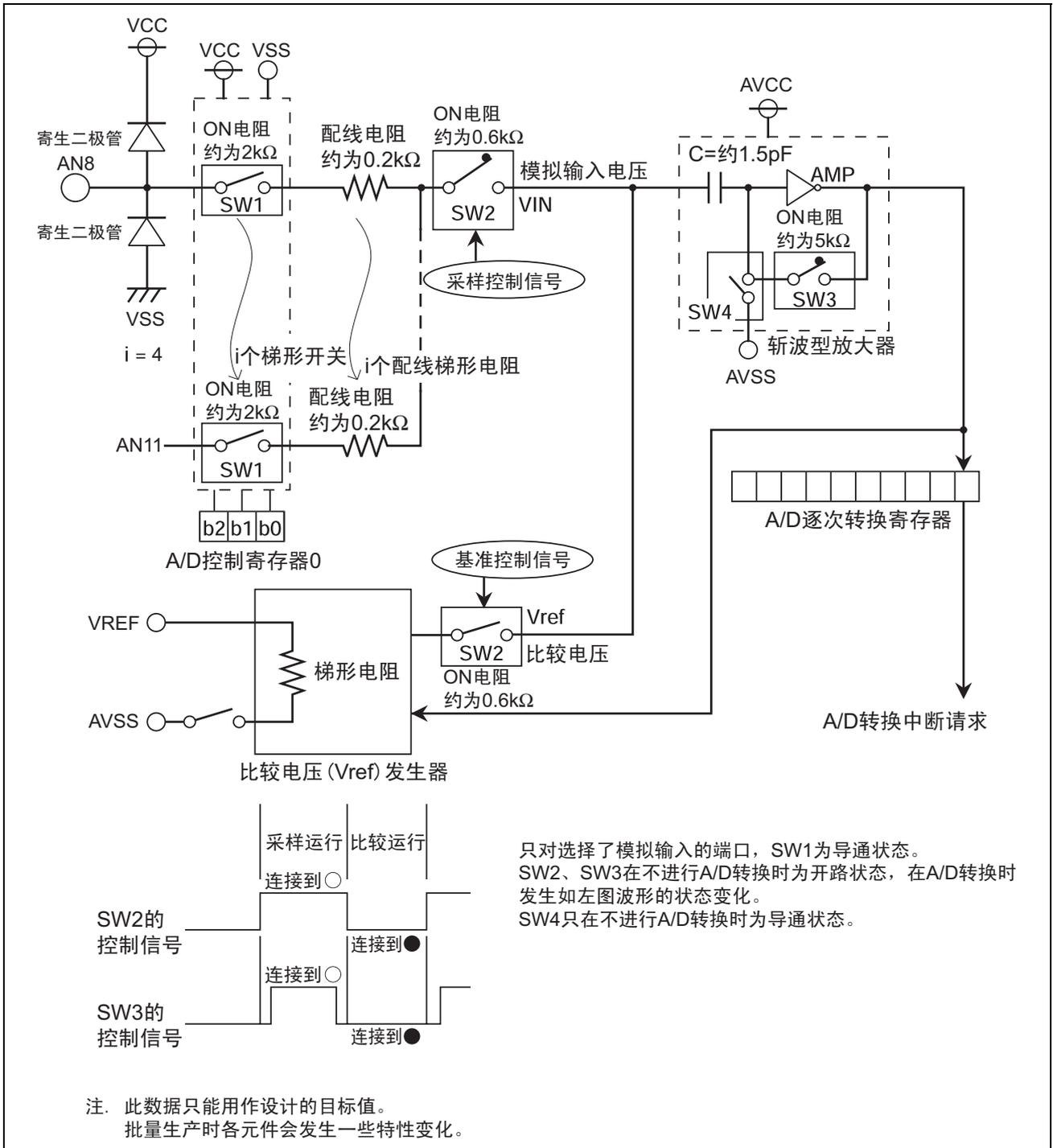


图 15.8 模拟输入内部等效电路

15.6 注入电流旁路电路

注入电流旁路电路结构图如图 15.9 所示，给注入电流旁路电路外加 VCC 以上电压的例子如图 15.10 所示。

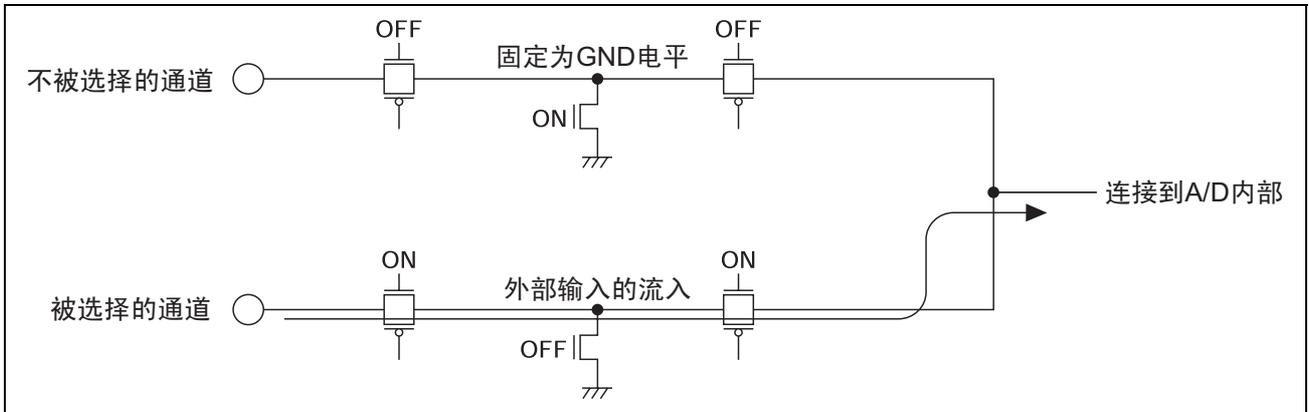


图 15.9 注入电流旁路电路结构

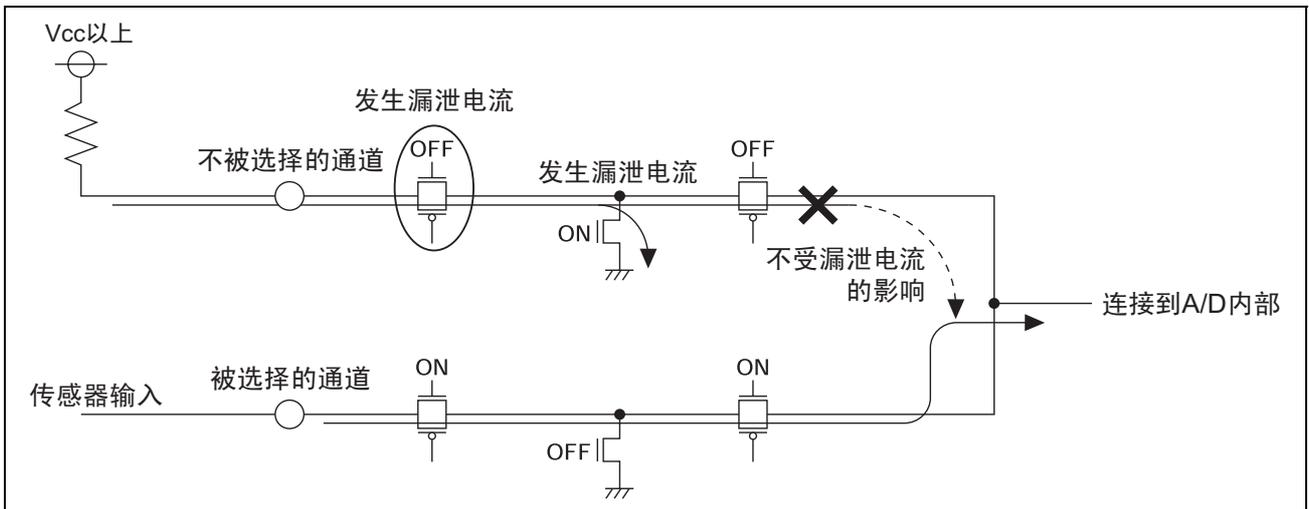


图 15.10 给注入电流旁路电路外加 VCC 以上电压的例子

15.7 A/D 转换时传感器的输出阻抗

为了保证 A/D 转换的正常进行，必须在规定时间内完成对内部电容 C（如图 15.11 所示）的充电。此规定时间（采样时间）在下列公式中为 T。另外，传感器等价电路的输出阻抗为 R0，单片机内部的电阻为 R，A/D 转换的精度（误差）为 X，分辨率为 Y（在 10 位模式中 Y 的值为 1024，在 8 位模式中 Y 的值为 256）。

$$\text{通常, } VC = VIN \left\{ 1 - e^{-\frac{1}{C(R0+R)}t} \right\}$$

$$t=T \text{ 时, } VC = VIN - \frac{X}{Y} VIN = VIN \left(1 - \frac{X}{Y} \right),$$

$$\text{所以, } e^{-\frac{1}{C(R0+R)}T} = \frac{X}{Y}$$

$$-\frac{1}{C(R0+R)}T = 1n \frac{X}{Y}$$

$$\text{因而, } R0 = \frac{T}{C \cdot 1n \frac{X}{Y}} - R$$

模拟输入管脚和外部传感器的等价电路的例子如图 15.11 所示。当 VIN 和 VC 的差变为 0.1LSB 时，求取在时间 T 内电容 C 的管脚间电压 VC 从 0 变为 VIN - (0.1/1024)VIN 的阻抗 R0 的值。(0.1/1024)表示在 10 位模式中进行 A/D 转换时，将电容充电不充分引起的 A/D 转换精度的下降控制在 0.1LSB。不过，实际误差是 0.1LSB 加上绝对精度后的值。

当 f(XIN)=10MHz 时，在有采样&保持功能的 A/D 转换模式中，T=0.25μs。在这个时间 T 内可对电容 C 充分进行充电的输出阻抗 R0 的值，可以通过如下方式来求取。

$$T=0.25\mu\text{s}, R=2.8\text{k}\Omega, C=1.5\text{pF}, X=0.1, Y=1024$$

因而，

$$R0 = \frac{0.25 \times 10^{-6}}{6.0 \times 10^{-12} \cdot 1n \frac{0.1}{1024}} - 2.8 \times 10^3 \approx 7.3 \times 10^3$$

这样，使 A/D 转换精度（误差）为 0.1LSB 以下的传感器电路的输出阻抗 R0 的最大值为 7.3 kΩ。

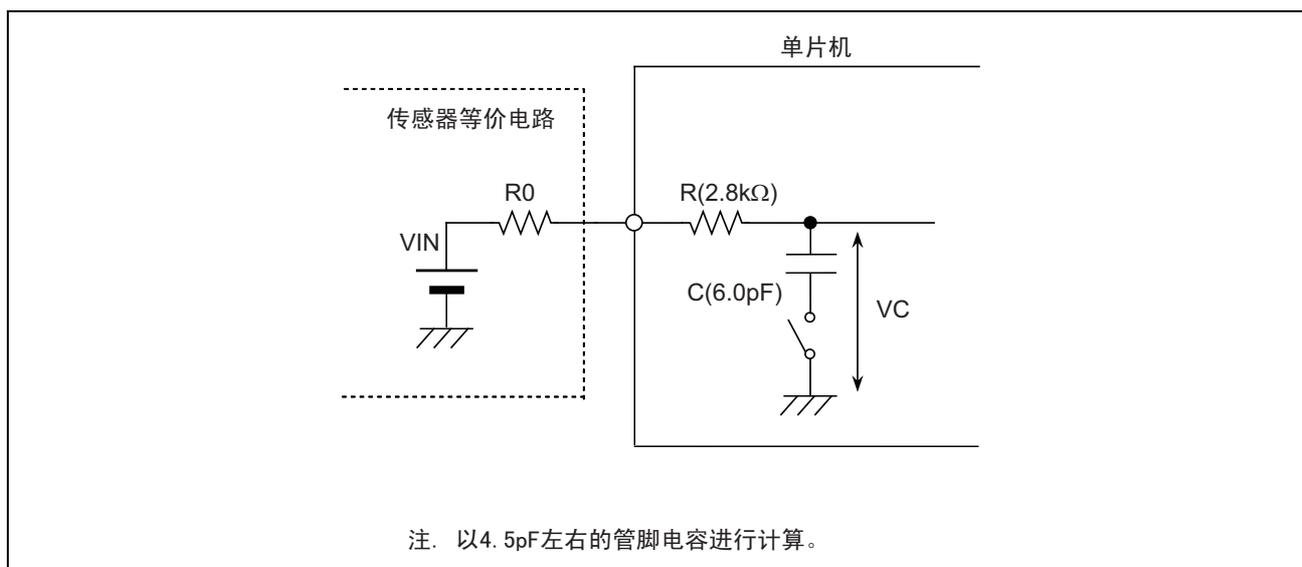


图 15.11 模拟输入管脚和外部传感器的等价电路的例子

15.8 A/D 转换器的使用注意事项

- 对 ADCON0 寄存器的各位（bit6 除外）、ADCON1 寄存器的各位以及 ADCON2 寄存器的 SMP 位的写操作，必须在 A/D 转换停止时（发生触发前）进行。
尤其在将 VCUT 位从“0”（未连接 VREF）置为“1”（连接 VREF）时，必须在至少经过 1 μ s 后开始 A/D 转换。
- 在改变 A/D 运行模式后，必须重新选择模拟输入管脚。
- 在单次模式使用时
必须在确认 A/D 转换结束后，读 AD 寄存器（能通过 ADIC 寄存器的 IR 位或者 ADCON0 寄存器的 ADST 位判断 A/D 转换的结束）。
- 在重复模式使用时
对于 CPU 时钟，不能分频主时钟。
- 在 A/D 转换运行期间，当通过程序将 ADCON0 寄存器的 ADST 位置“0”（停止 A/D 转换）来强制结束时，A/D 转换器的转换结果不定。在通过程序将 ADST 位置“0”的情况下，不能使用 AD 寄存器的值。

第16章 闪存

16.1 概要

能在 CPU 改写模式、标准串行输入/输出模式和并行输入/输出模式 3 种改写模式中对闪存进行操作。闪存的性能概要如表 16.1 所示（表 16.1 以外的项目，请参照“表 1.1 R5R0C00 群的性能概要”）。

表 16.1 闪存的性能概要

项目	性能
闪存的运行模式	3种模式（CPU改写、标准串行输入/输出和并行输入/输出模式）
擦除块分配	请参照图16.1
编程方式	字节单位
擦除方式	块擦除
编程、擦除的控制方式	由软件命令控制编程、擦除
改写的控制方式	由FMR0寄存器的FMR02位控制块0、块1的改写
	由FMR1寄存器的FMR15和FMR16位分别控制块0和块1的改写
命令数	5个命令
可编程/擦除次数（注1）	块0（程序ROM） 100次
ID码检查功能	对应标准串行输入/输出模式
ROM码保护	对应并行输入/输出模式

注1. 可编程/擦除次数的定义

可编程/擦除次数是各块的次数。

在可编程/擦除次数为n次（n=100次）的情况下，能逐块分别擦除n次。例如，如果对于1K的块A分1024次写1字节后擦除该块，可编程/擦除次数就仍为1次。在改写100次以上的情况下，为了减少实际的改写次数，必须在空区结束之前进行编程后擦除，以及避免只改写特定块，平衡各块的编程、擦除次数。

另外，建议保存擦除次数等信息，设定限制次数。

表 16.2 闪存改写模式的概要

闪存改写模式	CPU改写模式	标准串行输入/输出模式	并行输入/输出模式
功能概要	通过CPU执行软件命令改写用户ROM区 EW0模式：可改写闪存以外的区域 EW1模式：可改写闪存	使用专用串行编程器改写用户ROM区	使用专用并行编程器改写用户ROM区
能改写的区域	用户ROM区	用户ROM区	用户ROM区
运行模式	单芯片模式	引导模式	并行输入/输出模式
ROM编程器	—	串行编程器	并行编程器

16.2 存储器的配置

闪存分为用户 ROM 区和引导 ROM 区（保留区）。R5R0C00 群的闪存框图如图 16.1 所示。

用户 ROM 区被分为多个块。在 CPU 改写模式、标准串行输入/输出模式或者并行输入/输出模式中能改写用户 ROM 区。

CPU 改写模式中改写块 0 时，在 FMR0 寄存器的 FMR02 位置“1”（允许改写）的情况下，如果 FMR1 寄存器的 FMR15 位置“0”（允许改写），就允许改写块 0。

在出货时，引导 ROM 区存有标准串行输入/输出模式的改写控制程序。虽然引导 ROM 区被分配在与用户 ROM 区重叠的地址，但是存在另外的存储器。

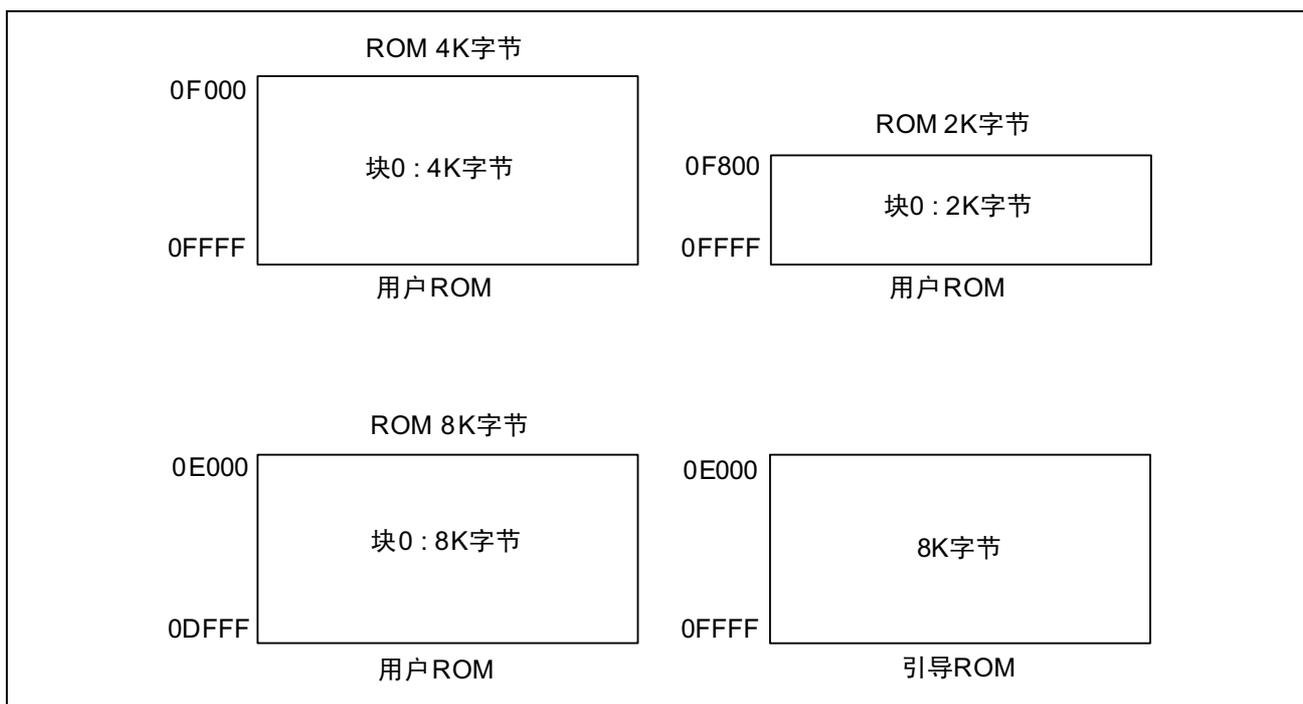


图 16.1 R5R5C00 群的闪存框图

16.3 闪存改写的禁止功能

为了不能简单地读或者改写闪存,标准串行输入/输出模式有 ID 码的检查功能,并行输入/输出模式有 ROM 码的保护功能。

16.3.1 ID 码的检查功能

用于标准串行输入/输出模式。在闪存不为空白的情况下,判断编程器送来的 ID 码和写在闪存中的 7 字节的 ID 码是否一致。如果不一致,就不接受编程器送来的命令。ID 码是各 8 位的数据,该区域从第 1 个字节开始为地址 00FFDFh、00FFE3h、00FFEBh、00FFE7h、00FFF3h、00FFF7h、00FFFBh。必须将预先给这些地址设定 ID 码的程序写到闪存。

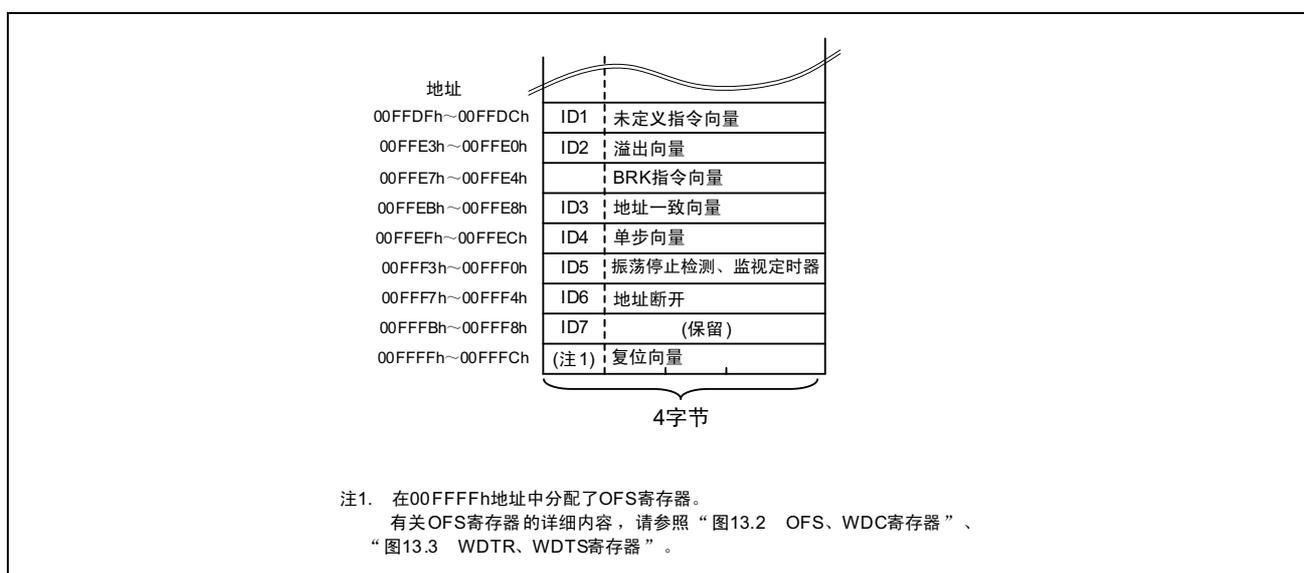


图 16.2 ID 码的保存地址

16.3.2 ROM 码的保护功能

ROM 码保护是在使用并行输入/输出模式时，通过 OFS 寄存器禁止读取和变更内部闪存内容的功能。OFS 寄存器如图 16.3 所示。

如果给 ROMCR 位写“1”并给 ROMCP1 位写“0”，ROM 码保护就有效，禁止读取和变更内部闪存的内容。

如果给 ROMCR 位写“0”，就解除 ROM 码保护，能读取和变更内部闪存的内容。

一旦将 ROM 码保护设定为有效，就不能在并行输入/输出模式中改写内部闪存的内容。在解除 ROM 码保护时，必须使用 CPU 改写模式或者标准串行输入/输出模式擦除包含 OFS 寄存器的块。



图 16.3 OFS 寄存器

16.4 CPU 改写模式

在 CPU 改写模式中，能通过 CPU 执行软件命令改写用户 ROM 区。因此，能在不使用 ROM 编程器等而将单片机安装在电路板的状态下改写用户 ROM 区。必须只对用户 ROM 区的各块区域执行编程、块擦除的命令。

在 CPU 改写模式的擦除运行中发生中断请求时，有暂时中断擦除运行进行中断处理的擦除挂起功能。可在擦除挂起中通过程序读用户 ROM 区。

在 CPU 改写模式的自动编程中发生中断请求时，有暂时中断自动编程进行中断处理的编程挂起功能。可在编程挂起中通过程序读用户 ROM 区。

CPU 改写模式有擦除编程 0 模式（EW0 模式）和擦除编程 1 模式（EW1 模式）。EW0 模式和 EW1 模式的不同点如表 16.3 所示。

表 16.3 EW0 模式和 EW1 模式的不同点

项目	EW0模式	EW1模式
运行模式	单芯片模式	单芯片模式
能配置改写控制程序的区域	用户ROM区	用户ROM区
能执行改写控制程序的区域	需要在传送到闪存以外的区域（RAM等）后执行	可在用户ROM区执行
能被改写的区域	用户ROM区	用户ROM区 但是，存有改写控制程序的块除外（注1）
软件命令的限制	无	<ul style="list-style-type: none"> 对于存有编程、块擦除命令的改写控制程序的块，禁止执行 禁止执行读状态寄存器命令
编程、擦除后的模式	读状态寄存器模式	读阵列（Read Array）模式
自动编程、自动擦除时的CPU状态	运行	保持状态（输入/输出端口保持命令执行前的状态）
闪存的状态检测	<ul style="list-style-type: none"> 通过程序读FMR0寄存器的FMR00、FMR06、FMR07位 执行读状态寄存器命令，读取状态寄存器的SR7、SR5、SR4 	通过程序读FMR0寄存器的FMR00、FMR06、FMR07位
擦除挂起的转移条件	通过程序将FMR4寄存器的FMR40和FMR41位置“1”	FMR4寄存器的FMR40位为“1”并且发生被允许的可屏蔽中断的中断请求
编程挂起的转移条件	通过程序将FMR4寄存器的FMR40和FMR42位设定为“1”	FMR4寄存器的FMR40位为“1”并且发生被允许的可屏蔽中断的中断请求
CPU时钟	5MHz以下	无限制（使用的时钟频率）

注1. 在FMR0寄存器的FMR02位置“1”（允许改写）的情况下，如果将FMR1寄存器的FMR15位置“0”（允许改写），就允许改写块0。

16.4.1 EW0 模式

在将 FMR0 寄存器的 FMR01 位置“1”（CPU 改写模式有效）时，为 CPU 改写模式，可接受软件命令。此时，因为 FMR1 寄存器的 FMR11 位是“0”，所以为 EW0 模式。

通过软件命令控制编程、擦除运行。能通过 FMR0 寄存器或者状态寄存器确认编程、擦除结束时的状态等。

在自动擦除中转移到擦除挂起时，必须将 FMR40 位置“1”（允许挂起）、FMR41 位置“1”（请求擦除挂起），然后等待 td(SR-ES)，在确认 FMR46 位为“1”（允许读）后才能对用户 ROM 区进行存取。如果将 FMR41 位置“0”（重新启动擦除），就重新开始自动擦除。

在自动编程中转移到编程挂起时，必须将 FMR40 位置“1”（允许挂起）、FMR42 位置“1”（请求编程挂起），然后等待 td(SR-ES)，在确认 FMR46 位为“1”（允许读）后才能对用户 ROM 区进行存取。如果将 FMR42 位置“0”（重新启动编程），就重新开始自动编程。

16.4.2 EW1 模式

在 FMR01 位置“1”（CPU 改写模式有效）后将 FMR11 位置“1”（EW1 模式）时，为 EW1 模式。

能通过 FMR0 寄存器确认编程、擦除结束时的状态等。不能在 EW1 模式中执行读状态寄存器的软件命令。

在自动擦除时将擦除挂起功能设定为有效的情况下，必须在将 FMR40 位置“1”（允许挂起）后执行块擦除命令，并预先将转移到擦除挂起的中断设定为中断允许状态。如果在执行块擦除命令后经过 td(SR-ES)，就能接受中断请求。

如果发生中断请求，FMR41 位就自动变为“1”（请求擦除挂起），中断自动擦除。在结束中断处理后，如果自动擦除还没有结束（FMR00 位为“0”），就必须将 FMR41 位置“0”（重新启动擦除），重新开始自动擦除。

在自动编程时将编程挂起功能设定为有效的情况下，必须在将 FMR40 位置“1”（允许挂起）后执行编程命令，并预先将转移到编程挂起的中断设定为中断允许状态。如果在执行编程命令后经过 td(SR-ES)，就能接受中断请求。

如果发生中断请求，FMR42 位就自动变为“1”（请求编程挂起），中断自动编程。在结束中断处理后，如果自动编程还没有结束（FMR00 位为“0”），就必须将 FMR42 位置为“0”（重新启动编程），重新开始自动编程。

FMR0 寄存器如图 16.4、FMR1 寄存器如图 16.5、FMR4 寄存器如图 16.6 所示。

(1) FMR00 位

FMR00 位是表示闪存运行状况的位。在编程、擦除运行中为“0”，否则为“1”。

(2) FMR01 位

如果将 FMR01 位置“1”（CPU 改写模式），就可接受命令。

(3) FMR02 位

在 FMR02 位为“0”（禁止改写）时，块 0 和块 1 不接受编程命令、块擦除命令。

在 FMR02 位为“1”（允许改写）时，块 0 和块 1 由 FMR15、FMR16 位控制改写。

(4) FMSTP 位

FMSTP 位是初始化闪存的控制电路并降低闪存功耗的位。如果将 FMSTP 位置“1”，就不能存取闪存。因此，必须通过闪存以外的区域的程序写 FMSTP 位。

在以下的情况下，必须将 FMSTP 位置“1”：

- 在 EW0 模式的擦除和编程中闪存的存取发生异常（FMR00 位无法恢复到“1”（就绪））时
- 通过内部振荡器模式（主时钟停止）设定为低功耗时

通过内部振荡器模式（主时钟停止）设定为低功耗的处理如图 16.10 所示，请按照此流程图操作。另外，在 CPU 改写模式无效时转移到停止模式或者等待模式的情况下，因为自动切断闪存的电源，返回时自动连接，所以不需要设定 FMR0 寄存器。

(5) FMR06 位

FMR06 位是表示自动编程状态的只读位。如果发生编程错误，FMR06 位就为“1”，否则为“0”。详细内容请参照“16.4.5 全状态检查”。

(6) FMR07 位

FMR07 位是表示自动擦除状态的只读位。如果发生擦除错误，FMR07 位就为“1”，否则为“0”。详细内容请参照“16.4.5 全状态检查”。

(7) FMR11 位

如果将 FMR11 位置“1”（EW1 模式），就为 EW1 模式。

(8) FMR15 位

在 FMR02 位是“1”（允许改写）并且 FMR15 位是“0”（允许改写）时，块 0 接受编程命令、块擦除命令。

(9) FMR40 位

如果将 FMR40 位置“1”（允许），就允许挂起功能。

(10) FMR41 位

如果在 EW0 模式中通过程序将 FMR41 位置“1”，就转移到擦除挂起模式。如果在 EW1 模式中发生被允许的中断的中断请求，FMR41 位就自动变为“1”（请求擦除挂起），转移到擦除挂起模式。

在重新开始自动擦除运行时，必须将 FMR41 位置“0”（重新启动擦除）。

(11) FMR42 位

如果在 EW0 模式中通过程序将 FMR42 位置“1”，就转移到编程挂起模式。如果在 EW1 模式中发生被允许的中断的中断请求，FMR42 位就自动变为“1”（请求编程挂起），转移到编程挂起模式。

在重新开始自动编程时，必须将 FMR42 位置“0”（重新启动编程）。

(12) FMR43 位

如果开始自动擦除，FMR43 位就为“1”（执行擦除中）。即使在擦除挂起中 FMR43 位也一直为“1”（执行擦除中）。

如果结束自动擦除，FMR43 位就为“0”（未执行擦除）。

(13) FMR44 位

如果开始自动编程，FMR44 位就为“1”（执行编程中）。即使在编程挂起中 FMR44 位也一直为“1”（执行编程中）。

如果结束自动编程，FMR44 位就为“0”（未执行编程）。

(14) FMR46 位

在执行自动擦除中 FMR46 位为“0”（禁止读）。在挂起模式中 FMR46 位为“1”（读允许）。在为“0”期间，禁止存取闪存。

(15) FMR47 位

如果将 FMR47 位置“1”（允许），就能降低读闪存时的消耗电流。

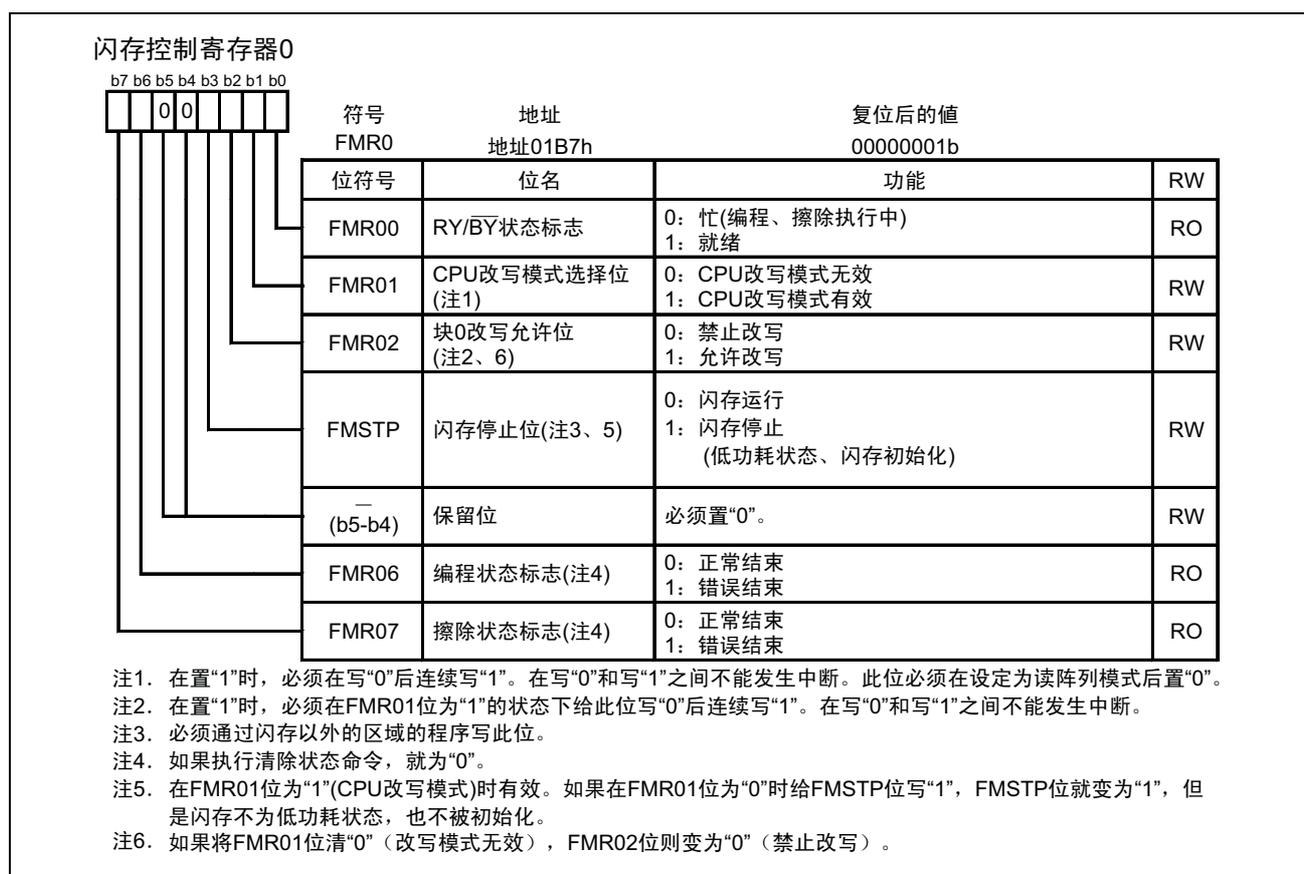


图 16.4 FMR0 寄存器

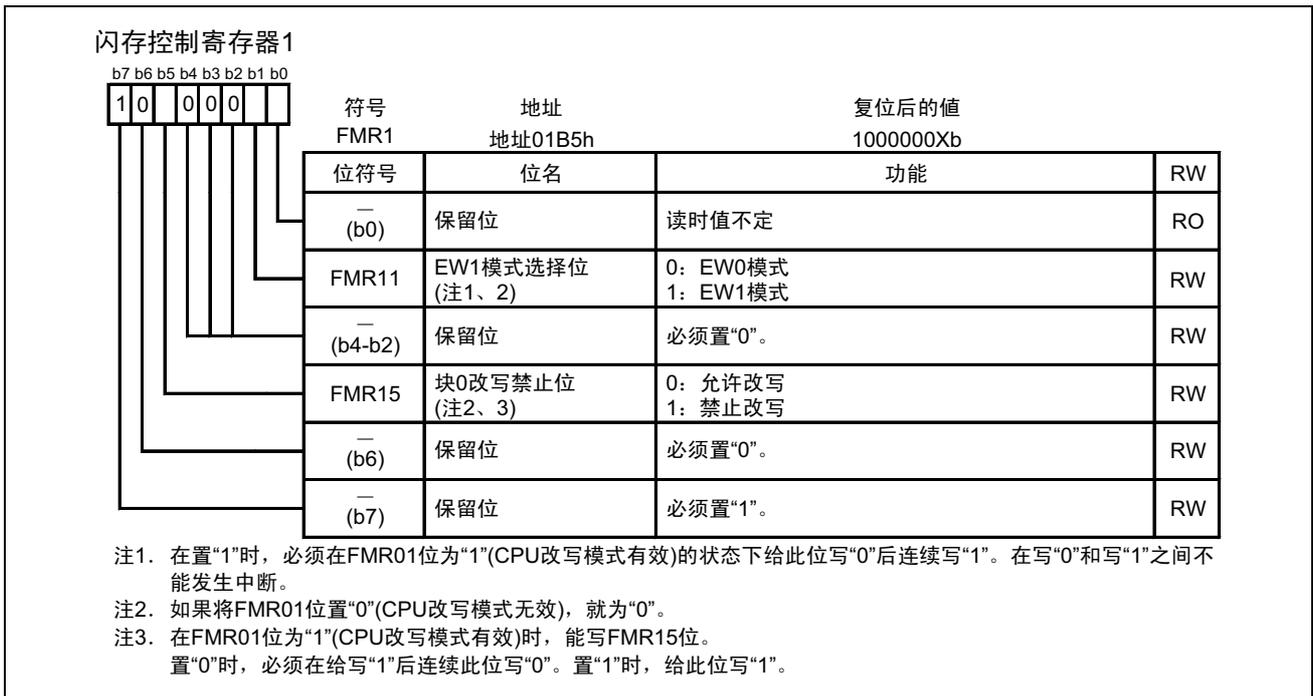


图 16.5 FMR1 寄存器

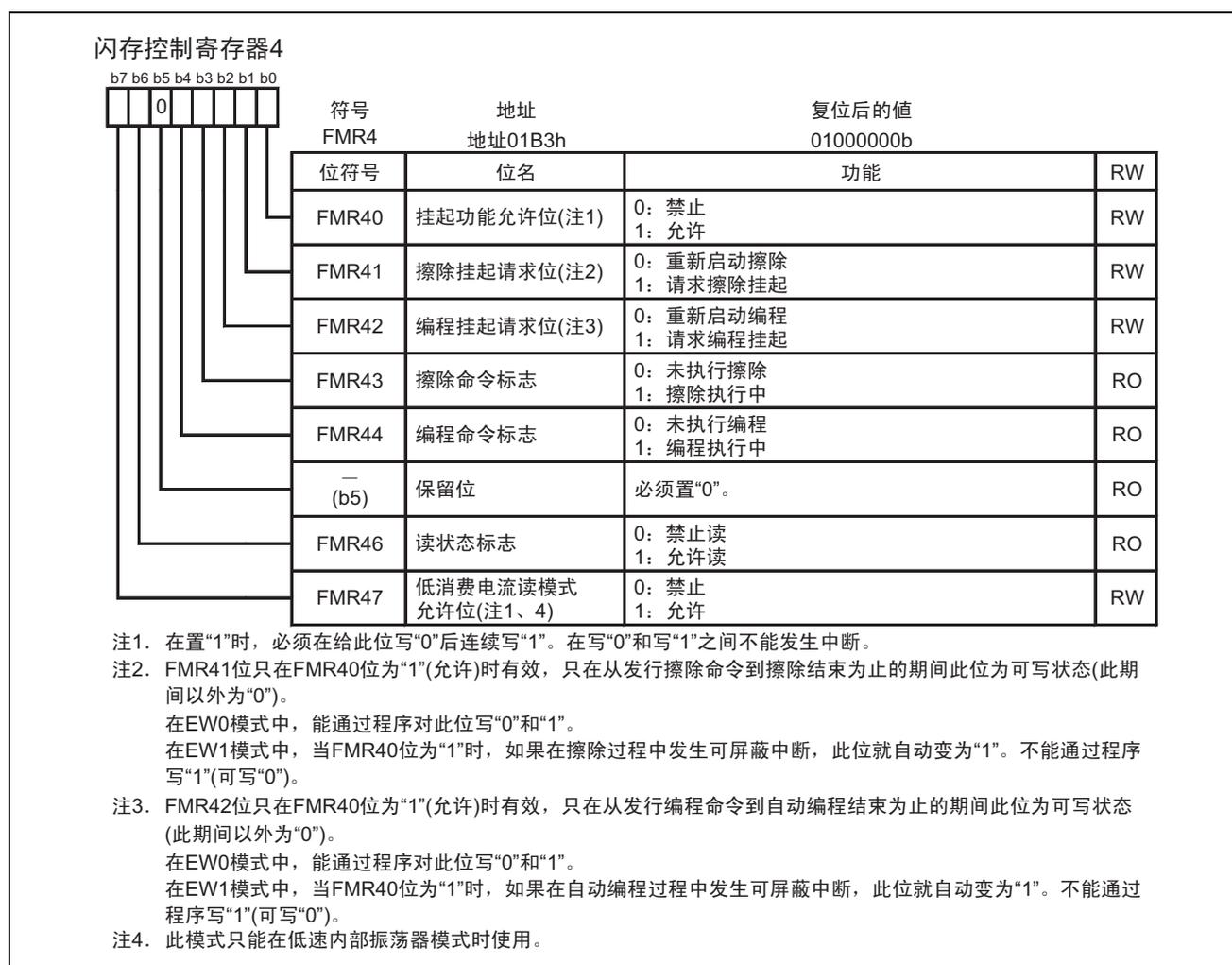


图 16.6 FMR4 寄存器

有关挂起运行的时序如图 16.7 所示。

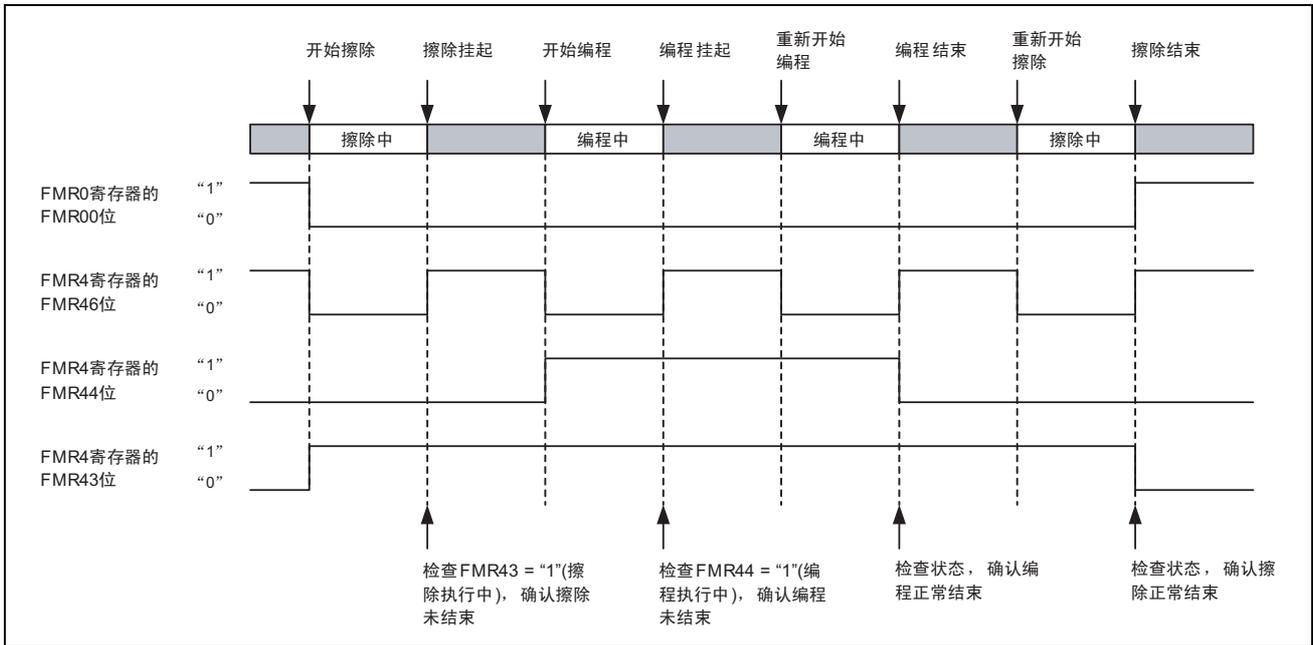


图 16.7 有关挂起运行的时序

EW0 模式的设定和解除方法如图 16.8、EW1 模式的设定和解除方法如图 16.9 所示。

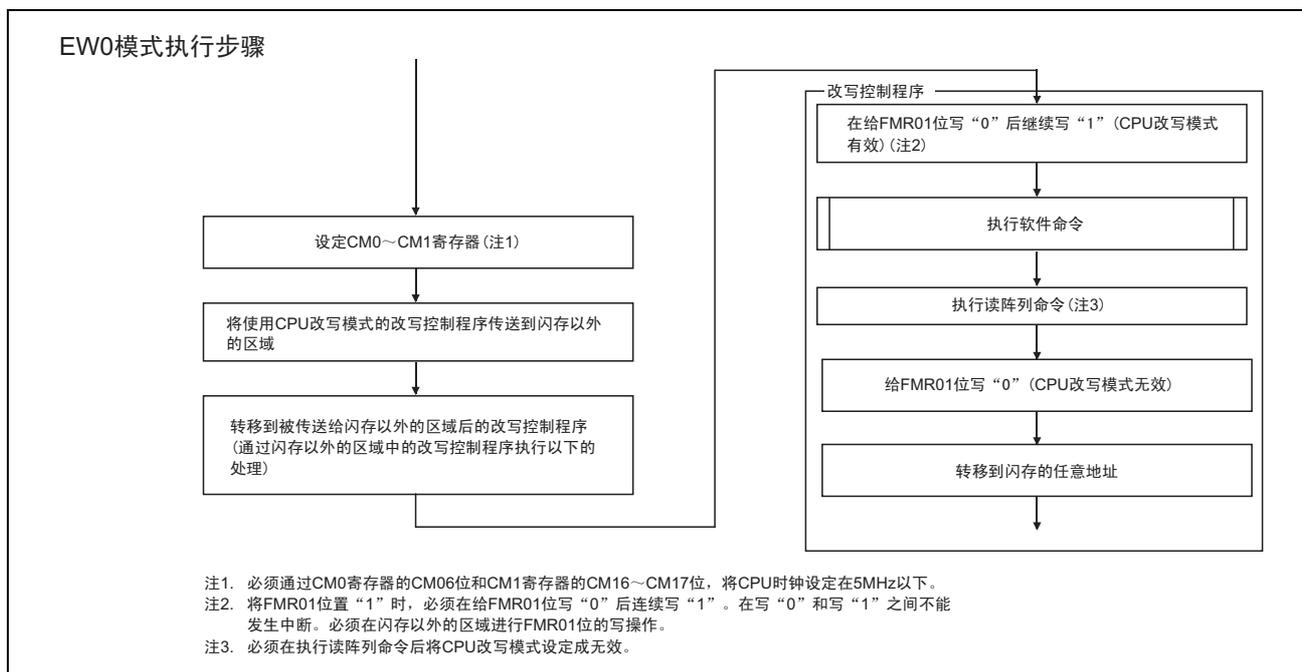


图 16.8 EW0 模式的设定和解除方法

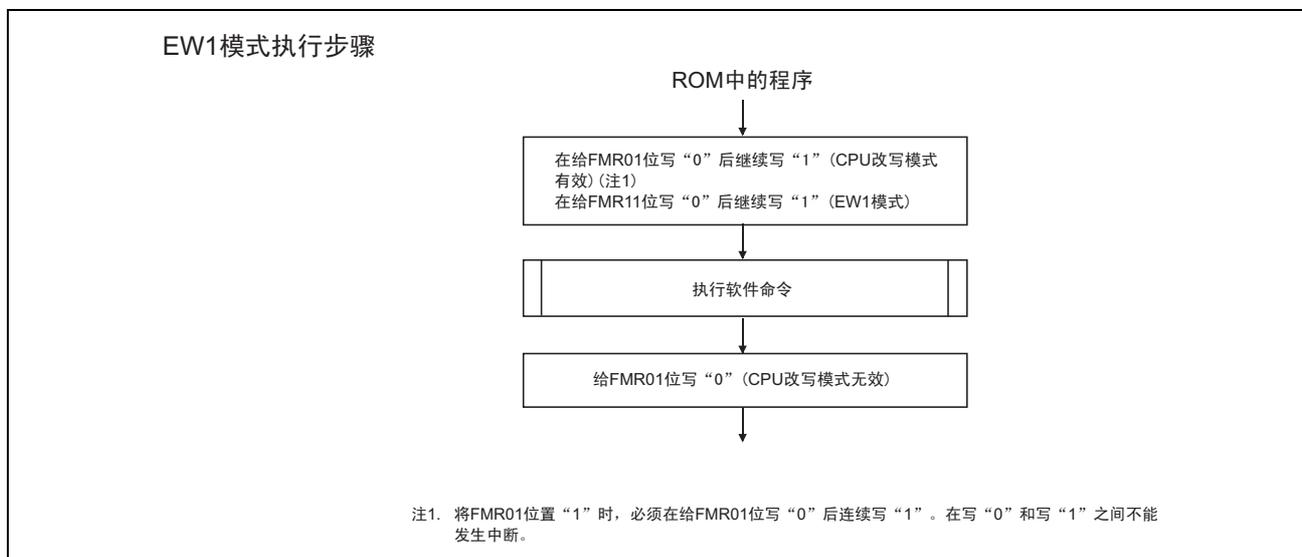


图 16.9 EW1 模式的设定和解除方法

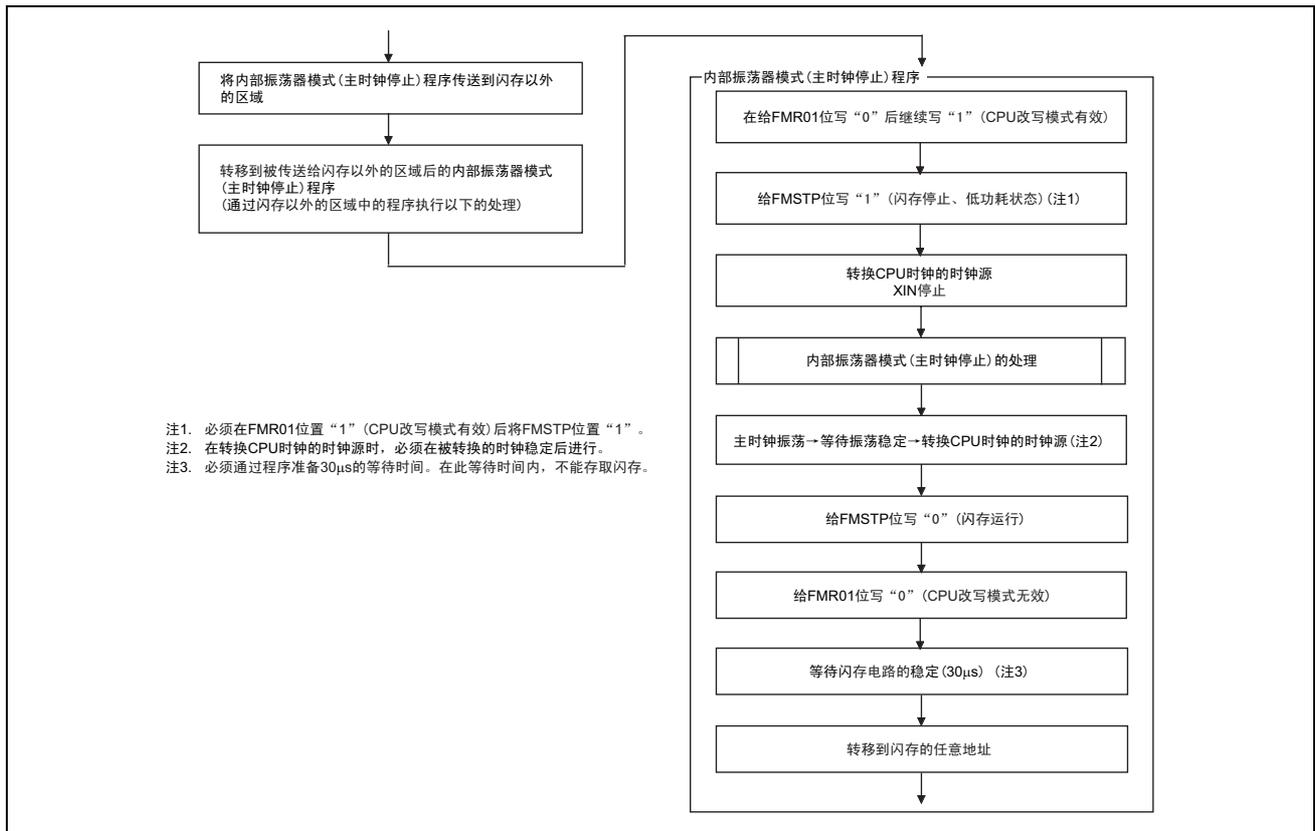


图 16.10 通过内部振荡器模式（主时钟停止）设定为低功耗的处理

16.4.3 软件命令

以下说明有关软件命令，请以 8 位为单位进行命令和数据的读写。

表 16.4 软件命令一览表

软件命令	第1总线周期			第2总线周期		
	模式	地址	数据 (D7~D0)	模式	地址	数据 (D7~D0)
读阵列	写	×	FFh			
读状态寄存器	写	×	70h	读	×	SRD
清除状态寄存器	写	×	50h			
编程	写	WA	40h	写	WA	WD
块擦除	写	×	20h	写	BA	D0h

SRD: 状态寄存器数据 (D7~D0)。

WA: 写地址 (第1总线周期的地址必须和第2总线周期的地址相同)。

WD: 写数据 (8位)。

BA: 块的任意地址。

×: 用户ROM区内的任意地址

(1) 读阵列

它是读闪存的命令。

如果在第 1 总线周期写“FFh”，就为读阵列模式。如果在下一个总线周期以后输入读地址，就能以 8 位为单位读指定地址的内容。

因为读阵列模式保持到写其它命令为止，所以能连续读多个地址的内容。

(2) 读状态寄存器

它是读状态寄存器的命令。

如果在第 1 总线周期写“70h”，就能在第 2 总线周期读取状态寄存器 (参照“18.4.4 状态寄存器”)。

另外，读时必须读用户 ROM 区内的地址。

不能在 EW1 模式中执行此命令。

(3) 清除状态寄存器

它是将状态寄存器置“0”的命令。

如果在第 1 总线周期写“50h”，FMR0 寄存器的 FMR06~FMR07 位和状态寄存器的 SR4~SR5 就变为“0”。

(4) 编程

它是以 1 字节为单位将数据写到闪存的命令。

如果在第 1 总线周期写“40h”，并且在第 2 总线周期将数据写到写地址，就开始自动编程（数据的编程和验证）。第 1 总线周期的地址值必须和第 2 总线周期指定的写地址相同。

能通过 FMR0 寄存器的 FMR00 位确认自动编程的结束。FMR00 位在自动编程期间为“0”，结束后为“1”。在自动编程结束之后，能通过 FMR0 寄存器的 FMR06 位得知自动编程的结果（参照“16.4.5 全状态检查”）。不能对已编程的地址进行追加写。

另外，当 FMR0 寄存器的 FMR02 位为“0”（禁止改写）时，或者当 FMR02 位为“1”（允许改写）并且 FMR1 寄存器的 FMR15 位为“1”（禁止改写）时，不接受对块 0 的编程命令。

不能在 EW1 模式中对已分配改写控制程序的地址执行此命令。

在 EW0 模式中，在自动编程开始的同时变为读状态寄存器模式，能读取状态寄存器。状态寄存器的 bit7（SR7）在自动编程开始的同时变为“0”，在结束时恢复为“1”。此时的读状态寄存器模式被保持到下次读写阵列命令为止。另外，在自动编程结束后，能通过读取状态寄存器得知自动编程的结果。

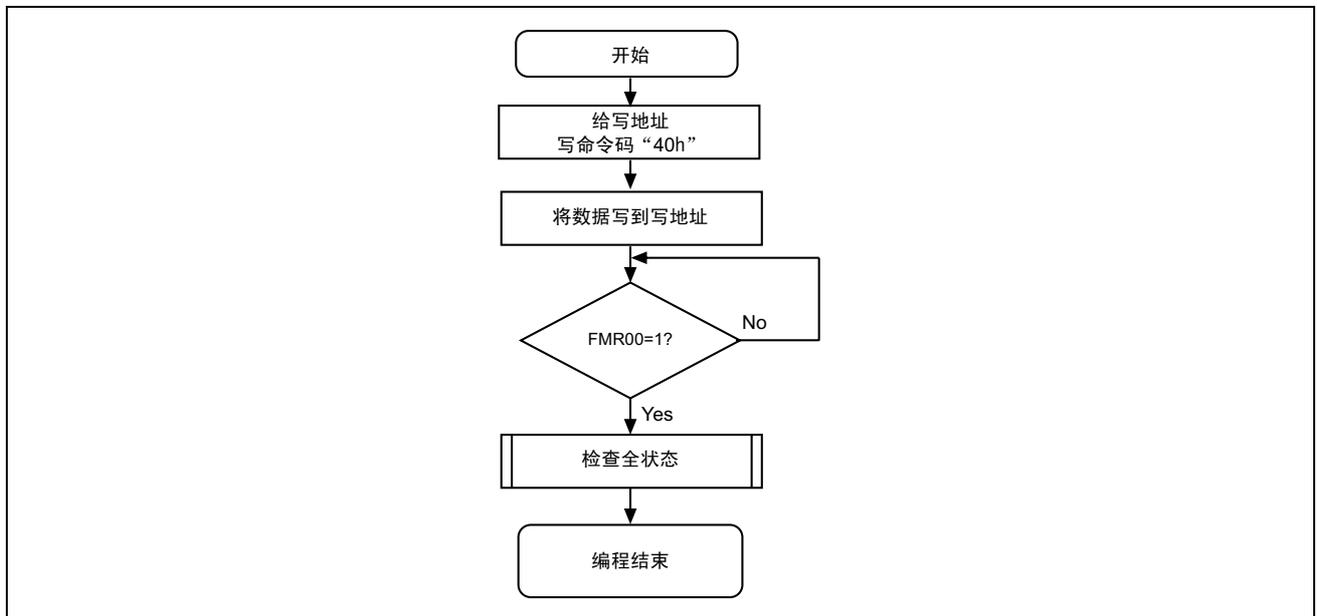


图 16.12 编程的流程图

(5) 块擦除

如果在第 1 总线周期写“20h”，并且在第 2 总线周期将“D0h”写到块的任意地址，就对指定的块开始自动擦除（擦除和擦除验证）。

能通过 FMR0 寄存器的 FMR00 位确认自动擦除的结束。

FMR00 位在自动擦除期间为“0”，结束后为“1”。

在自动擦除结束后，能通过 FMR0 寄存器的 FMR07 位得知自动擦除的结果（参照“16.4.5 全状态检查”）。

另外，当 FMR0 寄存器的 FMR02 位为“0”（禁止改写）时，或者当 FMR02 位为“1”（允许改写）并且 FMR1 寄存器的 FMR15 位为“1”（禁止改写）时，不接受对块 0 的块擦除命令；而当 FMR16 位为“1”（禁止改写）时，不接受对块 1 的块擦除命令。

在编程挂起中不接受块擦除命令。

块擦除流程图（不使用擦除挂起功能时）如图 16.12、块擦除流程图（使用擦除挂起功能时）如图 16.13 所示。

不能在 EW1 模式中对已分配改写控制程序的块执行此命令。

在 EW0 模式中，在自动擦除开始的同时变为读状态寄存器模式，能读取状态寄存器。状态寄存器的 bit7（SR7）在自动擦除开始的同时变为“0”，在结束时恢复为“1”。此时的读状态寄存器模式被保持到下次写读阵列命令为止。

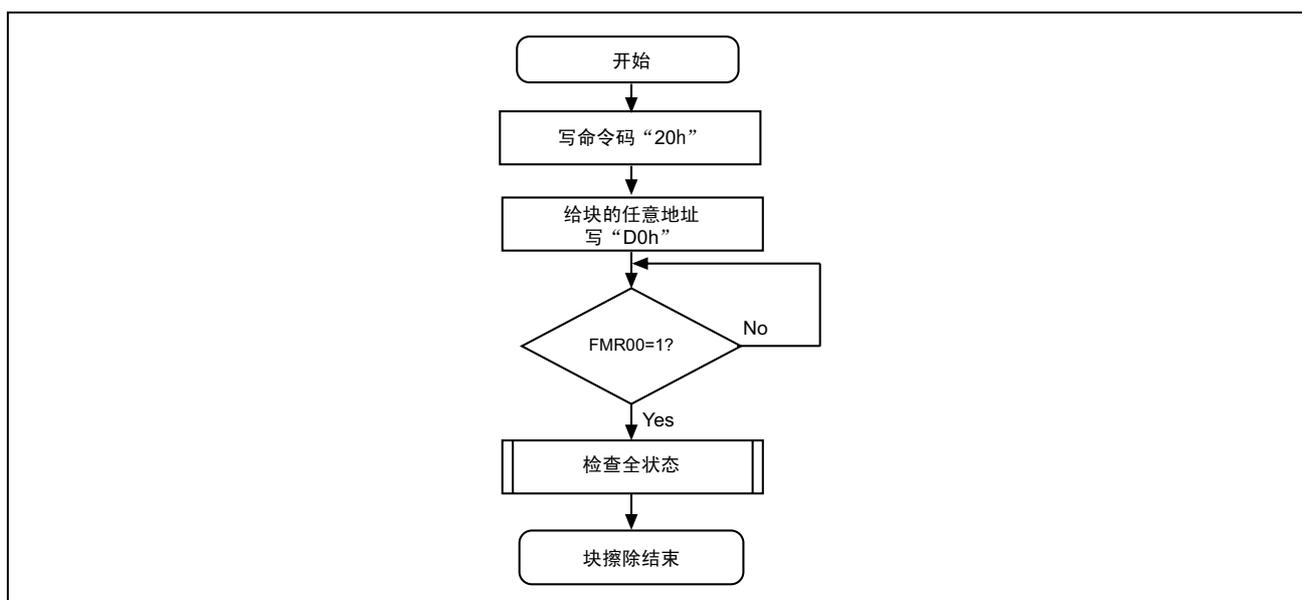


图 16.12 块擦除的流程图（不使用擦除挂起功能时）

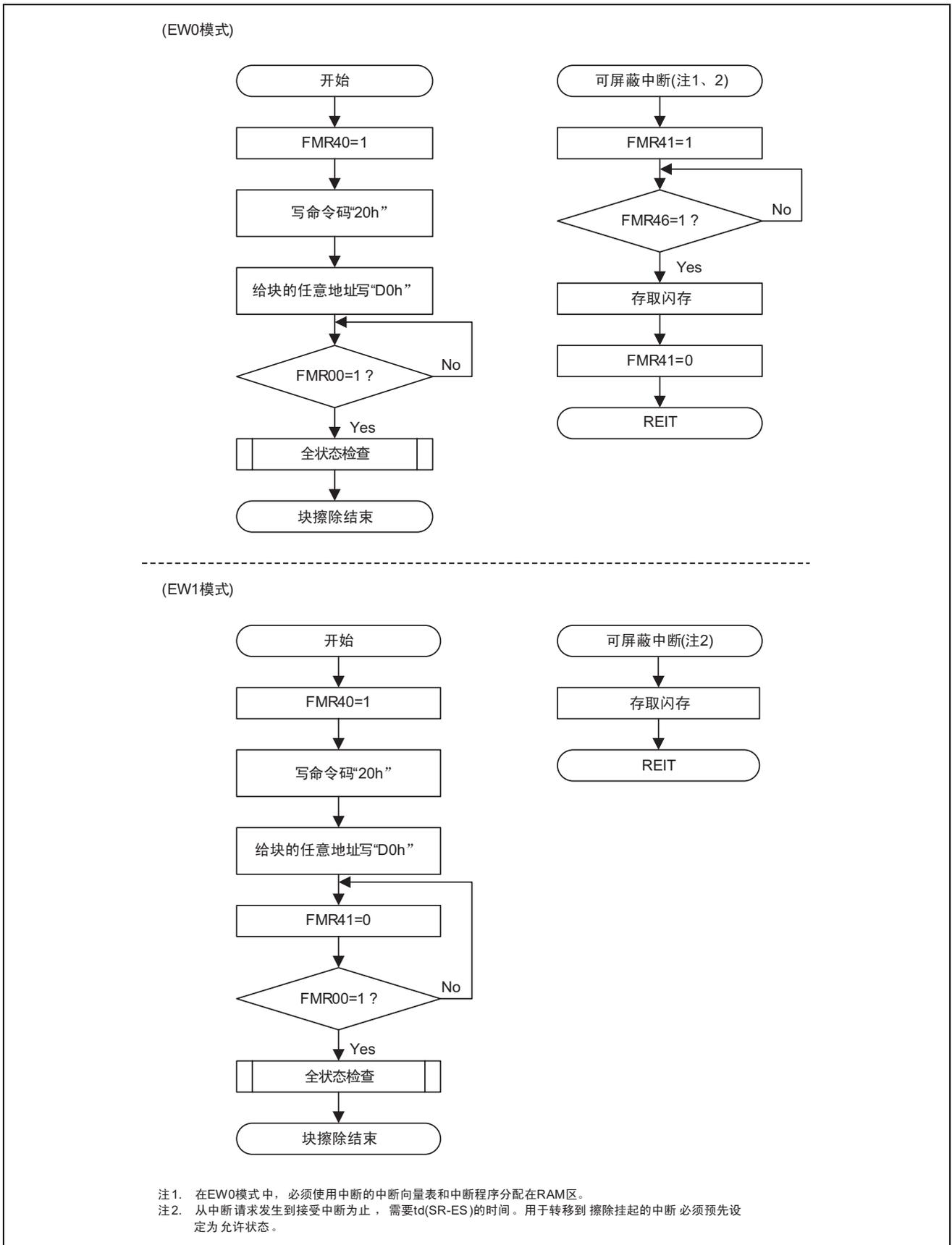


图 16.13 块擦除的流程图（使用擦除挂起功能时）

16.4.4 状态寄存器

状态寄存器是表示闪存的运行状态、擦除和编程的正常/错误结束等状态的寄存器，能通过 FMR0 寄存器的 FMR00、FMR06~FMR07 位读状态寄存器的状态。

状态寄存器如表 16.5 所示。

另外，能在 EW0 模式中的以下情况读取状态寄存器：

- 在写读状态寄存器命令后读用户 ROM 区内的任意地址时
- 在执行编程命令或者块擦除命令后到执行读阵列命令的期间，读用户 ROM 区内的任意地址时

(1) 定序器状态 (SR7、FMR00 位)

定序器状态表示闪存的运行状况。在自动编程和自动擦除中为“0”（忙），在这些运行结束的同时变为“1”（就绪）。

(2) 擦除状态 (SR5、FMR07 位)

请参照“16.4.5 全状态检查”。

(3) 编程状态 (SR4、FMR06 位)

请参照“16.4.5 全状态检查”。

表 16.5 状态寄存器

状态寄存器的位	FMR0寄存器的位	状态名	内容		复位后的值
			“0”	“1”	
SR0(D0)	—	保留	—	—	—
SR1(D1)	—	保留	—	—	—
SR2(D2)	—	保留	—	—	—
SR3(D3)	—	保留	—	—	—
SR4(D4)	FMR06	编程状态	正常结束	错误结束	0
SR5(D5)	FMR07	擦除状态	正常结束	错误结束	0
SR6(D6)	—	保留	—	—	—
SR7(D7)	FMR00	定序器状态	忙	就绪	1

D0~D7：表示在执行了读状态命令时被读取的数据总线。

在执行清除状态命令时，FMR07位 (SR5)~FMR06位 (SR4) 为“0”。

在FMR07位 (SR5) 或者FMR06位 (SR4) 为“1”时，不接受编程和块擦除命令。

16.4.5 全状态检查

如果发生错误，FMR0 寄存器的 FMR06~FMR07 位就为“1”，表示发生的各错误。因此，能通过检查这些状态（全状态检查）确认执行结果。

错误和 FMR0 寄存器的状态如表 16.6、全状态检查的流程图和发生各错误时的处理方法如图 16.14 所示。

表 16.6 错误和 FMR0 寄存器的状态

FMR00寄存器 (状态寄存器)的状态		错误	发生错误的条件
FMR07 (SR5)	FMR06 (SR4)		
1	1	命令顺序错误	<ul style="list-style-type: none"> 没有正确写命令 在块擦除命令的第2总线周期写了无效数据 (“D0h” 或者 “FFh” 以外的值) (注1) 在使用FMR0寄存器的FMR02位、FMR1寄存器的FMR15位设定为改写禁止的状态下, 执行了编程命令或者块擦除命令 在输入擦除命令时, 输入了没配置闪存的地址 在输入擦除命令时, 对禁止改写的块执行了擦除命令 在输入编程命令时, 输入了没配置闪存的地址 在输入编程命令时, 对禁止改写的块执行了编程命令
1	0	擦除错误	<ul style="list-style-type: none"> 执行块擦除命令, 不能正确地自动擦除
0	1	编程错误	<ul style="list-style-type: none"> 执行编程命令, 不能正确地自动编程

注1. 在这些命令的第2总线周期写“FFh”时, 为读阵列模式, 同时第1总线周期写的命令码无效。

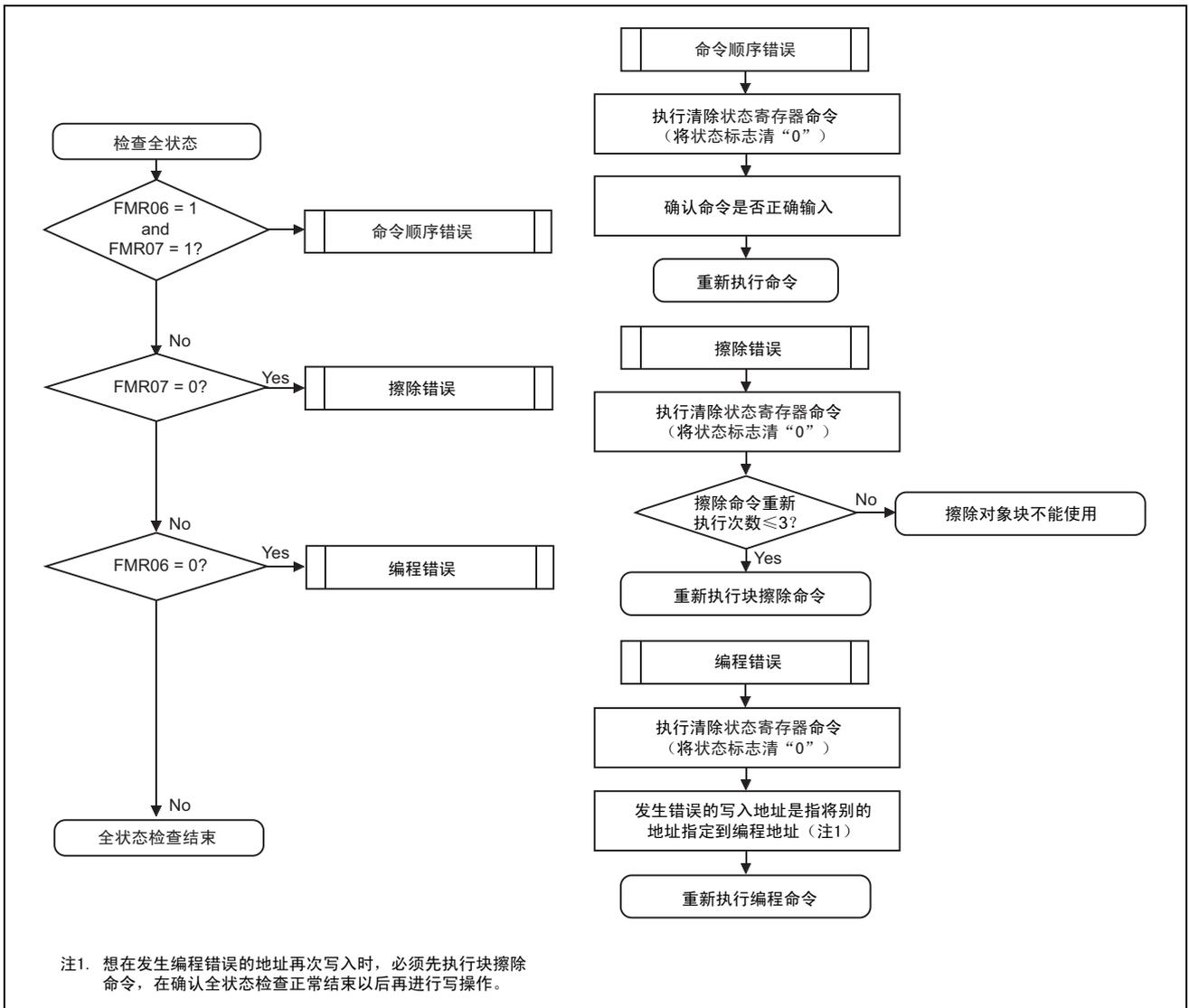


图 16.14 全状态检查流程图和各错误发生时的处理方法

16.5 标准串行输入/输出模式

在标准串行输入/输出模式中，能使用与本单片机对应的串行编程器，在将单片机安装在电路板的状态下改写用户 ROM 区。

- 标准串行输入/输出模式 1 使用特殊的时钟异步串行 I/O 和串行编程器连接

和串行编程器的连接例子请参照“附录 2 串行编程器和内部调试仿真器的连接例”。有关串行编程器请向各厂家询问，有关串行编程器的操作方法请参照串行编程器的用户手册。

管脚的功能说明（闪存标准串行输入/输出模式 1）如表 16.7、标准串行输入/输出模式 1 中的管脚接线图如图 16.15 所示。

另外，在进行如表 16.7 所示的管脚处理并使用编程器改写闪存后，在单芯片模式中执行闪存中的程序时，必须将“H”电平输入到 MODE 管脚，进行硬件复位。

16.5.1 ID 码检查功能

判断串行编程器送来的 ID 码和写在闪存中的 ID 码是否一致（参照“16.3 闪存改写的禁止功能”）。

表 16.7 管脚的功能说明（闪存标准串行输入/输出模式 3）

管脚名	名称	输入/输出	功能
VCC、VSS	电源输入		必须将编程、擦除的保证电压输入到Vcc管脚、0V输入到Vss管脚。
$\overline{\text{RESET}}$	复位输入	输入	是复位输入管脚。
P4_6/XIN	P4_6输入/时钟输入	输入	在外接谐振器时，必须在XIN管脚和XOUT管脚之间连接陶瓷谐振器或者晶体谐振器。在用作输入端口时，必须输入“H”电平、“L”电平或者开路。
P4_7/XOUT	P4_7输入/时钟输出	输入/输出	
P1_0~P1_7	输入端口P1	输入	必须输入“H”电平、“L”电平或者开路。
P3_3~P3_5、P3_7	输入端口P3	输入	必须输入“H”电平、“L”电平或者开路。
P4_2、P4_5	输入端口P4	输入	必须输入“H”电平、“L”电平或者开路。
MODE	MODE	输入/输出	是串行数据的输入/输出管脚。必须连接到闪存编程器。

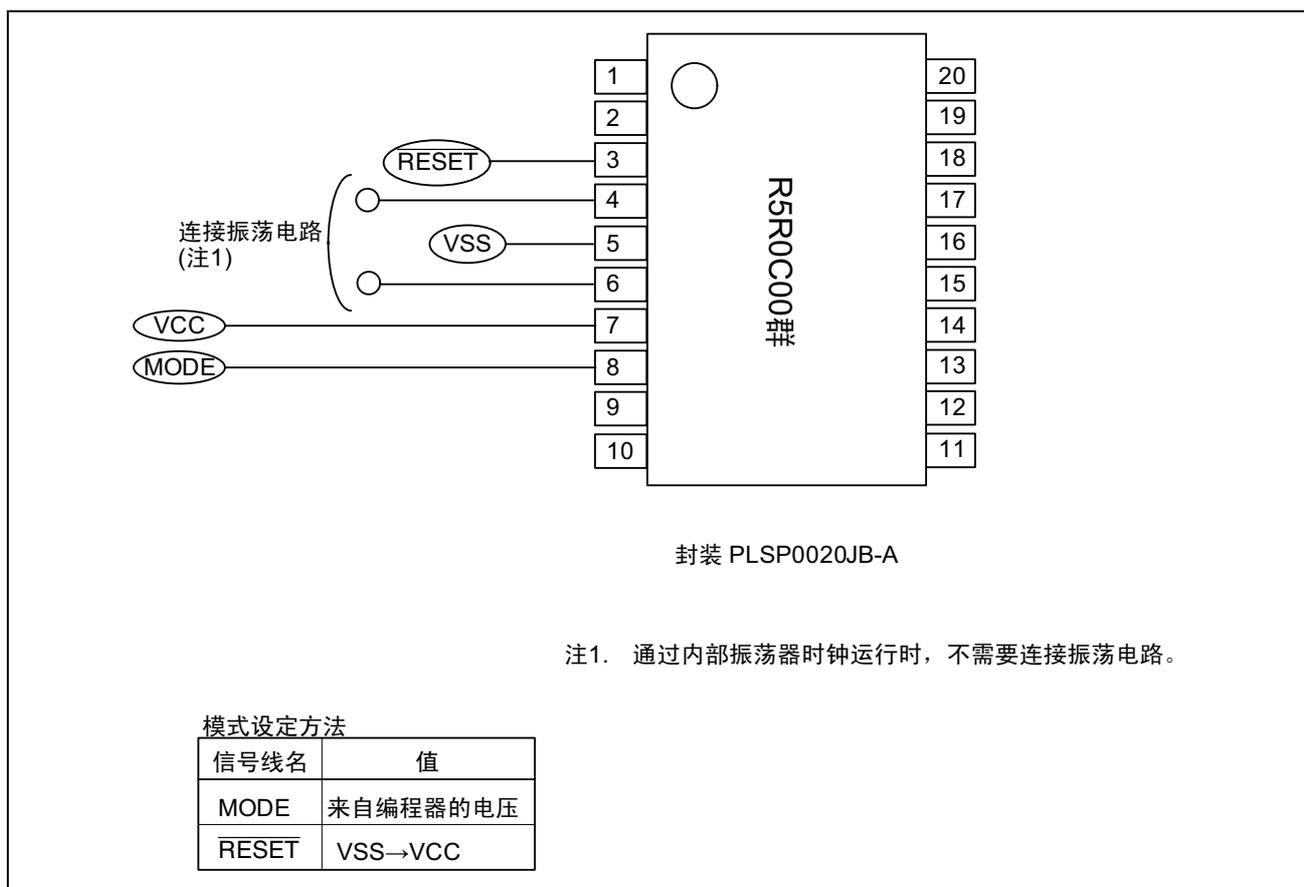


图 16.15 标准串行输入/输出模式 3 中的管脚接线图

(1) 标准串行输入/输出模式中的管脚处理例子

使用标准串行输入/输出模式 1 时的管脚处理例子如图 16.16 所示。由编程器控制的管脚等不同，所以详细内容请参照编程器的手册。

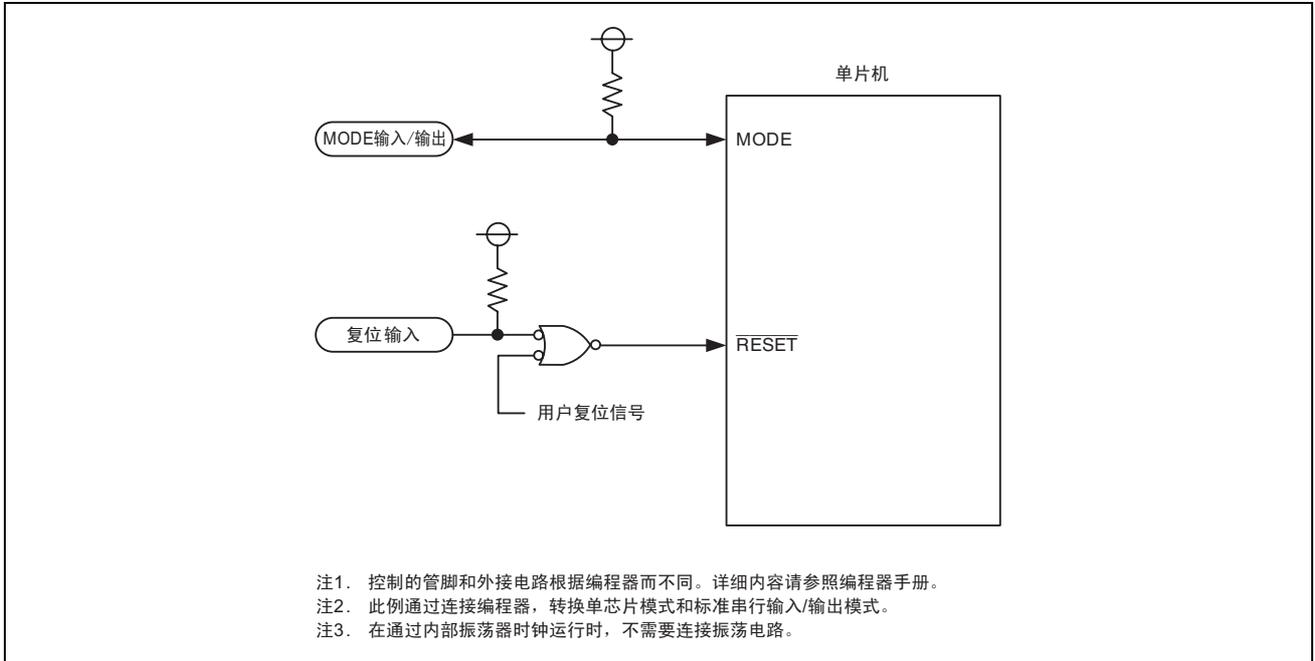


图 16.16 使用标准串行输入/输出模式 1 时的管脚处理例子

16.6 并行输入/输出模式

并行输入/输出模式是操作内部闪存（读、编程和擦除等）所需的软件命令、地址和数据并行进行输入/输出的模式。

必须使用与本单片机对应的并行编程器。有关并行编程器请向各厂家询问，有关并行编程器的操作方法请参照并行编程器的用户手册。

能在并行输入/输出模式中改写图 16.1 所示的用户 ROM 区。

16.6.1 ROM 码保护功能

ROM 码保护是禁止读和改写闪存的功能（参照“16.3 闪存改写的禁止功能”）。

16.7 闪存的使用注意事项

16.7.1 CPU 改写模式

(1) 运行速度

在进入 CPU 改写模式（EW0 模式）前，必须通过 CM0 寄存器的 CM06 位、CM1 寄存器的 CM16~CM17 位将 CPU 时钟设定在 5MHz 以下。

EW1 模式不需要此注意事项。

(2) 使用禁止指令

在 EW0 模式中，因为以下的指令参照闪存内的数据，所以不能使用：

UND 指令、INTO 指令、BRK 指令

(3) 中断

EW0 模式时的中断如表 16.8、EW1 模式时的中断如表 16.9 所示。

表 16.8 EW0 模式时的中断

模式	状态	在接受可屏蔽的中断请求时	在接受监视定时器、振荡停止检测的中断请求时
EW0	自动擦除中	能通过将向量分配到 RAM 使用。	<p>如果接受中断请求，就立即强制停止自动擦除或者自动编程，复位闪存。在一定时间后重新启动闪存，然后开始中断处理。</p> <p>因为强制停止，可能从自动擦除中的块或者自动编程中的地址不能读取正常值，所以必须在重新启动闪存后再次执行自动擦除，并确认正常结束。</p> <p>因为监视定时器即使在命令运行中也不停止，所以有可能发生中断请求。必须定期初始化监视定时器。</p>
	自动编程中		

注1. 因为地址一致中断的向量被分配在 ROM 中，所以不能在执行命令中使用。

注2. 因为给块 0 分配了固定向量，所以不能在自动擦除块 0 中使用非屏蔽中断。

表 16.9 EW1 模式的中断

模式	状态	在接受可屏蔽的中断请求时	在接受监视定时器、振荡停止检测的中断请求时
EW1	自动擦除中(擦除挂起功能有效)	在经过td(SR-SUS)时间后,停止自动擦除,执行中断处理。在结束中断处理后,能通过将FMR4寄存器的FMR41位置“0”(重新启动擦除),重新开始自动擦除。	如果接受中断请求,就立即强制停止自动擦除或者自动编程,复位闪存。在一定时间后重新启动闪存,然后开始中断处理。 因为强制停止,可能从自动擦除中的块或者自动编程中的地址不能读取正常值,所以必须在重新启动闪存后再次执行自动擦除,并确认正常结束。因为监视定时器即使在命令运行中也不停止,所以有可能发生中断请求。必须使用擦除挂起功能定期初始化监视定时器。
	自动擦除中(擦除挂起功能无效)	优先自动擦除,让中断请求等待。在自动擦除结束后,执行中断处理。	
	自动编程中(编程挂起功能有效)	在经过td(SR-SUS)时间后,停止自动编程,执行中断处理。在中断处理结束后,能通过将FMR4寄存器的FMR42位置“0”(重新启动编程),重新开始自动编程。	
	自动编程中(编程挂起功能无效)	优先自动编程,让中断请求等待。在自动编程结束后,执行中断处理。	

注1. 因为地址一致中断的向量被分配在ROM中,所以不能在执行命令中使用。

注2. 因为给块0分配了固定向量,所以不能在自动擦除块0中使用非屏蔽中断。

(4) 存取方法

在将 FMR01 位、FMR02 位、FMR11 位置“1”时,必须在给对象位写“0”后连续写“1”。另外,在写“0”后和写“1”之间,不能发生中断。

(5) 用户 ROM 区的改写

如果在使用 EW0 模式对保存改写控制程序的块进行改写中途电源电压下降,改写控制程序就不能被正常改写,所以此后就可能无法改写闪存。此块的改写必须使用标准串行输入/输出模式。

(6) 编程

不能对已编程的地址进行追加写。

(7) 转移到停止模式、等待模式

不能在擦除挂起中转移到停止、等待模式。

第17章 电特性

表 17.1 绝对最大额定值

符号	项目	测定条件	额定值	单位
V _{cc}	电源电压		- 0.3~6.5	V
V _I	输入电压		- 0.3~V _{cc} +0.3	V
V _O	输出电压		- 0.3~V _{cc} +0.3	V
P _d	功耗	T _{opr} =25°C	300	mW
T _{opr}	工作环境温度		- 40~85	°C
T _{stg}	保存温度		- 65~150	°C

表 17.2 推荐运行条件

符号	项目	测定条件	规格值			单位	
			最小	标准	最大		
V _{cc}	电源电压		2.7	—	5.5	V	
V _{ss}	电源电压		—	0	—	V	
V _{IH}	“H”电平输入电压		0.8V _{cc}	—	V _{cc}	V	
V _{IL}	“L”电平输入电压		0	—	0.2V _{cc}	V	
I _{OH(sum)}	“H”电平输出总峰值电流	全部管脚的 I _{OH(peak)} 的总和	—	—	- 60	mA	
I _{OH(peak)}	“H”电平输出峰值电流		—	—	- 10	mA	
I _{OH(avg)}	“H”电平输出平均电流		—	—	- 5	mA	
I _{OL(sum)}	“L”电平输出总峰值电流	全部管脚的 I _{OL(peak)} 的总和	—	—	60	mA	
I _{OL(peak)}	“L”电平输出峰值电流	P1_0~P1_3以外	—	—	10	mA	
		P1_0~P1_3	驱动能力HIGH	—	—	30	mA
			驱动能力LOW	—	—	10	mA
I _{OL(avg)}	“L”电平输出平均电流	P1_0~P1_3以外	—	—	5	mA	
		P1_0~P1_3	驱动能力HIGH	—	—	15	mA
			驱动能力LOW	—	—	5	mA
f(XIN)	主时钟输入振荡频率	3.0V ≤ V _{cc} ≤ 5.5V	0	—	20	MHz	
		2.7V ≤ V _{cc} < 3.0V	0	—	10	MHz	

注1. 在没有指定时, V_{cc}=2.7V~5.5V、T_{opr}=-40°C~85°C。

注2. 输出平均电流是100ms期间的平均值。

表 17.3 A/D 转换器特性

符号	项目		测定条件	规格值			单位
				最小	标准	最大	
—	分辨率		Vref=Vcc	—	—	10	Bit
—	绝对精度	10位模式	(AD=10MHz、Vref=Vcc=5.0V	—	—	±3	LSB
		8位模式	(AD=10MHz、Vref=Vcc=5.0V	—	—	±2	LSB
		10位模式	(AD=10MHz、Vref=Vcc=3.3V (注3)	—	—	±5	LSB
		8位模式	(AD=10MHz、Vref=Vcc=3.3V (注3)	—	—	±2	LSB
Rladder	梯形电阻		Vref=Vcc	10	—	40	K
tconv	转换时间	10位模式	φAD=10MHz、Vref=Vcc=5.0V	—	—	—	s
		8位模式	φAD=10MHz、Vref=Vcc=5.0V	—	—	—	s
Vref	基准电压			2.7	—	Vcc	V
VIA	模拟输入电压 (注4)			0	—	AVcc	V
—	A/D运行时钟 频率 (注2)	无采样保持		—	—	10	MHz
		有采样保持		—	—	10	MHz

注1. 在没有指定时, Vcc=AVcc=2.7V~5.5V、Topr=-20°C~85°C / -40°C~85°C。

注2. 当f1超过10MHz时, 必须分频f1, 使A/D运行时钟频率(φAD)在10MHz以下。

注3. 当AVcc低于4.2V时, 必须分频f1, 使A/D运行时钟频率(φAD)在f1/2以下。

注4. 如果模拟输入电压超过基准电压, A/D转换结果就在10位模式时为3FFh, 在8位模式时为FFh。

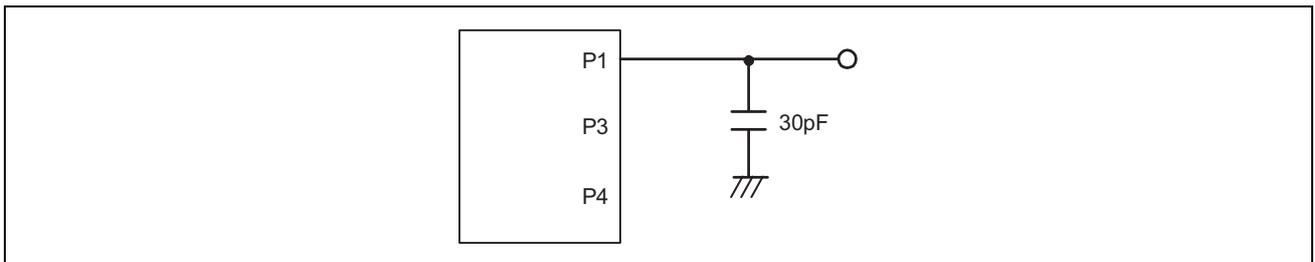


图 17.1 端口 P1、P3、P4 的测定电路

表 17.4 闪存（程序 ROM）的电特性

符号	项目	测定条件	规格值			单位
			最小	标准	最大	
—	可编程/擦除次数（注2）		100（注3）	—	—	次
—	字节编程时间		—	50	400	μs
—	块擦除时间		—	0.4	9	s
td(SR-SUS)	挂起的转移时间		—	—	97+CPU时钟 ×6个周期	μs
—	从开始或者重新开始擦除到下一次挂起请求的间隔		650	—	—	μs
—	从开始或者重新开始编程到下一次挂起请求的间隔		0	—	—	ns
—	从挂起到重新开始编程/擦除的时间		—	—	3+CPU时钟 ×4个周期	μs
—	编程、擦除电压		2.7	—	5.5	V
—	读电压		2.7	—	5.5	V
—	编程、擦除时的温度		0	—	60	°C
—	数据保持时间（注8）	环境温度=55°C	20	—	—	年

注1. 在没有指定时，Vcc=2.7V~5.5V、Topr=0°C~60°C。

注2. 可编程/擦除次数的定义

可编程/擦除次数是每块的次数。

在可编程/擦除次数为n次（n=100次）的情况下，能逐块分别擦除n次。

例如，对于1K字节的块A，如果分1024次将1字节写到各自不同的地址后擦除该块，可编程/擦除次数仍为1次。但是，对于1次擦除，不能对相同地址进行多次编程（禁止重写）。

注3. 是保证编程/擦除后的全部电特性的次数（保证范围为1~“最小”值）。

注4. 在需要紧急处理等的情况下，能与本规格无关产生挂起请求。此时，也需要通常的挂起转移时间来接受请求。但是，如果总是处于挂起状态，就无法进行擦除，而且擦除错误的发生率变高，所以建议短于650μs的挂起请求最多1次。

注5. 在进行多次改写的系统中，可通过按顺序移动写地址的方法，来减少实际的擦除次数，这样可在进行1次擦除前，使尽量多的块被利用。例如，在对16字节的组进行编程时，编程到128组后，将这些组1次擦除，通过此方法可实现最少改写次数。另外，在块A和块B间平均分配擦除次数，可进一步减少实际改写次数。建议按块保存擦除次数等信息，并设定限制次数。

注6. 如果在块擦除中发生擦除错误，就必须至少执行3次清除状态寄存器命令→块擦除命令，直到不发生擦除错误为止。

注7. 有关故障率，请向瑞萨技术有关公司及特约经销商询问。

注8. 包括没有外加电源或者时钟的时间。

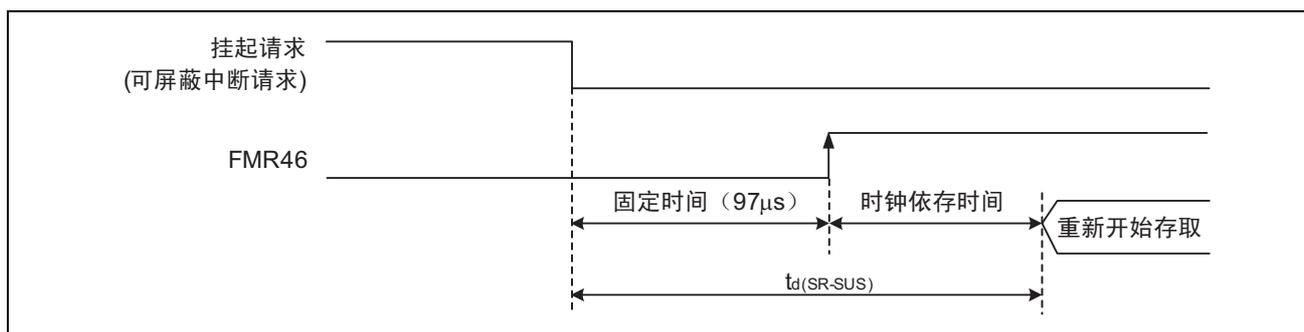


图 17.2 挂起的转移时间

表 17.4 高速内部振荡器振荡电路的电特性

符号	项目	测定条件	规格值			单位
			最小	标准	最大	
—	复位解除时的高速内部振荡器的振荡频率	Vcc=5.0V、Topr=25°C	—	8	—	MHz
—	高速内部振荡器振荡频率的温度/电源电压依赖性 (注2)	0~+60°C /5V±5% (注3)	7.76	—	8.24	MHz
		-20~+85°C/2.7~5.5V (注3)	7.68	—	8.32	MHz
		-40~+85°C/2.7~5.5V (注3)	7.44	—	8.32	MHz

注1. 测定条件是Vcc=5.0V、Topr=25°C。

注2. 有关使用高速内部振荡器时钟的注意事项，请参照“9.6.4 高速内部振荡器时钟”。

注3. HRA1寄存器为出货时的值，HRA2寄存器为00h时的规格值。

表 17.5 电源电路的时序特性

符号	项目	测定条件	规格值			单位
			最小	标准	最大	
td(P-R)	接通电源时内部电源的稳定时间 (注2)		1	—	2000	μs
td(R-S)	STOP解除时间 (注3)		—	—	150	μs

注1. 测定条件是Vcc=2.7V~5.5V、Topr=25°C。

注2. 是在接通电源时内部电源发生电路稳定为止的等待时间。

注3. 是从接受解除停止模式的中断后到开始供给系统时钟的时间。

表 17.6 电特性 (1) [Vcc=5V]

符号	项目		测定条件		规格值			单位
					最小	标准	最大	
VOH	“H”电平输出电压	XOUT以外	I _{OH} = - 5mA		V _{CC} - 2.0	—	V _{CC}	V
			I _{OH} = - 200μA		V _{CC} - 0.3	—	V _{CC}	V
		XOUT	驱动能力HIGH	I _{OH} = - 1mA	V _{CC} - 2.0	—	V _{CC}	V
			驱动能力LOW	I _{OH} = - 500μA	V _{CC} - 2.0	—	V _{CC}	V
VOL	“L”电平输出电压	P1_0~P1_3、 XOUT以外	I _{OL} = 5mA		—	—	2.0	V
			I _{OL} = 200μA		—	—	0.45	V
		P1_0~P1_3	驱动能力HIGH	I _{OL} = 15mA	—	—	2.0	V
			驱动能力LOW	I _{OL} = 5mA	—	—	2.0	V
			驱动能力LOW	I _{OL} = 200μA	—	—	0.45	V
		XOUT	驱动能力HIGH	I _{OL} = 1mA	—	—	2.0	V
			驱动能力LOW	I _{OL} = 500μA	—	—	2.0	V
		VT+ - VT-	滞后	NT0、INT1、INT3、 KI0、KI1、KI2、KI3、 CNTR0、CNTR1、 TCIN、RXD0			0.2	—
RESET				0.2	—	2.2	V	
I _{IH}	“H”电平输入电流		VI = 5V		—	—	5.0	μA
I _{IL}	“L”电平输入电流		VI = 0V		—	—	- 5.0	μA
R _{PULLUP}	上拉电阻		VI = 0V		30	50	167	kΩ
R _{PXIN}	反馈电阻	XIN			—	1.0	—	MΩ
f _{RING-S}	低速内部振荡器的振荡频率				40	125	250	kHz
V _{RAM}	RAM保持电压		停止模式中		2.0	—	—	V

注1. 在没有指定时, V_{CC} = 4.2V ~ 5.5V、T_{opr} = -40°C ~ 85°C、f(XIN) = 20MHz。

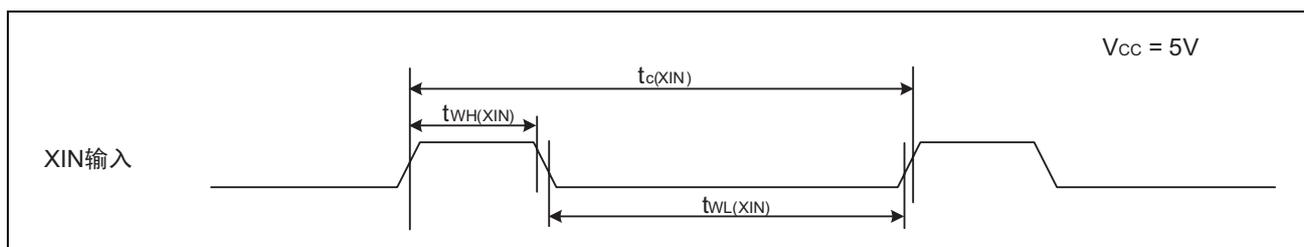
表 17.7 电特性 (2) [Vcc=5V] (在没有指定时, Topr=-40°C~85°C)

符号	项目	测定条件		规格值			单位
				最小	标准	最大	
Icc	电源电流 (Vcc=3.3V~5.5V) 在单芯片模式, 输出管脚为开路, 其它管脚为Vss, 比较器停止时	高速模式	XIN=20MHz (方波) 高速内部振荡器的振荡停止 低速内部振荡器的振荡=125kHz 无分频	—	9	15	mA
			XIN=16MHz (方波) 高速内部振荡器的振荡停止 低速内部振荡器的振荡=125kHz 无分频	—	8	14	mA
			XIN=10MHz (方波) 高速内部振荡器的振荡停止 低速内部振荡器的振荡=125kHz 无分频	—	5	—	mA
		中速模式	XIN=20MHz (方波) 高速内部振荡器的振荡停止 低速内部振荡器的振荡=125kHz 8分频	—	4	—	mA
			XIN=16MHz (方波) 高速内部振荡器的振荡停止 低速内部振荡器的振荡=125kHz 8分频	—	3	—	mA
			XIN=10MHz (方波) 高速内部振荡器的振荡停止 低速内部振荡器的振荡=125kHz 8分频	—	2	—	mA
		高速内部振荡器模式	主时钟停止 高速内部振荡器的振荡=8MHz 低速内部振荡器的振荡=125kHz 无分频	—	4	8	mA
			主时钟停止 高速内部振荡器的振荡=8MHz 低速内部振荡器的振荡=125kHz 8分频	—	1.5	—	mA
		低速内部振荡器模式	主时钟停止 高速内部振荡器的振荡停止 低速内部振荡器的振荡=125kHz 8分频 FMR47=“1”	—	110	300	μA
		等待模式	主时钟停止 高速内部振荡器的振荡停止 低速内部振荡器的振荡=125kHz WAIT指令执行中 外围时钟运行	—	40	80	μA
		等待模式	主时钟停止 高速内部振荡器的振荡停止 低速内部振荡器的振荡=125kHz WAIT指令执行中 外围时钟停止	—	38	76	μA
		停止模式	主时钟停止、Topr=25°C 高速内部振荡器的振荡停止 低速内部振荡器的振荡停止 CM10=“1” 外围时钟停止	—	0.8	3.0	μA

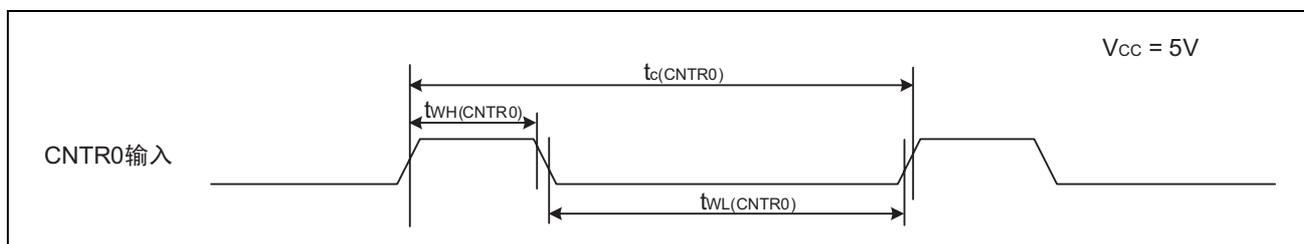
时序必要条件（在没有指定时， $V_{CC}=5V$ 、 $V_{SS}=0V$ 、 $T_a=25^{\circ}C$ ） [$V_{CC}=5V$]

表 17.8 XIN 输入

符号	项目	规格值		单位
		最小	最大	
$t_c(XIN)$	XIN输入的周期时间	50	—	ns
$t_{WH}(XIN)$	XIN输入“H”电平脉宽	25	—	ns
$t_{WL}(XIN)$	XIN输入“L”电平脉宽	25	—	ns

图 17.3 $V_{CC}=5V$ 时的 XIN 输入时序表 17.9 CNTR0 输入、CNTR1 输入、 $\overline{INT1}$ 输入

符号	项目	规格值		单位
		最小	最大	
$t_c(CNTR0)$	CNTR0输入的周期时间	100	—	ns
$t_{WH}(CNTR0)$	CNTR0输入“H”电平脉宽	40	—	ns
$t_{WL}(CNTR0)$	CNTR0输入“L”电平脉宽	40	—	ns

图 17.4 $V_{CC}=5V$ 时的 CNTR0 输入、CNTR1 输入、 $\overline{INT1}$ 输入时序表 17.10 TCIN 输入、 $\overline{INT3}$ 输入

符号	项目	规格值		单位
		最小	最大	
$t_c(TCIN)$	TCIN输入的周期时间	400 (注1)	—	ns
$t_{WH}(TCIN)$	TCIN输入“H”电平脉宽	200 (注2)	—	ns
$t_{WL}(TCIN)$	TCIN输入“L”电平脉宽	200 (注2)	—	ns

注1. 在使用定时器C的输入捕捉模式时，必须将周期时间调整在“1/定时器C的计数源频率×3”以上。

注2. 在使用定时器C的输入捕捉模式时，必须将脉宽调整在“1/定时器C的计数源频率×1.5”以上。

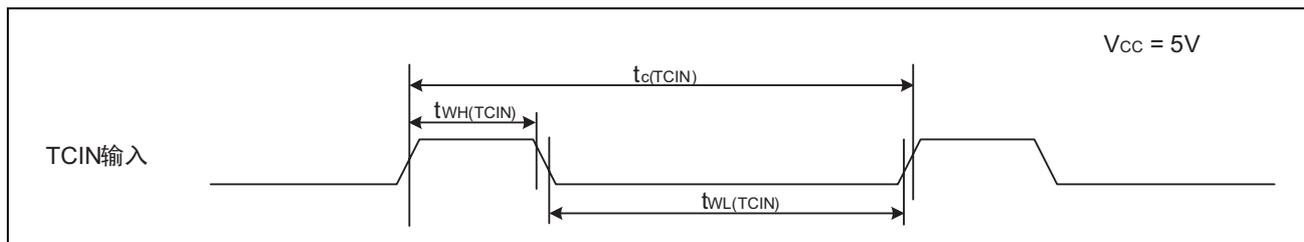
图 17.5 $V_{CC}=5V$ 时的 TCIN 输入、 $\overline{INT3}$ 输入时序

表 17.11 串行接口

符号	项目	规格值		单位
		最小	最大	
$t_c(\text{CK})$	CLK0输入的周期时间	200	—	ns
$t_w(\text{CKH})$	CLK0输入“H”电平脉宽	100	—	ns
$t_w(\text{CKL})$	CLK0输入“L”电平脉宽	100	—	ns
$t_d(\text{C-Q})$	TXD0输出的延迟时间	—	50	ns
$t_h(\text{C-Q})$	TXD0保持时间	0	—	ns
$t_{su}(\text{D-C})$	RXD0输入的准备时间	50	—	ns
$t_h(\text{C-D})$	RXD0输入的保持时间	90	—	ns

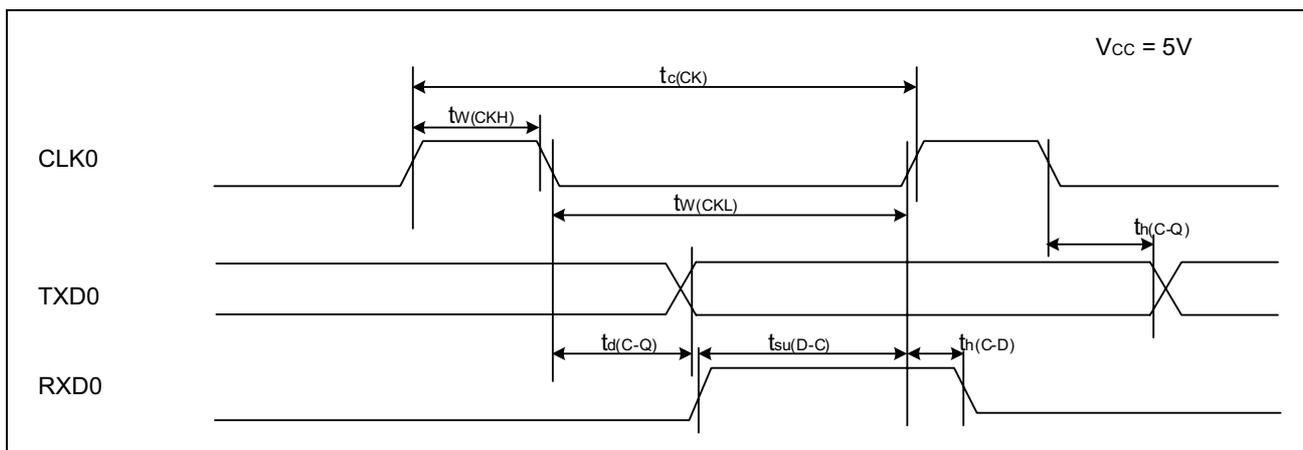


图 17.6 Vcc=5V 时的串行接口时序

表 17.12 外部中断 $\overline{\text{INT0}}$ 输入

符号	项目	规格值		单位
		最小	最大	
$t_w(\text{INH})$	$\overline{\text{INT0}}$ 输入“H”电平脉宽	250 (注1)	—	ns
$t_w(\text{INL})$	$\overline{\text{INT0}}$ 输入“L”电平脉宽	250 (注2)	—	ns

注1. 通过 $\overline{\text{INT0}}$ 输入滤波器的选择位选择滤波器时， $\overline{\text{INT0}}$ 输入“H”电平脉宽的最小值为“1/数字滤波器采样频率×3”和标准最小值中较大的值。

注2. 通过 $\overline{\text{INT0}}$ 输入滤波器的选择位选择滤波器时， $\overline{\text{INT0}}$ 输入“L”电平脉宽的最小值为“1/数字滤波器采样频率×3”和标准最小值中较大的值。

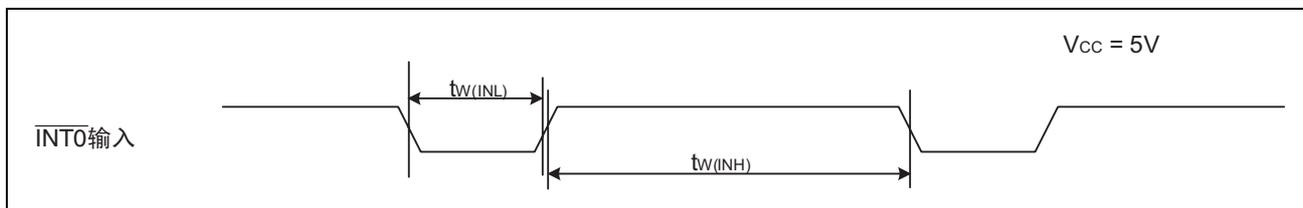


图 17.7 Vcc=5V 时的外部中断 $\overline{\text{INT0}}$ 输入时序

表 17.13 电特性 (3) [Vcc=3V]

符号	项目		测定条件		规格值			单位
					最小	标准	最大	
VOH	“H”电平输出电压	XOUT以外	IOH=-1mA		Vcc - 0.5	—	Vcc	V
		XOUT	驱动能力HIGH	IOH=-0.1mA	Vcc - 0.5	—	Vcc	V
			驱动能力LOW	IOH=-50μA	Vcc - 0.5	—	Vcc	V
VOL	“L”电平输出电压	P1_0 ~ P1_3、XOUT以外	IOL=1mA		—	—	0.5	V
		P1_0~P1_3	驱动能力HIGH	IOL=2mA	—	—	0.5	V
			驱动能力LOW	IOL=1mA	—	—	0.5	V
		XOUT	驱动能力HIGH	IOL=0.1mA	—	—	0.5	V
			驱动能力LOW	IOL=50μA	—	—	0.5	V
		VT+-VT-	滞后	INT0、INT1、INT3、KI0、KI1、KI2、KI3、CNTR0、CNTR1、TCIN、RXD0			0.2	—
RESET				0.2	—	1.8	V	
IiH	“H”输入电流		VI=3V		—	—	4.0	μA
IiL	“L”输入电流		VI=0V		—	—	-4.0	μA
RPULLUP	上拉电阻		VI=0V		66	160	500	kΩ
RFXIN	反馈电阻	XIN			—	3.0	—	MΩ
fRING-S	低速内部振荡器的振荡频率				40	125	250	kHz
V _{RAM}	RAM保持电压		停止模式		2.0	—	—	V

注1. 在没有指定时, Vcc=2.7V~3.3V、Topr=-40°C~85°C、f(XIN)=10MHz。

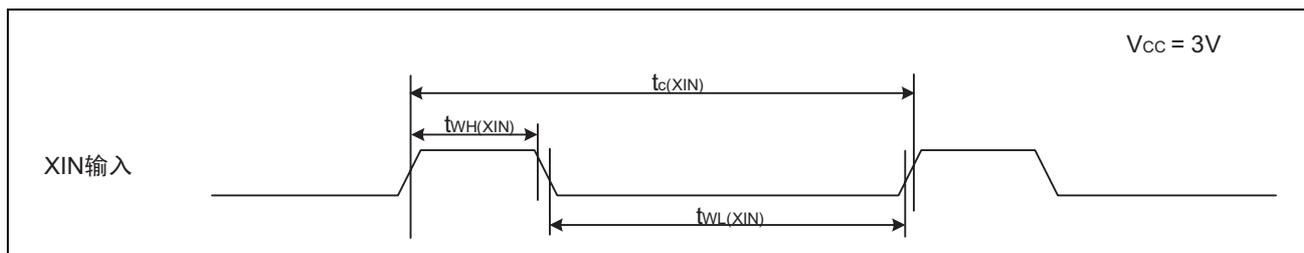
表 17.14 电特性 (4) [Vcc=3V] (在没有指定时, Topr=-40(C~85(C))

符号	项目	测定条件		规格值			单位
				最小	标准	最大	
ICC	电源电流 (Vcc=2.7V~3.3V) 在单芯片模式, 输出管脚为开路, 其它管脚为Vss, 比较器停止时	高速模式	XIN=20MHz (方波) 高速内部振荡器的振荡停止 低速内部振荡器的振荡=125kHz 无分频	—	8	13	mA
			XIN=16MHz (方波) 高速内部振荡器的振荡停止 低速内部振荡器的振荡=125kHz 无分频	—	7	12	mA
			XIN=10MHz (方波) 高速内部振荡器的振荡停止 低速内部振荡器的振荡=125kHz 无分频	—	5	—	mA
		中速模式	XIN=20MHz (方波) 高速内部振荡器的振荡停止 低速内部振荡器的振荡=125kHz 8分频	—	3	—	mA
			XIN=16MHz (方波) 高速内部振荡器的振荡停止 低速内部振荡器的振荡=125kHz 8分频	—	2.5	—	mA
			XIN=10MHz (方波) 高速内部振荡器的振荡停止 低速内部振荡器的振荡=125kHz 8分频	—	1.6	—	mA
		高速内部振荡器模式	主时钟停止 高速内部振荡器的振荡=8MHz 低速内部振荡器的振荡=125kHz 无分频	—	3.5	7.5	mA
			主时钟停止 高速内部振荡器的振荡=8MHz 低速内部振荡器的振荡=125kHz 8分频	—	1.5	—	mA
		低速内部振荡器模式	主时钟停止 高速内部振荡器的振荡停止 低速内部振荡器的振荡=125kHz 8分频 FMR47=“1”	—	100	280	μA
		等待模式	主时钟停止 高速内部振荡器的振荡停止 低速内部振荡器的振荡=125kHz WAIT指令执行中 外围时钟运行	—	37	74	μA
		等待模式	主时钟停止 高速内部振荡器的振荡停止 低速内部振荡器的振荡=125kHz WAIT指令执行中 外围时钟停止	—	35	70	μA
		停止模式	主时钟停止、Topr=25°C 高速内部振荡器的振荡停止 低速内部振荡器的振荡停止 CM10=“1” 外围时钟停止	—	0.7	3.0	μA

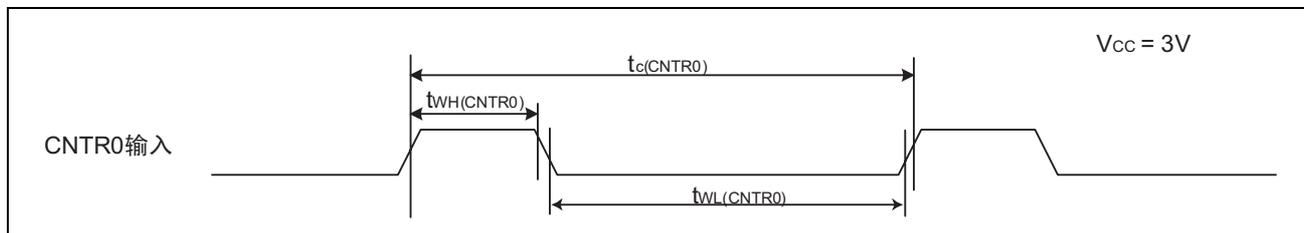
时序必要条件（在没有指定时， $V_{CC}=3V$ 、 $V_{SS}=0V$ 、 $T_a=25^{\circ}C$ ） [$V_{CC}=3V$]

表 17.15 XIN 输入

符号	项目	规格值		单位
		最小	最大	
$t_c(XIN)$	XIN输入的周期时间	100	—	ns
$t_{WH}(XIN)$	XIN输入“H”电平脉宽	40	—	ns
$t_{WL}(XIN)$	XIN输入“L”电平脉宽	40	—	ns

图 17.8 $V_{CC}=3V$ 时的 XIN 输入时序表 17.16 CNTR0 输入、CNTR1 输入、 $\overline{INT1}$ 输入

符号	项目	规格值		单位
		最小	最大	
$t_c(CNTR0)$	CNTR0输入的周期时间	300	—	ns
$t_{WH}(CNTR0)$	CNTR0输入“H”电平脉宽	120	—	ns
$t_{WL}(CNTR0)$	CNTR0输入“L”电平脉宽	120	—	ns

图 17.9 $V_{CC}=3V$ 时的 CNTR0 输入、CNTR1 输入、 $\overline{INT1}$ 输入时序表 17.17 TCIN 输入、 $\overline{INT3}$ 输入

符号	项目	规格值		单位
		最小	最大	
$t_c(TCIN)$	TCIN输入的周期时间	1200 (注1)	—	ns
$t_{WH}(TCIN)$	TCIN输入“H”电平脉宽	600 (注2)	—	ns
$t_{WL}(TCIN)$	TCIN输入“L”电平脉宽	600 (注2)	—	ns

注1. 在使用定时器C的输入捕捉模式时，必须将周期时间调整在“1/定时器C的计数源频率 $\times 3$ ”以上。

注2. 在使用定时器C的输入捕捉模式时，必须将脉宽调整在“1/定时器C的计数源频率 $\times 1.5$ ”以上。

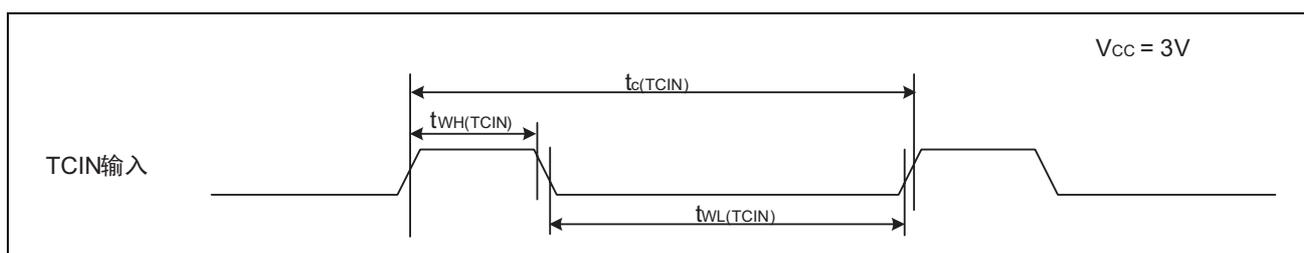
图 17.10 $V_{CC}=3V$ 时的 TCIN 输入、 $\overline{INT3}$ 输入时序

表 17.18 串行接口

符号	项目	规格值		单位
		最小	最大	
$t_c(\text{CK})$	CLK0输入的周期时间	300	—	ns
$t_w(\text{CKH})$	CLK0输入“H”电平脉宽	150	—	ns
$t_w(\text{CKL})$	CLK0输入“L”电平脉宽	150	—	ns
$t_d(\text{C-Q})$	TXD0输出的延迟时间	—	80	ns
$t_h(\text{C-Q})$	TXD0保持时间	0	—	ns
$t_{su}(\text{D-C})$	RXD0输入的准备时间	70	—	ns
$t_h(\text{C-D})$	RXD0输入的保持时间	90	—	ns

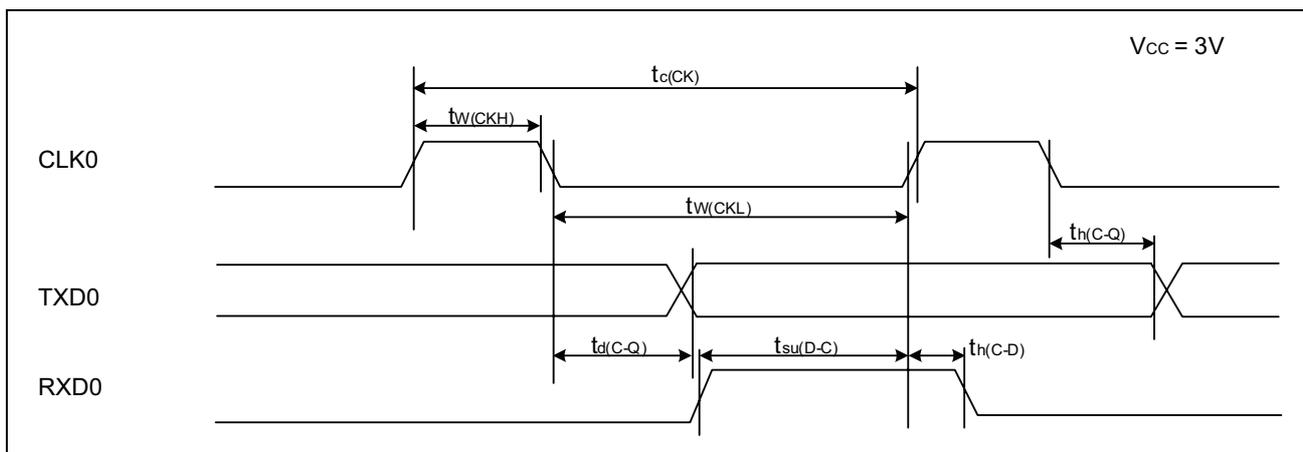


图 17.11 Vcc=3V 时的串行接口时序

表 17.19 外部中断 $\overline{\text{INT0}}$ 输入

符号	项目	规格值		单位
		最小	最大	
$t_w(\text{INH})$	$\overline{\text{INT0}}$ 输入“H”电平脉宽	380 (注1)	—	ns
$t_w(\text{INL})$	$\overline{\text{INT0}}$ 输入“L”电平脉宽	380 (注2)	—	ns

注1. 通过 $\overline{\text{INT0}}$ 输入滤波器的选择位选择滤波器时, $\overline{\text{INT0}}$ 输入“H”电平脉宽的最小值为“1/数字滤波器采样频率×3”和标准最小值中较大的值。

注2. 通过 $\overline{\text{INT0}}$ 输入滤波器的选择位选择滤波器时, $\overline{\text{INT0}}$ 输入“L”电平脉宽的最小值为“1/数字滤波器采样频率×3”和标准最小值中较大的值。

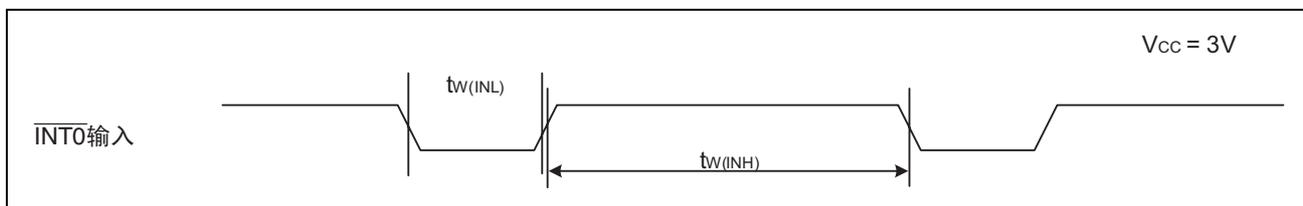


图 17.12 Vcc=3V 时的外部中断 $\overline{\text{INT0}}$ 输入时序

第18章 使用注意事项

18.1 时钟发生电路的使用注意事项

18.1.1 停止模式和等待模式

在转移到等待模式和停止模式时，指令队列从 WAIT 指令和将 CM1 寄存器的 CM10 位置“1”(停止模式)的指令开始预读 4 个字节，然后程序停止。因此，必须在 WAIT 指令和将 CM10 位置“1”的指令之后，至少插入 4 条 NOP 指令。

18.1.2 振荡停止检测功能

在主时钟频率低于 2MHz 时不能使用振荡停止检测功能，所以必须将 OCD1~OCD0 位置“00b”（振荡停止检测功能无效）。

18.1.3 振荡电路常数

有关用户系统的最佳振荡电路常数，请在向谐振器厂家询问后决定。

18.1.4 高速内部振荡器时钟

高速内部振荡器的频率在闪存的 CPU 改写模式的自动编程期间或者自动擦除期间有可能发生最大 10%（注 1）的变动。

自动编程结束后或者自动擦除结束后的高速内部振荡器频率为编程命令或者块擦除命令发行前的状态，读阵列命令、读状态寄存器命令、清除状态寄存器命令发行时除外。

在设计应用产品时，必须充分考虑到频率的变动。

注 1. 是对于发货时被调整的 8MHz 频率的变动率。

18.2 中断的使用注意事项

18.2.1 地址 00000h 的读取

不能通过程序读地址 00000h。在接受到可屏蔽中断的中断请求时，CPU 在中断顺序中从地址 00000h 读取中断信息（中断序号和中断请求级）。此时，被接受的中断的 IR 位变为“0”。

如果通过程序读地址 00000h，就在被允许的中断中优先权最高的中断 IR 位变为“0”。因此，中断可能被取消或者发生预想外的中断。

18.2.2 SP 的设定

必须在接受中断前给 SP 设定值。在复位后，SP 为“0000h”。因此，如果在给 SP 设定值前接受中断，程序就会失控。

18.2.3 外部中断和键输入中断

输入到 $\overline{\text{INT0}}\sim\overline{\text{INT3}}$ 管脚和 $\overline{\text{KI0}}\sim\overline{\text{KI3}}$ 管脚的信号与 CPU 运行时钟无关，需要 250ns 以上的“L”电平宽度或者“H”电平宽度。

18.2.4 监视定时器中断

在监视定时器中断发生后，必须初始化监视定时器。

18.2.5 中断源的更改

如果改变中断源，中断控制寄存器的 IR 位就可能变为“1”（有中断请求）。使用中断时，必须在改变中断源后，将 IR 位置“0”（无中断请求）。

另外，在此所说的改变中断源，包括改变被分配到各软件中断序号的中断源、极性和时序等全部要素。因此，在外围功能的模式改变等关系到中断源、极性和时序的情况下，必须在改变后将 IR 位置“0”（无中断请求）。外围功能的中断请参照各外围功能。

中断源更改步骤的例子如图 18.1 所示。

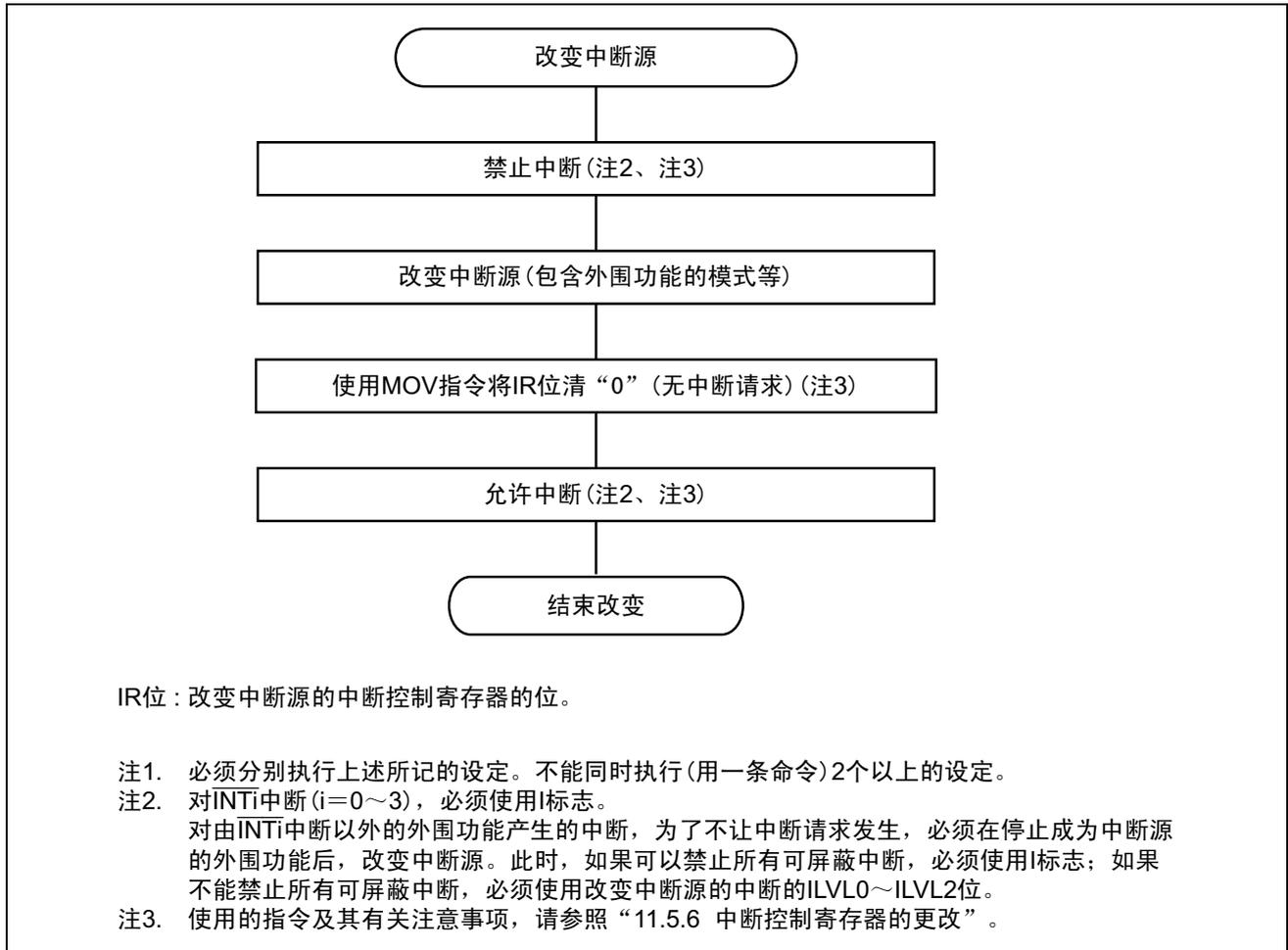


图 18.1 中断源更改步骤的例子

18.2.6 中断控制寄存器的更改

- (a) 必须在对应该寄存器的中断请求不发生的位置改变中断控制寄存器。在有可能发生中断请求时，必须在禁止中断后改变中断控制寄存器。
- (b) 在禁止中断后改变中断控制寄存器的情况下，必须注意使用的指令。
- 改变 IR 位以外的位
在执行指令期间，当发生对应该寄存器的中断请求时，IR 位可能不变为“1”（有中断请求），中断被忽视。当在此情况出现问题时，必须使用以下指令改变寄存器：
对象指令…AND、OR、BCLR、BSET
 - 改变 IR 位
在将 IR 位置“0”（无中断请求）时，根据使用的指令，IR 位可能不变为“0”。必须用 MOV 指令将 IR 位置“0”。
- (c) 在使用 I 标志禁止中断时，必须按照以下的程序例子设定 I 标志（程序例子的中断控制寄存器的更改请参照(b)）。

例 1~例 3 是防止由于受内部总线和指令队列缓冲器的影响，在改变中断控制寄存器前 I 标志变为“1”（允许中断）的方法。

例 1: 通过 NOP 指令，等待改变中断控制寄存器的例子

```
INT_SWITCH1:
  FCLR   I           ; 禁止中断
  AND.B  #00H, 0056H ; 将 TXIC 寄存器置“00h”
  NOP                    ;
  NOP                    ;
  FSET   I           ; 允许中断
```

例 2: 通过虚读，使 FSET 指令等待的例子

```
INT_SWITCH2:
  FCLR   I           ; 禁止中断
  AND.B  #00H, 0056H ; 将 TXIC 寄存器置“00h”
  MOV.W  MEM, R0     ; 虚读
  FSET   I           ; 允许中断
```

例 3 : 通过 POPC 指令，改变 I 标志的例子

```
INT_SWITCH3:
  PUSHC  FLG
  FCLR   I           ; 禁止中断
  AND.B  #00H, 0056H ; 将 TXIC 寄存器置“00h”
  POPC   FLG        ; 允许中断
```

18.3 定时器

18.3.1 定时器 X 的使用注意事项

- 在复位后，定时器停止计数。必须在对定时器和预定标器设定值后，开始计数。
- 即使以 16 位单位读取预定标器和定时器，在单片机内部也按字节顺序读取。因此，在读取这 2 个寄存器期间，定时器值可能会更新。
- 不能同时改写 TXMR 寄存器的 TXMOD0~TXMOD1 位、TXMOD2 位和 TXS 位。
- 如果通过程序对在脉冲周期测定模式使用的 TXMR 寄存器的 TXEDG 位和 TXUND 位写“0”，这些位就变为“0”；写“1”时，这些位不变化。在对 TXMR 寄存器使用读/修改/写指令的情况下，即使 TXEDG 位和 TXUND 位为“1”，在指令执行中这些位也有可能被置“0”。此时，必须用 MOV 指令对不想被置“0”的 TXEDG 位和 TXUND 位写“1”。
- 在从其它模式改变到脉冲周期测定模式时，TXEDG 位和 TXUND 位不定。必须在给 TXEDG 位和 TXUND 位写“0”后，开始定时器 X 的计数。
- 在计数开始后最初发生的预定标器 X 的下溢信号，TXEDG 位可能变为“1”。
- 当使用脉冲周期测定模式时，必须在计数刚开始后间隔预定标器 X 的 2 个周期以上的时间，将 TXEDG 位置“0”，然后使用。
- TXMR 寄存器的 TXS 位有指示定时器 X 开始或者停止计数的功能、表示开始或者停止计数的功能。在计数停止中，如果在 TXS 位置“1”（开始计数）后且在输入下一个计数源之前读取 TXS 位，读到的值总为“0”（停止计数）。如果输入了下一个计数源，就能从 TXS 位读到“1”。在能从 TXS 位读到“1”之前，除了 TXS 位以外，不能存取定时器 X 的相关寄存器（TXMR、PREX、TX、TCSS、TXIC 寄存器）。在 TXS 位为“1”后，从下一个计数源开始计数。同样，如果在计数中对 TXS 位置“0”（停止计数），就在下一个计数源停止定时器 X 的计数。如果在 TXS 位置“0”后且在停止计数之前读取 TXS 位，读到的值总为“1”（开始计数）。在 TXS 位置“0”后且在能从 TXS 位读到“0”之前，除了 TXS 位以外，不能存取定时器 X 的相关寄存器。

18.3.2 定时器 Z 的使用注意事项

- 在复位后，定时器停止计数。必须在对定时器和预定标器设定值后，开始计数。
- 即使以 16 位单位读取预定标器和定时器，在单片机内部也按字节顺序读取。因此，在读取这 2 个寄存器期间，定时器值可能会更新。
- 不能同时改写 TZMR 寄存器的 TZMOD0~TZMOD1 位和 TZS 位。
- 可编程单触发生模式和可编程等待单触发生模式时，如果在 TZMR 寄存器的 TZS 位置“0”后停止计数，或者在 TZOC 寄存器的 TZOS 位置“0”后停止单触发，定时器就重新装入再装入寄存器的值后停止。定时器的计数值必须在定时器停止前读取。
- TZMR 寄存器的 TZS 位有指示定时器 Z 开始或者停止计数的功能、表示开始或者停止计数的功能。在计数停止中，如果在 TZS 位置“1”（开始计数）后且在输入下一个计数源之前读取 TZS 位，读到的值总为“0”（停止计数）。如果输入了下一个计数源，就能从 TZS 位读到“1”。在能从 TZS 位读到“1”之前，除了 TZS 位以外，不能存取定时器 Z 的相关寄存器（TZMR、PREZ、TZSC、TZPR、TZOC、PUM、TCSC、TZIC 寄存器）。在 TZS 位为“1”后，从下一个计数源开始计数。同样，如果在计数中对 TZS 位置“0”（停止计数），就在下一个计数源停止定时器 Z 的计数。如果在 TZS 位置“0”后且在停止计数之前读取 TZS 位，读到的值总为“1”（开始计数）。在 TZS 位置“0”后且在能从 TZS 位读到“0”之前，除了 TZS 位以外，不能存取定时器 Z 的相关寄存器。

18.3.3 定时器 C 的使用注意事项

必须以 16 位为单位存取 TC 寄存器、TM0 寄存器和 TM1 寄存器。

如果以 16 位单位读取 TC 寄存器，就在读取低位字节和高位字节期间，定时器值不会被更新。

<读取定时器 C 的程序例子>

```
MOV.W 0090H, R0 ; 读取定时器 C
```

18.4 串行接口的使用注意事项

- 与时钟同步串行 I/O 模式和时钟异步串行 I/O 模式无关，在读取 U0RB 寄存器时，必须以 16 位单位进行。在读取 U0RB 寄存器的高位字节时，U0RB 寄存器的 PER、FER 位和 U0C1 寄存器的 RI 位变为“0”。

<读取接收缓冲寄存器的程序例子>

```
MOV.W 00A6H, R0 ; 读取 U0RB 寄存器
```

- 在传送数据位长为 9 位的时钟异步串行 I/O 模式中写 U0TB 寄存器时，必须以 8 位单位按高位字节→低位字节的顺序进行。

<给发送缓冲寄存器写数据的程序例子>

```
MOV.B #XXH, 00A3H ; 写 U0TB 寄存器的高位字节  
MOV.B #XXH, 00A2H ; 写 U0TB 寄存器的低位字节
```

18.5 闪存的使用注意事项

18.5.1 CPU 改写模式

(1) 运行速度

在进入 CPU 改写模式（EW0 模式）前，必须通过 CM0 寄存器的 CM06 位、CM1 寄存器的 CM16~CM17 位将 CPU 时钟设定在 5MHz 以下。

EW1 模式不需要此注意事项。

(2) 使用禁止指令

在 EW0 模式中，因为以下的指令参照闪存内的数据，所以不能使用：

UND 指令、INTO 指令、BRK 指令

(3) 中断

EW0 模式时的中断如表 18.1、EW1 模式时的中断如表 18.2 所示。

表 18.1 EW0 模式时的中断

模式	状态	在接受可屏蔽的中断请求时	在接受监视定时器、振荡停止检测的中断请求时
EW0	自动擦除中	能通过将向量分配到 RAM 使用。	<p>如果接受中断请求，就立即强制停止自动擦除或者自动编程，复位闪存。在一定时间后重新启动闪存，然后开始中断处理。</p> <p>因为强制停止，可能从自动擦除中的块或者自动编程中的地址不能读取正常值，所以必须在重新启动闪存后再次执行自动擦除，并确认正常结束。</p> <p>因为监视定时器即使在命令运行中也不停止，所以有可能发生中断请求。必须定期初始化监视定时器。</p>
	自动编程中		

注1. 因为地址一致中断的向量被分配在 ROM 中，所以不能在执行命令中使用。

注2. 因为给块 0 分配了固定向量，所以不能在自动擦除块 0 中使用非屏蔽中断。

表 18.2 EW1 模式的中断

模式	状态	在接受可屏蔽的中断请求时	在接受监视定时器、振荡停止检测的中断请求时
EW1	自动擦除中(擦除挂起功能有效)	在经过td(SR-SUS)时间后,停止自动擦除,执行中断处理。在结束中断处理后,能通过将FMR4寄存器的FMR41位置“0”(重新启动擦除),重新开始自动擦除。	如果接受中断请求,就立即强制停止自动擦除或者自动编程,复位闪存。在一定时间后重新启动闪存,然后开始中断处理。 因为强制停止,可能从自动擦除中的块或者自动编程中的地址不能读取正常值,所以必须在重新启动闪存后再次执行自动擦除,并确认正常结束。因为监视定时器即使在命令运行中也不停止,所以有可能发生中断请求。必须使用擦除挂起功能定期初始化监视定时器。
	自动擦除中(擦除挂起功能无效)	优先自动擦除,让中断请求等待。在自动擦除结束后,执行中断处理。	
	自动编程中(编程挂起功能有效)	在经过td(SR-SUS)时间后,停止自动编程,执行中断处理。在中断处理结束后,能通过将FMR4寄存器的FMR42位置“0”(重新启动编程),重新开始自动编程。	
	自动编程中(编程挂起功能无效)	优先自动编程,让中断请求等待。在自动编程结束后,执行中断处理。	

注1. 因为地址一致中断的向量被分配在ROM中,所以不能在执行命令中使用。

注2. 因为给块0分配了固定向量,所以不能在自动擦除块0中使用非屏蔽中断。

(4) 存取方法

在将 FMR01 位、FMR02 位、FMR11 位置“1”时,必须在给对象位写“0”后连续写“1”。另外,在写“0”后和写“1”之间,不能发生中断。

(5) 用户 ROM 区的改写

如果在使用 EW0 模式对保存改写控制程序的块进行改写中途电源电压下降,改写控制程序就不能被正常改写,所以此后就可能无法改写闪存。此块的改写必须使用标准串行输入/输出模式。

(6) 编程

不能对已编程的地址进行追加写。

(7) 转移到停止模式、等待模式

不能在擦除挂起中转移到停止、等待模式。

18.6 有关噪声的注意事项

18.6.1 作为噪声和闩锁对策，在 VCC 管脚和 VSS 管脚之间插入旁路电容

必须在 VCC 管脚和 VSS 管脚之间以最短距离使用较粗的配线连接旁路电容（0.1 μ F 左右）。

18.6.2 端口控制寄存器的噪声误动作对策

在严格的噪声等试验中，如果受到外噪声（主要是电源方面的噪声），即使 IC 内部的噪声对策电路也可能无法完全对应。此时，和端口有关的寄存器值可能发生变化。

作为此时的程序对策，建议定期重新设定端口寄存器、端口方向寄存器以及上拉控制寄存器。但是，如果在中断处理中进行转换端口输出等控制，由于在与重新设定处理之间可能会发生竞争，因此必须在充分探讨控制处理的基础上，进行重新设定处理。

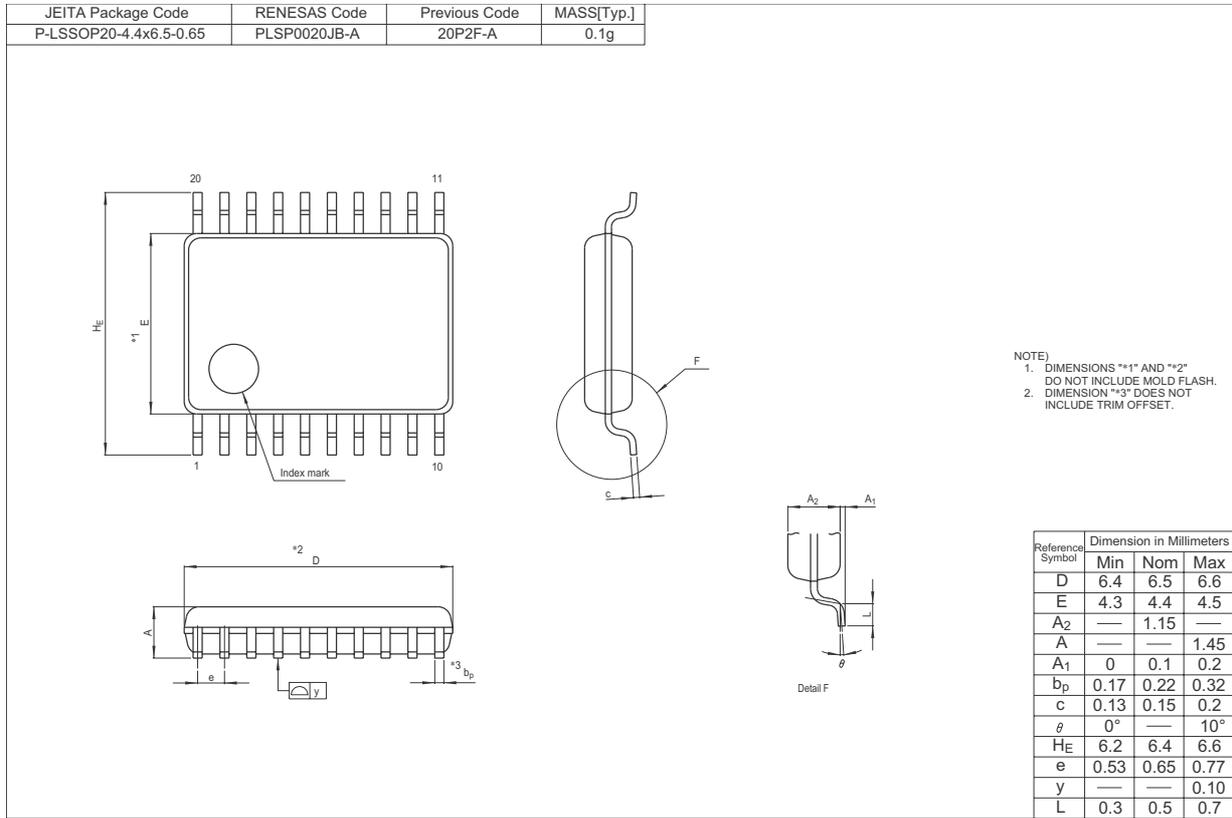
第19章 On-chip 调试器的注意事项

在使用 on-chip 调试器进行 R5R0C00 群的程序开发和调试时，必须注意以下限制事项：

- (1) 由于 on-chip 调试器使用 0C000h 到 0C7FFh 的地址，因此用户不能使用该区域。
- (2) 不能在用户系统使用地址一致中断（AIER、RMAD0、RMAD1 寄存器和固定向量表）。
- (3) 不能在用户系统使用 BRK 指令。
- (4) 在用户程序暂停时使用最大 8 字节的栈指针，所以必须确保 8 字节的栈区。

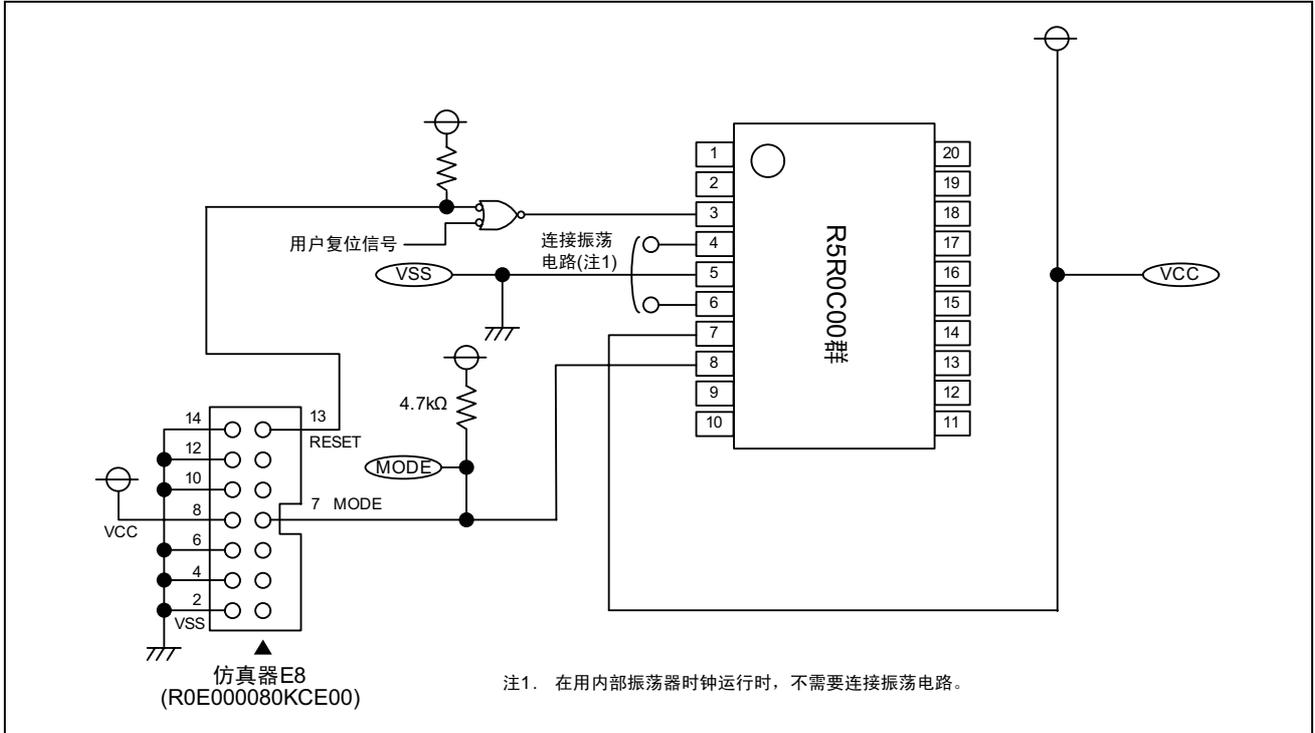
On-chip 调试器的连接和使用方法有特殊的限制事项。关于 on-chip 调试器的详细内容，请参照各 on-chip 调试器手册。

附录 1. 外形尺寸图



附录 2. 和 on-chip 调试仿真器的连接例

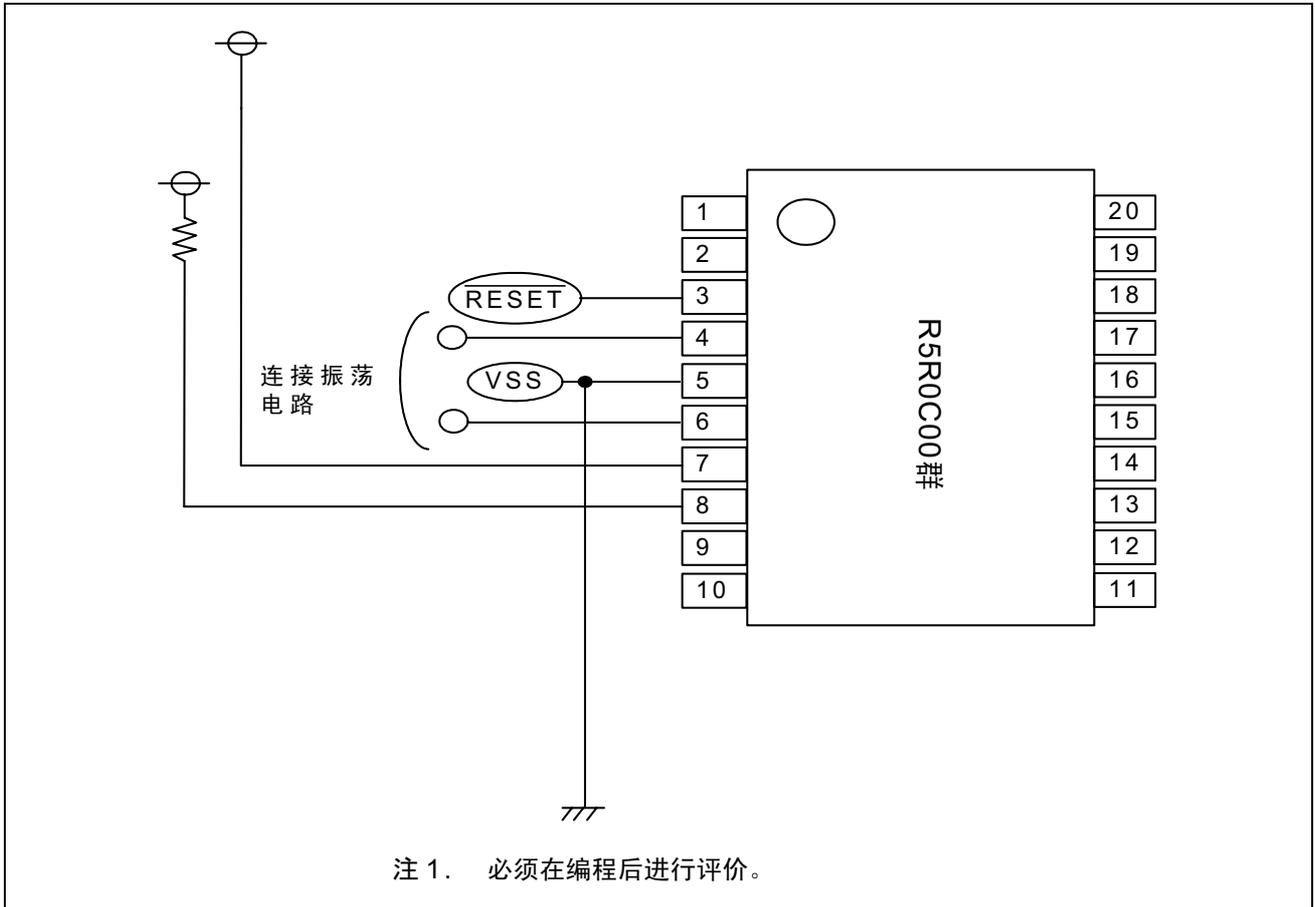
和仿真器 E8 (R0E000080KCE00) 的连接例如附图 2.1 所示。



附图 2.1 和仿真器 E8 (R0E000080KCE00) 的连接例

附录 3. 振荡评价电路例

振荡评价电路例如附图 3.1 所示。



附图 3.1 振荡评价电路例

索引

A		ICDRT.....	205
A0、A1	12	ICIER	203
AD.....	236	ICMR.....	202
ADCON0.....	235	ICSR.....	204
ADCON1.....	235	INT0F.....	89
ADCON2.....	236	INT0IC.....	81
ADIC	80	INT1IC.....	80
AIER.....	97	INT3IC.....	80
C		INTB.....	12
CM0	57	INTEN.....	89
CM1	58	IPL	12
CMP0IC	80	ISP	13
CMP1IC	80	K	
CPU	11	KIEN	95
CSPR.....	103	KUPIC.....	80
D		O	
DRR	28	OCD.....	59
F		OFS	102, 249
f1、f2、f4、f8、f32	63	P	
FB	12	P1	26
FLG.....	12	P3	26
FMR0.....	254	P4	27
FMR1.....	255	PC.....	12
FMR4.....	256	PD1.....	26
fRING-fast.....	63	PD3.....	26
fRING-S	63	PD4.....	26
fRING、fRING128	63	PM0	51
H		PM1	52
HRA0	60	PMR.....	27, 176, 206
HRA1	60	PRCR.....	73
HRA2	60	PREX.....	110
I		PREZ.....	124
ICCR1	200	PUM.....	125
ICCR2	201	PUR0.....	28
ICDRR	205	PUR1	28
ICDRS.....	205	R	
I		R0、R1、R2、R3	12
ICCR1	200	RMAD0.....	97
ICCR2	201	RMAD1.....	97
ICDRR	205		
ICDRS.....	205		

S

S0RIC	80
S0TIC.....	80
S1RIC	80
S1TIC.....	80
SAR.....	205
SB	12
SFR.....	17
SSCRH	170
SSCRL.....	171
SSER	173
SSMR.....	172
SSMR2	175
SSRDR	176
SSSR	174
SSTDOR.....	176
SSTRSR	179
SSU.....	168

T

TC	141
TCC0.....	142
TCC1.....	143
TCIC.....	80
TCOUT	144
TCSS	110, 126
TM0.....	141
TM1.....	141
TX	110
TXIC.....	80
TXMR.....	109
TZIC	80
TZMR.....	123
TZOC	125
TZPR.....	124
TZSC.....	124

U

U0BRG	153
U0C0.....	154
U0C1.....	155
U0MR.....	154
U0RB	153
U0TB.....	153
U1BRG	153
U1C0.....	154
U1C1.....	155
U1MR.....	154
U1RB	153
U1TB.....	153

UART	161
UCON	155
USP	12

V

VCA1	43
VCA2	43
VW1C	44
VW2C	45

W

WDC	102
WDTR.....	103
WDTS	103

瑞萨16位单片机 硬件手册
R5R0C00群

Publication Date: Rev.1.00, Aug.25, 2006

Published by: Sales Strategic Planning Div.
Renesas Technology Corp.

Edited by: Customer Support Department
Global Strategic Communication Div.
Renesas Solutions Corp.

Renesas Technology Corp. Sales Strategic Planning Div. Nippon Bldg., 2-6-2, Ohte-machi, Chiyoda-ku, Tokyo 100-0004, Japan



RENESAS SALES OFFICES

<http://www.renesas.com>

Refer to "<http://www.renesas.com/en/network>" for the latest and detailed information.

Renesas Technology America, Inc.
450 Holger Way, San Jose, CA 95134-1368, U.S.A
Tel: <1> (408) 382-7500, Fax: <1> (408) 382-7501

Renesas Technology Europe Limited
Dukes Meadow, Millboard Road, Bourne End, Buckinghamshire, SL8 5FH, U.K.
Tel: <44> (1628) 585-100, Fax: <44> (1628) 585-900

Renesas Technology (Shanghai) Co., Ltd.
Unit 204, 205, AZIACenter, No.1233 Lujiazui Ring Rd, Pudong District, Shanghai, China 200120
Tel: <86> (21) 5877-1818, Fax: <86> (21) 6887-7898

Renesas Technology Hong Kong Ltd.
7th Floor, North Tower, World Finance Centre, Harbour City, 1 Canton Road, Tsimshatsui, Kowloon, Hong Kong
Tel: <852> 2265-6688, Fax: <852> 2730-6071

Renesas Technology Taiwan Co., Ltd.
10th Floor, No.99, Fushing North Road, Taipei, Taiwan
Tel: <886> (2) 2715-2888, Fax: <886> (2) 2713-2999

Renesas Technology Singapore Pte. Ltd.
1 Harbour Front Avenue, #06-10, Keppel Bay Tower, Singapore 098632
Tel: <65> 6213-0200, Fax: <65> 6278-8001

Renesas Technology Korea Co., Ltd.
Kukje Center Bldg. 18th Fl., 191, 2-ka, Hangang-ro, Yongsan-ku, Seoul 140-702, Korea
Tel: <82> (2) 796-3115, Fax: <82> (2) 796-2145

Renesas Technology Malaysia Sdn. Bhd
Unit 906, Block B, Menara Amcorp, Amcorp Trade Centre, No.18, Jalan Persiaran Barat, 46050 Petaling Jaya, Selangor Darul Ehsan, Malaysia
Tel: <603> 7955-9390, Fax: <603> 7955-9510



R5R0C00 群
硬件手册

