

シリコン・サブストレート上のスパイラル・ インダクタの設計とシミュレーション

Application Note

著者: Jan Van Hese (Agilent Technologies)

無線システム用の製品メーカは、小型 で経済的なコンポーネントを要求して います。高度に統合化されたRFICを設 計するためには、サブストレート上に スパイラル・インダクタを統合するこ とが望まれます。製造コストを最小限 にするためには、サブストレートとし てシリコンが最良の選択肢です。この 論文では、シリコン上に統合されたス パイラル・インダクタの性能に影響を 与える設計上の問題を、最新のエレク トロニック・デザイン・オートメーシ ョン(EDA)ソフトウェアを用いて、 RFICのシミュレーションと最適化を前 提とした、インダクタの性能の正確な モデリング手法を中心に議論します。

シリコン上にスパイラル・インダクタ を実装する上での主な問題は、一般に 品質が悪くなることです。スパイラ ル・コイルのメタライゼーションによ る抵抗性の損失、シリコン・サブスト レートの抵抗、サブストレートとの容 量性結合により、シリコン上のインダ クタは理想的な誘導性素子とはかなり 異なる性質を示します。このように一 般に性能が悪いことから、スパイラル は、必要な動作周波数で最大のクオリ ティ・ファクタ(Q値)を持ち、一方で 必要なインダクタンス値を示し、サ プストレート上の利用可能な領域に 収まるように設計されます。

無線用ICの設計とシミュレーションの 成功は、このようなスパイラル・イン ダクタの電気的な動作の正確な特性評 価にかかってます。インダクタンスと

ご注意

2002 年 6 月 13 日より、製品のオプション構 成が変更されています。 カタログの記載と異なりますので、ご発注の 前にご確認をお願いします。

Q値がRFIC全体の性能を最も大きな制限する因子となるので、正確な特性評価が非常に重要になります。

従来、シリコン上のスパイラルは測定 によって特性が評価されてきました。 この実験に基づいた手法は、多数のス パイラルを設計し、テスト・ウェーハ 上に実装することから始まります。 各々のウェーハは、ウェーハ・プロー ビング・テスト装置を使用して測定さ れます。このような手法では、予測的 な設計が行えないため、多くのスパイ ラルの特性を評価する必要がありま す。これらのスパイラルの内のほん の少ししか実用的な設計として採用 できないからです。仕様化された動 作周波数で必要なインダクタンス値 と最大Q値、占有面積などの基準を用 いて、最良の性能のスパイラルを選択 します。通常、スパイラルはそのまま の状態(すなわち、より良い動作を得 るための改善はなされないという意 味)で使用されます。一般に、IC設計 プロセスで使用するために、選択した スパイラルの実測データから集中定数 素子モデルが抽出されます。

シミュレーションを使用したスパイラ ルの特性評価により、設計の柔軟性が 増します。また、この手法は、特別な テスト・ウェーハは必要ありません が、その代わりプロセス・パラメータ の評価に依存します。シミュレーショ ンにより、設計プロセスに予測可能性 が与えられるので、必要なインダクタ ンス値や最良のO値を得るためのスパ イラルのレイアウトの最適化や微調整 が簡単になります。この最適化のプロ セスは自動化することもできます。パ ラメータの観察により、スパイラルの 動作を改善するためのパラメータの感 度やヒントが明らかになります。シミ ユレーションに基づいた手法の可能性 を実現するためには、シミユレータが 正確で、計算効率が高く、使いやすい ものである必要があります。我々のサ ンプルに使用した製品、Agilent EEsof EDAのアドバンスド・デザイン・シス テム2001のプレーナ電磁界シミュレー タの背景情報を提供します。

最初に、測定およびシミュレーション 技術に基づいたスパイラルの設計と特 性評価の比較から始めます。その後、 実用的な複雑なスパイラル・インダク タの設計を考察し、このサンプルのシ ミュレーション結果と測定結果を比較 します。シミュレーション結果に基づ いて、電気的な動作を記述する集中定 数素ンダクタの幅と間隙、酸化物層の厚 さなどのパラメータを変化させたとき の、典型的なスパイラルの動作の変化 を考察し、それが設計プロセスに役立 つことを示します。



設計および特性評価の手法

シリコン上のスパイラル・インダクタ の設計プロセスは、通常、長方形、八 角形、円形などの基本的なスパイラ ル・レイアウトの種類の選択から始ま ります。この選択は、ほとんどの場合、 チップ上で利用可能な「占有面積」と 設計者の過去の経験を組み合わせて行 われます。いくつかの種類のスパイラ ルが現在使用されていて、その内のい くつかの典型的なレイアウトを図1に 示します。

スパイラルを作成するのに必要なメタ ライゼーションのレベルを、シリコン 加工プロセスにマッピングする必要が あります。損失を最小限にし、最良の Q値を得るためには、スパイラル用に 損失が最小のメタル層を選択する必要 があります。サブストレートの渦電流 による損失を抑え、サブストレートと の容量性結合を抑えるために、このメ タル層はできるだけシリコン・サブス トレートから離す必要があります。

スパイラル・レイアウトを選択した 後、巻き数、コンダクタの幅と間隙を 含めた物理パラメータを決める必要が あります。必要なインダクタンス値と Q値の初期値を得るために、簡単な方 程式、解析モデル、過去の経験が役立 つことがあります。これらの開始パラ メータのために、既知のサブストレー ト特性を使用して損失特性を見積るこ ともできます。設計プロセスのこの最 初のステップが終わると、異なる手法 を用いて、性能を解析、最適化するこ とができます。





(c)



図1. 一般的なスパイラル・インダクタのレイアウト: (a) 従来の四角形のスパイラル、 (b) ループ面積が等しくなるように最適化した従来のスパイラル、(c) 絡み合ったスパイ ラル、(d) ツイン・スパイラル 測定に基づく手法では、設計のこの初 期データと多数のスパイラル・レイア ウトを実装したテスト・ウェーハを使 用します。基本パラメータを十分に変 化させて調べるために多数のレイアウ トが必要です。テスト・ウェーハを製 作した後、通常、すべてのスパイラル をSパラメータで測定し、インダクタ ンス値やQ値などの基本量を、必要な 周波数レンジに渡って実測データから 導出します。SPICEなどのタイム・ド メインの回路シミュレータは集中定数 素子モデルを使用すると効率的なの で、実測データから集中定数素子モデ ルも決定します。

すべてのインダクタの特性の評価が 終わると、電気的な動作と占有面積 にしたがって分類します。使用可能 なスパイラルの設計を選択し、RFIC 設計プロセスで使用するためにライ ブラリに追加します。さらに最適化 が必要な場合は、最良のスパイラル のパラメータをさらに変化させて、 新しいテスト・ウェーハを設計、実 装、測定して、必要な電気的な動作 に近いものを得ます。

明らかに、測定に基づいた手法の大き な欠点は、テスト・ウェーハが必要な ことであり、しかも複数のテスト・ウ ェーハが必要な場合もあり、非常に高 価で時間がかかることです。また、 「最良の」スパイラルがすべての要件 を満たしていなくても、選択したスパ イラルしか実際のIC設計プロセスに確 実に使用できません。したがって、設 計の他の個所で特性を補償するための 変更が必要になります。最後に、測定 に基づく手法では、校正手順に特別な 配慮が必要な、非常に正確な測定が必 要です。

電磁界シミュレーションは、カットア ンドトライの測定に基づく手法に代わ る魅力的な方法です。これは、高価で 時間のかかる実装と測定の必要がな く、スパイラル・インダクタの動作を 予測可能にするプロセスです。シミュ レータにより、ウェーハ上に実際のス パイラルを実装するのではなく、レイ アウト・ドローイング環境で定義した 仮想的なスパイラルの特性を評価する ことができます。最大5または10GHz (またはそれ以上)まで正確で広帯域の モデルが必要なことから、電磁界シミ ュレーション技術でのみ必要な正確さ を達成することができます。ほとんど の電磁界シミュレータは、周波数依存 のSパラメータを生成するので、測定 ベースの手法と仮想的に同じです。最 小限のセットアップと計算時間で正確 な結果を得るためには、シミュレータ の選択が非常に重要になります。

シミュレーションに基づく手法の利点 は、必要な動作を得るためのスパイラ ル・レイアウトの最適化を含めた、レ イアウト変更による効果の検討に関す る柔軟性が高いことです。ウェーハの 製作とは独立しているので、デザイ ン・サイクルが非常に短くなります。 今日の強力なPCを使用すると、セッ トアップと結果の解釈を含めた、スパ イラルの典型的なシミュレーションに 必要な時間は、半時間もかかりません。 さらに良好な性能を得るために、別の セットアップも試すことができます。 シミュレーションには、サブストレー トとメタライゼーションの特性を含め た、プロセス・パラメータの正確なセ ットアップが必要です。信頼性の高い プロセス特性のデータが重要です。

最良の電磁界シミュレーション技術の 選択

時間領域差分法 (FDTD)、有限要素法 (FEM)、モーメント法(MOM)などの 異なる電磁界シミュレーション技術を 利用した電磁界シミュレータがいくつ か市販されています。シリコン上のス パイラルのシミュレーションには、モ ーメント法をベースにしたシミュレー ション技術の方が他の技術に比べて大 きな利点があります。他の方法では完 全な3次元構造を解析するのに対して、 MOMでは計算過程で金属表面のフィ ールド量のみを使用するので、シミュ レーション時間とコンピュータ・リソ ースの要求が低減されるという利点が あります。ICプロセスにはいくつかの レイヤが含まれているので、結果は十 分に正確です。隣接レイヤの表面間の 相互作用は、2次元問題として解析す ることができます。

一般に、モーメント法は、メタル上の 流れる電流を未知数とした、Maxwell 方程式の積分による定式化から始まり ます。この積分方程式は、メタル表面 の離散セグメント上の電流を用いて解 かれます。Green関数の概念を使用し て、シリコン材料の電磁気的な効果を 含めた、サブストレート(構造の下の 境界)の動作特性を評価します。この ようにして、シリコン・サブストレー トとの容量性結合と磁気誘導された渦 電流が考慮されます。

この論文では、Agilent EEsof EDAの ADS2001 Momentumというモーメント 法に基づくシミュレータを使用してシ ミュレーションを行います。このシミ ュレータは、モーメント法を使用して、 周波数依存のSパラメータを生成しま す。モーメント法による平面構造の離 散化と解法プロセスを図2に示しま す。平面構造は、(計算を効率化する ために)側面方向に無限の広がりを持 つサブストレート・レイヤのスタック と有限個のメタライゼーション・パタ ーンに分解されます。メタライゼーシ ョン・パターンは、四角形、三角形、 または多角形セルを使用して、メッシ ュ化 (図2a) されます。Maxwell 方程式 は、平面構造に境界条件を課すことに より、積分方程式に変換されます。平 面のメタライゼーション構造上の表面 電流は、メッシュのセルに対して定義 されたrooftop基底関数を使用してモデ ル化されます(図2b)。Galerkinの試験 手順を適用することにより、境界条件 を課します。この結果、図2dに示すよ うな、モーメント法の相互作用または インピーダンス行列方程式が得られま す。図2cに示すような等価回路モデル [1]でこのインピーダンス行列方程式 を解釈することができます。この回路 では、ノードはメッシュ内のセルと対応し、セルの電荷を保持します。各セルはグランドへのキャパシタに対応し、そのキャパシタは付随する電荷基 底関数による電気的な自己結合を表します。すべてのノードは分岐に接続されていて、その分岐は、セルの辺を通 る電流を運びます。各分岐には、付随する電流基底関数による磁気的な自己 結合を表すインダクタと電流基底関数 に起因するコンダクタの損失を表す抵 抗が接続されています。



図2. rooftop基底関数と等価回路表現を使用した表面電流のモーメント法による離散化

厳密には、MomentumのMomentum RF モードを使用します。このモードには、 シリコン上のスパイラルのシミュレー ションに直接役立ついくつかの特殊な 機能があります。Momentum RFでは、 Green関数の準静的な近似を使用する ことにより、フルウェーブ電磁界シミ ュレーションに比べて著しく高速化さ れます。シリコン上のスパイラルの寸 法は、必要な最大周波数に対応する波 長に比べて常に小さいので、準静的な 近似を簡単に確認することができま す。Momentum RFのシミュレーショ ンでは、多角形セルを用いてメタルの 表面をメッシュ化します。この方法は、 四角形と三角形のみを使用してメッシ ュ化する方法に比べて、シミュレーシ ョンが高速になります[1]。 Momentum RFは、メタル上の電流を 表現するのに、いわゆるstar-loop基底 関数を使用するので、低い周波数レン ジも含めた、すべての周波数で正確な シミュレーションが行えます。



図3.サンプルの八角形スパイラル・インダクタとグランド・リングのレイアウト

サンプル:八角形のスパイラル・インダ クタ

このセクションでは、4回巻きの八角 形スパイラル・インダクタの特性をシ ミュレーションと測定の両方で評価し ます。このスパイラルのレイアウト (上面図)を図3に示します。物理パラ メータと電気パラメータを以下に示し ます。:

幅	: 25µm
巻き線間の間隙	: 5µm
サブストレートの厚さ	: 500µm
サブストレートの抵抗率	: 15 Ω cm
SiO ₂ レイヤの厚さ	: 8µm
メタル層のインピーダンス	$: 9.2 \text{m} \Omega/\text{sq}$

メタライゼーションのインピーダンス は、低い値で、異なるメタライゼーシ ョン・レベルの組み合わせの結果で す。インダクタの周囲はメタライゼー ション・リング(かさ)であり、構造 の戻り電流用の経路となります。メタ ライゼーション・リングは、Siサブス トレートと多数のビアを使用して接続 されています。 Momentumを使用してインダクタを評 価するために、シミュレーション・セ ットアップで、インダクタのそれぞれ のサイドに1つずつ、2つの内部ポート を挿入します。内部ポートの近くに、 2つのグランド基準ポートを追加して、 グランド・リングと接続します。サブ ストレートの下のマスタ「グランド」 を使用するのではなく、これらの2つ の基準ポイントにより、戻り電流が意 図する経路をたどることを保証しま す。メタルの上部とメタルの下部をモ デル化する2つのメタル層は、メタル の有限の厚さを考慮しています。両方 のレイヤは、垂直のメタライゼーショ ン・プレーン(ビア)を使用して接続 します。

測定とシミュレーションの両方を、0~ 40GHzに渡って実行しました。この周 波数レンジでは、構造が電気的に小さ いので、Momentum RFエンジンの使用 が正当化されます。四角形、三角形、 多角形セルで構成されるメッシュを図3 に示します。図4は、実測データと比 較した、Momentumシミュレーション からの2ポートSパラメータを示したも のです。全周波数バンド、特に0~ 25GHzのレンジで優れた一致を示して います。広帯域のシミュレーション $(0 \sim 40 \text{GHz})$ ³, 800MHz Pentium III PCのCPU時間で20分以下で実行され、 必要なRAM容量は40MB以下です。エ ッジ・メッシュとメタライゼーショ ンの周波数依存表皮効果損失モデル を 使 用 した Momentum の 最 高 確 度 モー ドを使用していることに注意してい ください。



図4. サンプルのスパイラルのSパラメータ・データ。赤は実測データ、 青はMomentum RFを使用したシミュレーション・データ

RFIC設計のためのスパイラル・ インダクタ・モデルの抽出

シミュレーションまたは測定によりSパ ラメータが得られ、RFIC設計の次のス テップでこれを直接モデルとして使用 できます。しかし、ほとんどの場合、 抽出したモデルを使用した方が効率的 です。抽出したモデルには、いくつか の種類が考えられます。

周波数依存LおよびQモデル:スパイ ラル・インダクタの測定またはシミュ レーションを行ってSパラメータを得 た後、いくつかの抽出された量を検討 することは有益です。最も重要な量は、 必要な周波数レンジにおけるインダク タンス値とQ値です。これらの量を決 定する最も簡単な方法は、図5のよう なインダクタと抵抗からなる簡単な等 価集中定数素子モデルに基づいた方法 です。

シミュレートされたSパラメータ・デ ータと実測Sパラメータ・データを図5 のモデル適用すると(例えば、ポート2 をグランドにショートしたときの入力 インピーダンスを求めることにより)、 周波数の関数としてインダクタンス (L)と抵抗(R)をプロットすることが できます。次に、これらの値を使用し て、以下の式から計算できるQ値が得 られます。:

$$Q = \frac{\omega L}{R}$$

ここで、小文字のωは角周波数です。

八角形スパイラルのサンプルの周波数 の関数としてプロットしたLとQを図6 に示します。実測データとシミュレー トしたデータから求めたインダクタン スとQ値はよく一致し、0~15GHzま でプロットされています。11.5GHz以



図5. スパイラル・インダクタの簡単な等価モデル



図6. インダクタンス値(L)対周波数とクオリティ・ファクタ(Q値)対周波数

上では、モデルのインダクタンス値は、 Q値と同様に負になります。これは、 このような周波数では、スパイラルの 動作で容量的な効果が支配的となり、 図5のような簡単なモデルでは意味が なくなることを示しています。Q値は、 2.2GHzで最大値に達し、その値は9.5 です。このような低いQ値は、インダ クタのメタライゼーションおよびシリ コン・サブストレートによる損失の影 響が、スパイラルの電気的な動作を劣 化させていることを示しています。

さらに正確な集中定数素子モデル:シ リコン・スパイラルは、図7に示すよ うなさらに詳細なモデルによって表現 されることがよくあります。図7のモ デルの種々の素子には物理的な意味が あります。シャント素子LsおよびRsは、 インダクタの直列のインダクタンスと 抵抗を表します。キャパシタCpは、 スパイラル・インダクタの巻き線間の 容量性結合を表します。サブストレー トの影響は、Siサブストレートとのキ ャパシタンスとして考慮され、シリコ ン・サブストレートの影響をモデル化 する、Coxキャパシタンスおよび並列 のCsub/Rsubの組み合わせを用いて表 されます。グランド・シンボルはサブ ストレート・ノードを表し、「絶対的 な|グランドに接続されることも、さ れないこともあることに注意してくだ さい。サブストレート・ノードーグラ ンドの構成の違いにより、スパイラル の動作は少し異なります。

この等価モデルは物理的に意味があ り、コンパクトであるという利点を持 っています。特別な抽出ソフトウェ ア・プログラムまたはグローバルな最 適化機能を使用して、Sパラメータに 最適にフィッティングする素子の値を 得ることができます。スパイラル・イ ンダクタがその2つのポートに関して 対称でないにもかかわらず、等価モデ ルは対称であることに注意してくださ い。モデルの対称性は、一般に簡単化 のために許容されます。

この集中定数素子モデルは、通常、広 い周波数バンドに対しては用いること ができません。図4の八角形スパイラル の結果では、図7のモデルを用いて0~ 40GHzの全レンジで1つの十分なフィ ッティングを得ることはできません (周波数に依存しない素子を仮定)。ア ドバンスド・デザイン・システムの汎 用最適化機能を使用すると、0~5GHz の周波数バンドで素子の値をフィッテ ィング可能で、以下の素子値が得られ ます。:

Ls=3.08 nHRs= 2.28Ω Cp=0.02 pFCox=1.95 pFRsub= 893Ω Csub=0.09 pF



図7. さらに詳細な集中定数素子モデル



図8. スパイラルのシミュレーションからのSパラメータと 図7の集中定数素子モデルのSパラメータとの比較



図9. 種々の離散周波数でデータをフィッティングしたときの LsとRsの値の変化(0~5GHz)

これらの値は、動作のほとんどを捕ら えることができますが、完全ではあり ません。図8は、このモデルのSパラ メータとモデルの値を抽出したシミュ レーション・データとを比較したもの です。これらのプロットは、モデルの 限界を示しています。

必要な周波数レンジをカバーする1つ のグローバルなフィッティングを得る ことは困難です。したがって、異なる 離散周波数で図7のモデルの集中定数 素子の値をフィッティングすることに より、素子の値の周波数依存性を調べ ます。図9は、0~5GHzの周波数レン ジでの、メインのLsおよびRs素子の値 の変化をプロットしたものです。

シミュレーションを使用したパラメー タ変化の検討

シミュレーションに基づいた手法の1つ の明白な利点は、性能を最適化したり パラメータの感度をテストするため に、スパイラル・デザインのパラメー タを変化させることが容易なことで す。これを示すために、基本的なスパ イラルのパラメータをいくつか変化さ せて、インダクタンスとQ値に与える 影響を調べます。図1cの四角形スパイ ラルの形状を調べます。スパイラルは、 以下の固定パラメータを持っていま す。:

サブストレートの厚さ :600μm サブストレートの抵抗率:10Ωcm メタライゼーションの 表面インピーダンス :35 mmΩ/sq

レイアウトは、以下の可変の物理パラ メータを持っています:

W=メタライゼーションの幅 OD=外のり寸法 L=フィードラインの長さ S1=メタル巻き線間の間隙 D=フィードライン間の距離 N=巻き数 h=SiO₂レイヤの厚さ

以下でレポートされているシミュレー ション結果は、シミュレーション・セ ットアップで1つのメタライゼーショ ンを使用して得たもので、周波数掃引 の各々に対して800MHz PentiumIII PC のシミュレーション時間で2分以下で 結果が得られます。これらのパラメー タを以下の公称値で開始して、パラメ ータのいくつかを変化させてインダク タンスとQ値に与える影響を調べます。

- N=3 $W=10\mu m$ $OD=250\mu m$ $L=20\mu m$ $S1=3\mu m$ $D=30\mu m$
- $h=7\mu m$

巻き数(N)を変化させる:最もわかり やすいパラメータは、スパイラルの巻 き数(N)です。5つのNの値に対する インダクタンスとQ値を図10に示しま す。予想されるように、スパイラルの 巻き数を多くすると、インダクタンス の値は大きくなります。しかし、イン ダクタンス値は、巻き数に正比例しな いことがわかります。スパイラルの外 のり寸法は固定なので、内側の巻きに比 べて相対的に小さくなります。巻き数 が増えると、インダクタンスが増加し、 巻き間の容量性結合とサブストレート との容量性結合が増加するので、自己 共振周波数が急激に低下します。Nが 増加すると、メタルの損失が増加する ので最大Q値も急激に減少します。



図10. N=2、3、4、5、6のときのインダクタンスとQ値。矢印はNの増加を表しています。

間隙(S1)を変化させる:図11は、巻 き線間の間隙(S1)を2~6μmで変化さ せたときの影響を示しています。内側 の巻きのループ面積は、間隙を増加さ せるために小さくする必要があるの で、S1を増加させると、インダクタン ス値は小さくなります。間隙を増加さ せると、巻き間の容量性結合が小さく なり、自己共振周波数が高くなります。 Q値の最大値は、間隙にはあまり敏感 ではありません。

メタライゼーションの幅(W)を変化さ せる-図12に示すデータを得るため に、メタライゼーションの幅(W)を6~ 12µmで変化させました。幅を増加さ せると、内側の巻きのループ面積が減 少するので、インダクタンス値は減少 します。スパイラルのメタライゼーシ ョンとサブストレート間の容量性結合 が増加するので、自己共振周波数も減 少します。幅が増加すると直列損失が 減少するので、Q値は増加しますが、 リニアには増加しません。実際、幅を 2倍にすると、DC抵抗は因子2で減少 し、最大Q値は4.2から5.5にしか増加 しません。



図11.S1=2、3、4、5、6µmのときのインダクタンスとQ値。矢印はS1の増加を表 しています



図12. W=6、8、10、12µmのときのインダクタンスとQ値。矢印はWの増加を表して います

スパイラルの下の酸化物レイヤの厚さ (h)を変化させる:変化させる最後の パラメータはサブストレート・メタラ イゼーションの下の酸化物の厚さhです (図13)。予想されるように、低い周波 数でのインダクタンス値は、サブスト レートの厚さに影響されませんが、シ リコン・サブストレート内の容量性結 合の影響と損失の増加により、Q値と 自己共振周波数は、酸化物の厚さの減 少とともに減少します。図13のプロッ トは、スパイラルをシリコン材料から 離して配置すると両方のパラメータの 性能が改善することを示しています。



図13. h=5、6、7、8、9 μ mのときのインダクタンスとQ値。矢印はhの増加を表しています

まとめ

シリコンRFICに使用するスパイラル・インダクタは、その一般的に粗末な性能 から最良の性能を得るために、注意深く設計し正確にモデル化する必要がありま す。従来の測定に基づく設計と特性評価のプロセスは、非常に時間がかかりコス ト的な欠点がありました。これが、シミュレーションに基づいた手法の利点を示 すための第1の理由です。シミュレーション技術の選択は、正確さと時間、コン ピュータ・リソースの効率的な利用の両面で重要です。電磁界解析に基づいたシ ミュレーション技術だけが正確なモデルを提供します。Momentum RFのいくつ かの特長は、これらのアプリケーションに最適なものです。八角形スパイラルの シミュレートした性能と実測性能とを比較することにより、シミュレータの正確 さを実証しました。最後に、シミュレーション手法の別の利点を実証するために、 標準的な四角形スパイラルのいくつかのパラメータを変化させて、物理的な構造 の違いがどのように性能に影響を与えるかを示しました。

ADS 2001およびMomentumの詳細については、製品概要またはcompany siteを訪れてください。

参考文献

1. Luc Knockaert, Jeannick Sercu and Daniel De Zutter, "Generalized Polygonal Basis Functions for the Electromagnetic Simulation of Complex Geometrical Planar Structures," IMS-2001.

サポート、サービス、およびアシスタンス

アジレント・テクノロジーが、サービスおよびサポートにおいてお約束できることは明確です。リスク を最小限に抑え、さまざまな問題の解決を図りながら、お客様の利益を最大限に高めることにあります。 アジレント・テクノロジーは、お客様が納得できる計測機能の提供、お客様のニーズに応じたサポート 体制の確立に努めています。アジレント・テクノロジーの多種多様なサポート・リソースとサービスを 利用すれば、用途に合ったアジレント・テクノロジーの製品を選択し、製品を十分に活用することがで きます。アジレント・テクノロジーのすべての測定器およびシステムには、グローバル保証が付いてい ます。製品の製造終了後、最低5年間はサポートを提供します。アジレント・テクノロジーのサポート 政策全体を貫く2つの理念が、「アジレント・テクノロジーのプロミス」と「お客様のアドバンテージ」 です。

アジレント・テクノロジーのプロミス

お客様が新たに製品の購入をお考えの時、アジレント・テクノロジーの経験豊富なテスト・エンジニア が現実的な性能や実用的な製品の推奨を含む製品情報をお届けします。お客様がアジレント・テクノロ ジーの製品をお使いになる時、アジレント・テクノロジーは製品が約束どおりの性能を発揮することを 保証します。それらは以下のようなことです。

- 機器が正しく動作するか動作確認を行います。
- 機器操作のサポートを行います。
- データシートに載っている基本的な測定に係わるアシストを提供します。
- セルフヘルプ・ツールの提供。
- 世界中のアジレント・テクノロジー・サービス・センタでサービスが受けられるグローバル保証。

お客様のアドバンテージ

お客様は、アジレント・テクノロジーが提供する多様な専門的テストおよび測定サービスを利用するこ とができます。こうしたサービスは、お客様それぞれの技術的ニーズおよびビジネス・ニーズに応じて 購入することが可能です。お客様は、設計、システム統合、プロジェクト管理、その他の専門的なサー ビスのほか、校正、追加料金によるアップグレード、保証期間終了後の修理、オンサイトの教育および トレーニングなどのサービスを購入することにより、問題を効率良く解決して、市場のきびしい競争に 勝ち抜くことができます。世界各地の経験豊富なアジレント・テクノロジーのエンジニアが、お客様の 生産性の向上、設備投資の回収率の最大化、製品の測定確度の維持をお手伝いします。



April 30, 2002 5988-6047JA

0000-08DEP



電子計測ホームページ http://www.agilent.co.jp/find/tm

記載事項は変更になる場合があります。
ご発注の際はご確認ください。

Copyright 2002 アジレント・テクノロジー株式会社

アジレント・テクノロジー株式会社 本社 〒192-8510 東京都八王子市高倉町9-1