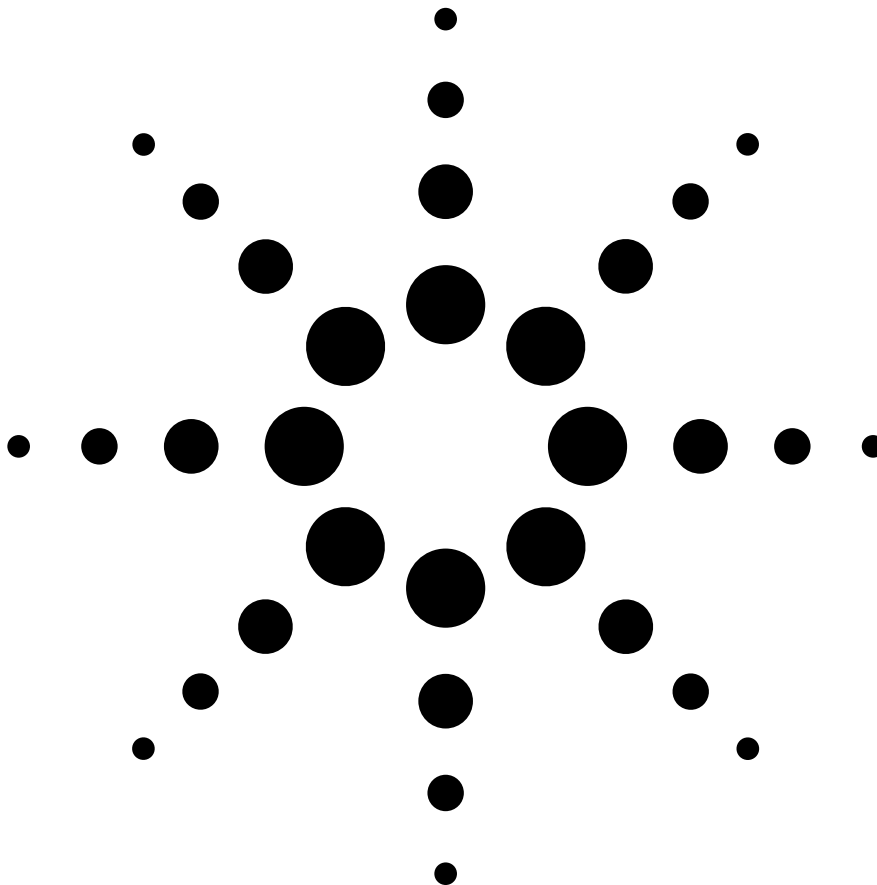


DVIの測定

DVI Revision 1.0とDVI Test&Measurement Guide Revision 1.0の測定

Application Note



Agilent Technologies

DVIとは

DVI (Digital Visual Interface) は、主としてデスクトップPC向けに開発されたデジタル方式のビデオ・インターフェース規格です(図1)。主要なPCメーカーがプロモータとなり、1999年にDDWG (Digital Display Working Group : <http://www.ddwg.org/>) のもとに策定されました。

ディスプレイのインタフェースをDVIにすることにより、完全な非圧縮デジタル伝送による映像の高画質化やコンテンツ・プロテクション(コピーガード)機能を実現できます。また、デジタル化にともない、PC側とディスプレイ側それぞれで、従来使用されていたADC/DACの部品を削減し、デザインを簡素化することで、システムの小型化や低価格化を実現できます。

ノートPC向けのLVDS Display Linkデバイスと比べて、デスクトップPC環境のDVI化は、アナログ・インターフェース式ディスプレイが普及したことや小型化の要求が少ないことから、普及が遅れ気味でしたが、UXGA以上高解像度ディスプレイにおいて、高画質を実現しやすいことや液晶モジュールの低価格化等から再び注目されています。また、最新の動向では、次世代マルチメディア・インターフェースのHDMI (High Definition Multimedia Interface) において、物理層仕様としてDVI1.0準拠を規定しています。

DVI World

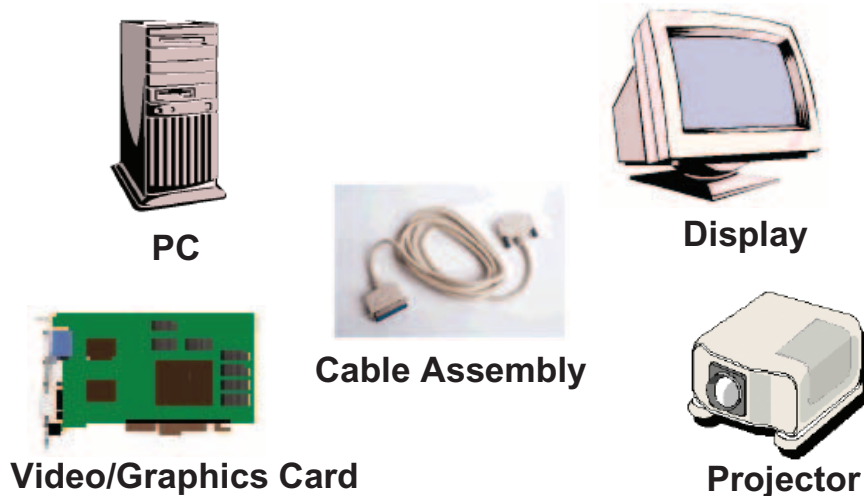


図1. DVIを構成する要素

DVI開発における課題

多くの利点をもつDVIですが、開発においては解決すべき課題があります(図2)。DVIでは、非常に高速なエッジレートのパルスを扱うため、シグナル・インテグリティの問題(インピーダンス・コントロールに関する知識と経験、測定方法のノウハウ)やEMI対策、さらに伝送距離の制約などの課題があります。そして、テストにおいては、相互接続性をどのように検証するか大きな課題があります。

このアプリケーション・ノートでは、これらの課題を克服するためのヒントをご提供するために、DVI規格の概要を解説し、規格への準拠を確認するための測定として、DVI Revision1.0とDVI Test&Measurement Guide Revision 1.0の内容について解説します。

キーワード

- **高速パルス**
- **シグナル・インテグリティ**
- **インピーダンス・マッチング**
- **EMI対策**
- **伝送距離の制約**
- **相互接続性**

図2. DVIの課題

DVI規格の概要

DVI規格は、DVI Revision1.0（以下、DVI1.0）とDVI Test&Measurement Guide Revision1.0（以下DVI T&M Guide1.0）の2つのドキュメントにまとめられています（図3）。この2つのドキュメントは、DDWGのWebページ（<http://www.ddwg.org/>）からダウンロード可能です。

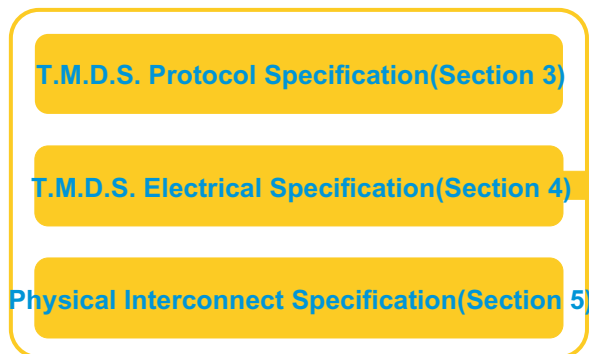
DVI1.0は、プロトコル層、物理層、及び機械特性とコネクタ形状を規定しています。また、DVI T&M Guide1.0は、DVI1.0第4章の物理層仕様を検証するための測定方法に対するガイドラインを示しています。測定するターゲットをトランスミッタ、ケーブル・アセンブリ、レシーバに分類し、それぞれについてテスト方法を示しています。

次節から、DVI1.0及びDVI T&M Guide1.0の測定についてご紹介します。



DVI Revision 1.0

DDWG



DVI Test & Measurement Guide Revision 1.0



DDWG
Electrical Test
Working
Group

※T.M.D.S.(Transition Minimized Differential Signaling)

図3. DVI Revision1.0とDVI Test&Measurement Guide Revision1.0の関係

DVIの信号について (T.M.D.S. Protocol及びSignaling)

DVIではプロトコル層及び物理層に、T.M.D.S. (Transition Minimized Differential Signaling) を採用しており、スケーラブルな伝送スピードでVGAからUXGA、HDTV等に対応できる柔軟な仕様になっています(表1)。

T.M.D.S.は、シングルリンク接続(図4)において、R、G、Bの色データとコントロール信号(Ctrl0、1、2、3及びHSync(水平同期)/VSync(垂直同期))から構成されるデータ信号が、3つの独立したデータ信号用差動ラインに独自にエンコードされた形で、10:1にシリアル化されて伝送されます(すなわち、データ信号は、リファレンス・クロックの10通倍の伝送レートになります)。それとは別に、リファレンス・クロックが1つのクロック信号用差動ラインに10通倍されずにそのまま伝送されます。このとき、リファレンス・クロックは、1画素をあらわすPixel Time (Tpixel)を構成し、データ信号は、Bit Time (Tbit)を構成します(図5)。デュアルリンクでは、データを奇数データと偶数データに分けて、各データを2つのリンクに同時に同じ伝送スピードで送信することで帯域を倍にしています。これにより、シングルリンクで対応できないような大容量のデータの伝送が可能となります。

表1. フレームの情報量の増大／高速伝送が必要

Display Type	Resolution	Reference Clock	Data rate
UXGA	1600 x 1200 dot	165MHz	1.65Gbps
SXGA	1280 x 1024 dot	112MHz	1.12Gbps
XGA	1024 x 768 dot	65MHz	650Mbps
SVGA	800 x 600 dot	40MHz	400Mbps
VGA	640 x 480 dot	25MHz	250Mbps

※DVI Test & Measurement Guide Revision 1.0 より抜粋、各値は目安です

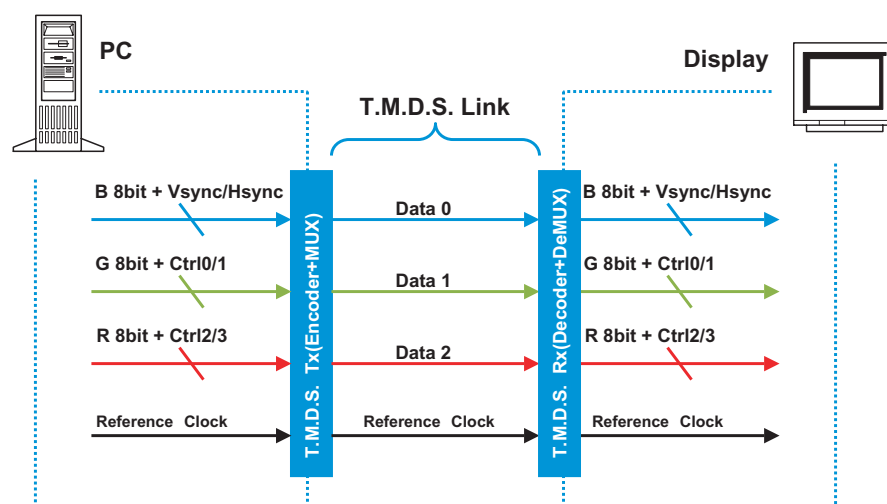


図4. DVIの接続形態とT.M.D.S. Link

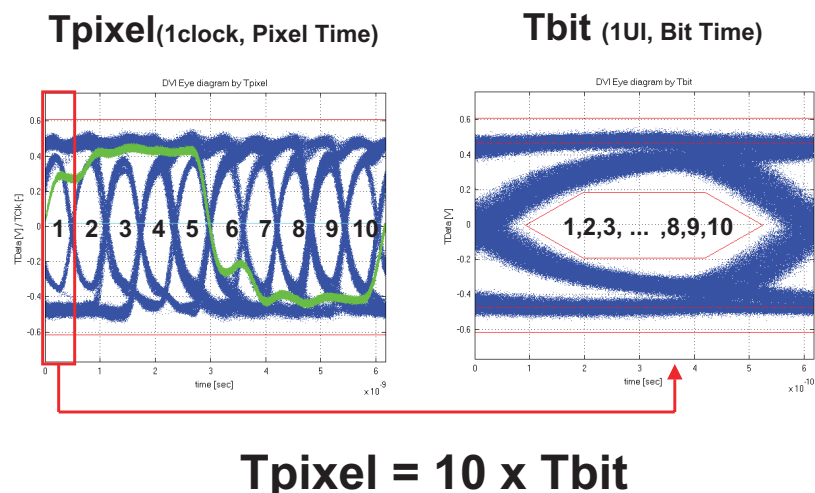


図5. T.M.D.S.の伝送信号

出力は、電流源をスイッチングする構造をとり、レシーバ側で差動の+と-それぞれが3.3V 50Ω 終端されたOpen Drain式の差動100Ω 不平衡伝送路を形成します(図6)。そのため、信号の共通モード電圧は、3.3V 近辺にオフセットされた状態になります。

信号の伝送スピードは、ディスプレイの解像度により変化し、シングルリンクで最大1.65Gbps (NRZパルス) で遷移時間 (T_r/T_f) の規定値は、 $0.4UI \sim 75ps$ という非常に高速なパルスになります。

リファレンス・クロックは、PLLを使ったデザインとなり、カットオフ ($-3dB$) 周波数4MHz 近傍、ロールオフ $-20dB/decade$ 程度の特性を持つループフィルタを備えている必要があります。

特に、データのコーディング方式とリファレンス・クロック伝送方法及びPLLでのクロック・リカバリの規定は非常にユニークであるため、アイ・パターンの測定等においては、いくつかの工夫が必要になる場合があります。

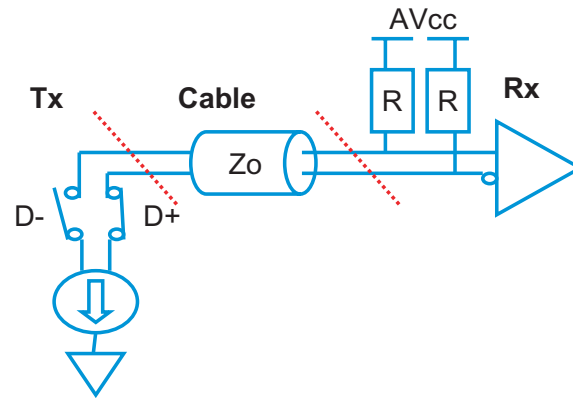


図6. T.M.D.S.の構造

DVI Revision1.0及び DVI Test&Measurement Guide Revision1.0に基づく測定

DVIでは、最大1.65Gbps/Tr=75psの高速パルスを規定していますので、各信号間のタイミング関係に加えて、伝送信号のシグナル・インテグリティを考慮したデザインと検証を行なう必要があります。DVI1.0及びDVI T&M Guide1.0では、製品がDVI1.0準拠であることを検証するためのこれらの測定方法を示しています。アイ・パターンマスク・テストによる波形の総合的な評価とジッタ、ロス及びインピーダンス・マッチングの影響等の個別評価を、トランスミッタ、ケーブル・アセンブリ及びレシーバの3つのパートに分けて示しています(表2)。また、これらの測定のために必要な専用の治具(TPA-P、TPA-Rの2つ、以下TPA治具と標記)は、DDWGにより提供されており、DDWGのWebサイト(<http://www.ddwg.org/>)からオーダ可能です。

DDWGでは、メーカーからのDVI機器のリリースに対して、DVI1.0やDVI T&M Guide1.0を元にした型式認定のプログラムやサービスを、現時点では実施していません。そのため、異なるメーカーや機種間での相互接続の完全性は、各メーカー自身の責任のもと検証する必要があります。

表2. DVI Test&Measurement Guide Revision1.0のテスト内容

Test target	Parameter	Equipment
Transmitter	Rise/Fall Time, Intra-skew, Inter-skew, Clock Jitter, Eye Pattern	Oscilloscope
Cable Assembly	Intra-skew, Inter-skew, Eye Pattern Or NEXT/FEXT, Attenuation, Intra-skew, Delay, Zdiff	Oscilloscope, Video Generator, Pulse Pattern Generator, TDR/Network Analyzer
Receiver	Check to see(or PERT) Zterm	Video Generator, Pulse Pattern Generator, TDR

以下に、各パートに必要な測定について解説します。

トランスミッタの検証

トランスミッタの検証には、表3の測定が規定されています。各測定では、TPA治具とオシロスコープ・システム（オシロスコープとプローブを含む）を使用します。

表3. トランスミッタの試験項目

Parameter	SPEC	Equipment & Condition
Intra-skew	0.15Tbit	差動の D+ と D- のスキュー 0101波形のTop/Base間50%(図7)
Inter-skew	0.2Tpixel	差動ライン間のスキュー 0101波形のTop/Base間50%(図7)
Rise Time/Fall Time	75ps ~ 0.4Tbit	Tr/Tf(20%-80%) 0101波形(図8)
Clock Jitter	0.25Tbit max :TP2	4MHz ループ帯域のPLL リカバリー クロックで、元のリファレンス・クロック のジッタを評価(図9)
Eye Pattern Mask Test	TP2 Mask Template	電圧、時間方向に波形をノーマライズ して評価(図10)

* DVI Test & Measurement Guide Revision1.0より抜粋

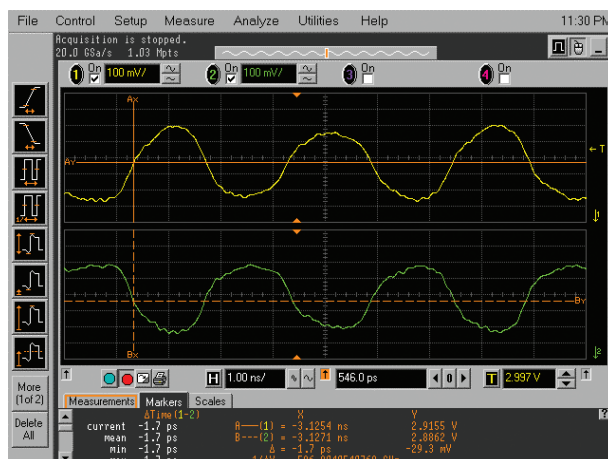


図7. スキューの測定

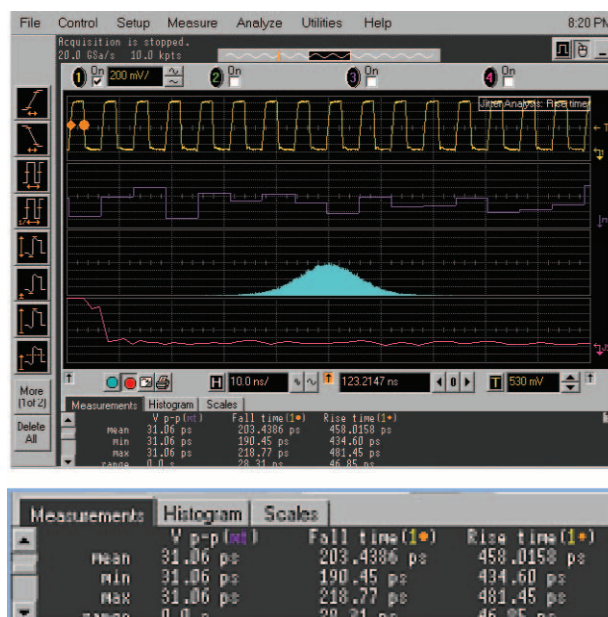


図8. Rise Time/Fall Time測定

信号を評価するためのテスト・ポイントは、TP2になります(図11)。測定のセットアップを図12に示します。TPA治具は、3.3V 50Ω終端とテスト・ポイントへの接続パッド及びクロック・リカバリ回路を提供します(図13)。オシロスコープ・システムは、Bit Time (Tbit) と Rise Time/Fall Time (Tr/Tf) 及びプロービングについて考慮して選択する必要があります。アジレント・テクノロジー製のオシロスコープ・システムの場合、3%のエラーで信号を捕捉するのに十分な帯域とサンプリング・スピードは、次のように推定されます。

信号帯域 = $0.4/T_r$ (20% - 80%)
 システム帯域 = $1.4 \times \text{信号帯域}$
 サンプリングレート = $2.5 \times \text{システム帯域}$

もし仮に、UXGAクラスの解像度を伝送することを考えた場合、Bit Timeが1.62Gbps～1.65Gbpsに達します。このときTr/Tfは、 $0.4UI = 245\text{ps} \sim 242\text{ps}$ を上回るスピードが必要です。実際のデバイスでは、200ps前後が代表的な値であることから、オシロスコープ・システムに最低限必要な帯域は、次のように推定されます。

信号帯域 = $0.4/200\text{ps} = 2\text{GHz}$
 システム帯域 = $1.4 \times 2\text{GHz} = 2.8\text{GHz}$
 サンプリングレート = $2.5 \times 2.8\text{GHz} = 7\text{GSa/s}$

ただし、T.M.D.S.のパルスは、最速 $T_r = 75\text{ps}$ の立ち上がり時間を規定しているため、これでも充分とはいえません。帯域に余裕のあるオシロスコープ・システムを選択することをおすすめします。

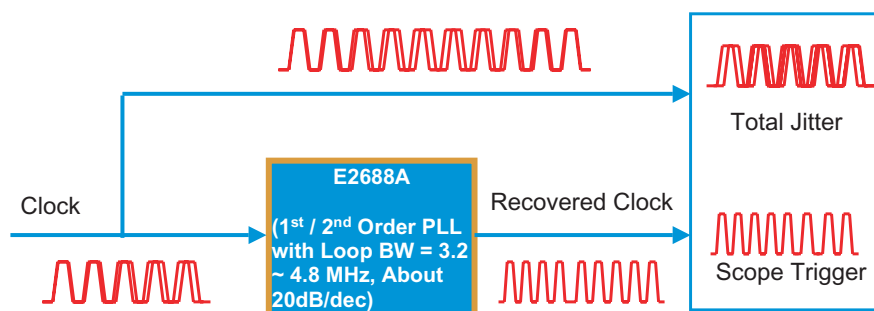


図9. クロック・ジッタの測定

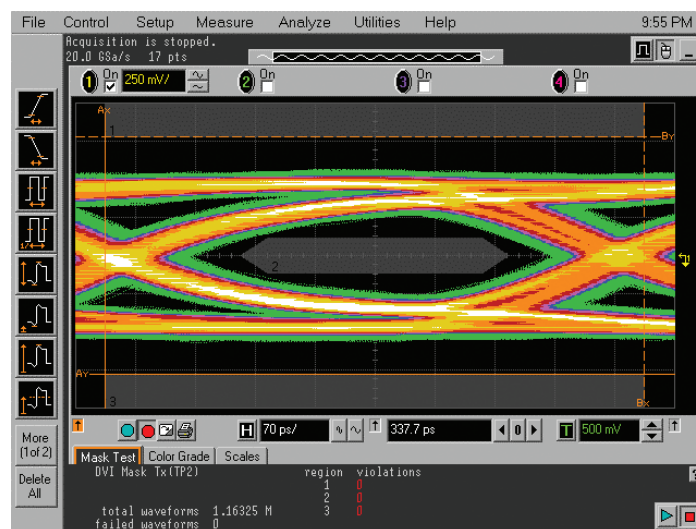


図10. アイ・パターンのマスク・テスト測定例 (TPA治具使用)

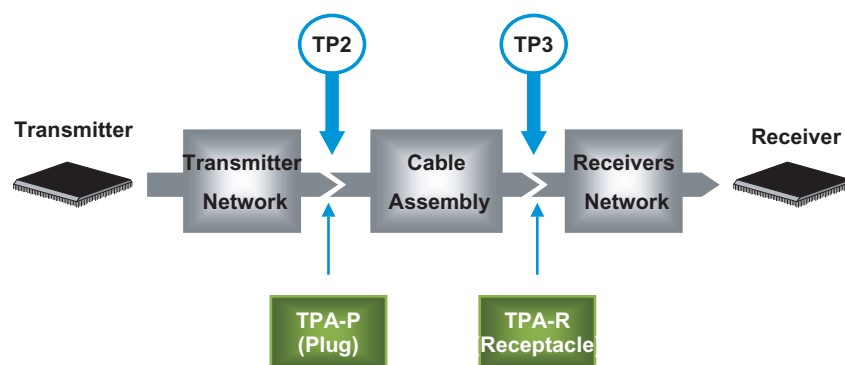


図11. DVIにおけるテスト・ポイントとTPA治具

次に、プロービングが非常に重要です。T.M.D.S.のトランスミッタの構造は、Open Drain型なので、通常、ケーブル直結ではオシロスコプの50Ω負荷をドライブできません。広帯域のアクティブ・プローブとTPA治具を使用し、治具内蔵の3.3V 50Ω終端のテスト・ポイントに対して、ハイ・インピーダンス接続で信号を観測する必要があります。アジレント・テクノロジーでは、広帯域の差動信号に対するプローブ接続の要求に答えるために、差動7GHz帯域InfiniMaxプローブ・システムをご提供しています。

テスト対象PC

広帯域オシロスコープ

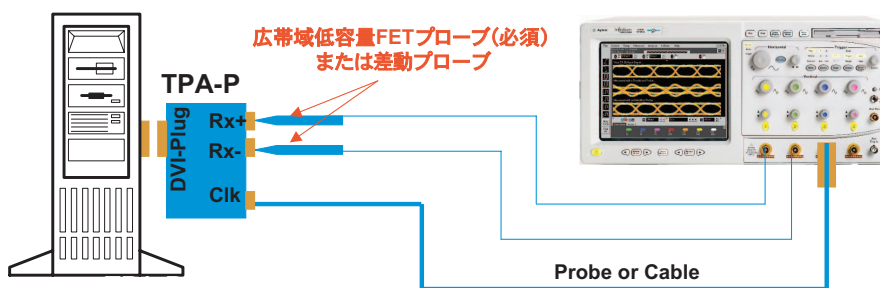


図12. トランスミッタのセットアップ例 (TP2マスクで評価)

また、トランスミッタのテストでは、特にアイ・パターンやクロック・ジッタのテストにおいて、TPA治具のクロック・リカバリ回路を充分考慮する必要があります。TPA治具には、ハードウェアのPLLが実装されており、この特性がトランスミッタのアイ・パターンのジッタ特性に影響を与えます。想定するレシーバPLLがTPA治具の特性と合致している場合は、測定結果に高い相関性と再現性が実現できます。特に、デバイスの特性評価においては、TPA治具の特性を考慮した上で、測定を行なう必要があります。

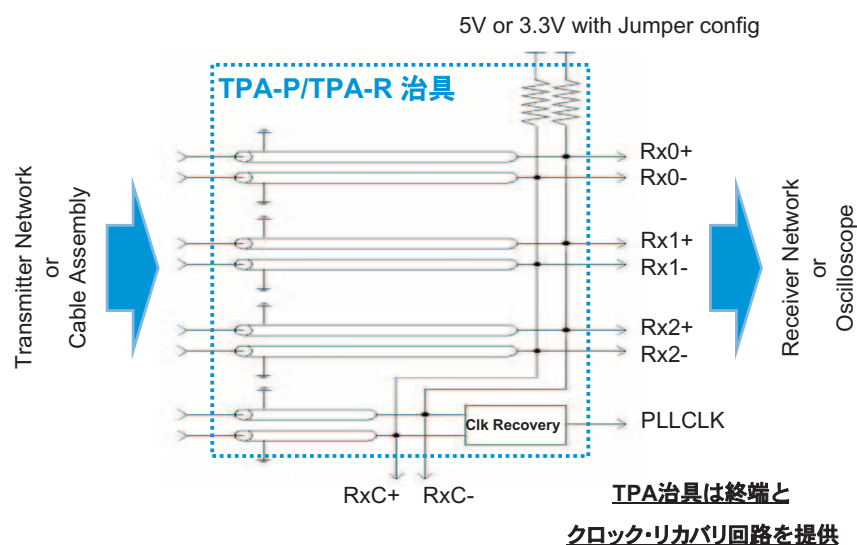


図13. DDWGのTPA治具 (テスト用の標準治具、DDWGのWebサイトよりオーダ可能 (有償))

ケーブル・アセンブリの検証

ケーブル・アセンブリの測定では、図11のTP3のテスト・ポイントに対して、オシロスコープを使用したタイム・ドメイン測定(表4)かネットワーク・アナライザとTDRオシロスコープを使用したパラメータ測定(表5)のどちらかを行います。

タイム・ドメイン測定は、アイ・パターンのマスク・テスト等により、ケーブルの実際上の実力を比較的簡単にテストが可能です(図14)。パラメータ測定では、伝送されるもっとも高速なエッジレートのパルスを伝送可能かどうか、周波数特性の面を含めてより正確に詳細な解析が可能です。DVI T&M GUIDE1.0では、表5のようにネットワーク・アナライザやTDRオシロスコープによるケーブル特性評価のためのパラメータを示しています。テストの具体的な方法や治具については、特に言及していないため、各ユーザで適切なセットアップと治具を準備して測定を行なう必要があります。

表4. ケーブル・アセンブリの試験項目(タイム・ドメイン測定)

Parameter	SPEC	Equipment & Condition
Intra-skew	0.25Tbit	差動の D+ と D- のスキュー 0101波形のTop/Base間50%
Inter-skew	0.4Tpixel	差動ライン間のスキュー 0101波形のTop/Base間50%
Clock Jitter	0.3 Tbit max	4MHz ループ帯域のPLL リカバークロックで、元のリファレンス・クロックのジッタを評価
Eye Pattern Mask Test	TP3 Mask Template	信号源によるストレス・アイ・テスト マスクは、時間方向に波形をノーマライズして評価

* DVI Test & Measurement Guide Revision1.0より抜粋

表5. ケーブル・アセンブリの試験項目(パラメータ測定)

Parameter	SPEC	Equipment & Condition
Near End Crosstalk	4%	Network Analyzer or TDR
Far End Crosstalk	3%	Network Analyzer or TDR
Differential Attenuation	8dB at 825MHz	Network Analyzer
Intra-pair Skew	151ps	Network Analyzer or TDR
Propagation Delay	5.05ns/meter	Network Analyzer or TDR
Differential Impedance	100ohm±20%	Network Analyzer or TDR

* DVI Test & Measurement Guide Revision1.0より抜粋

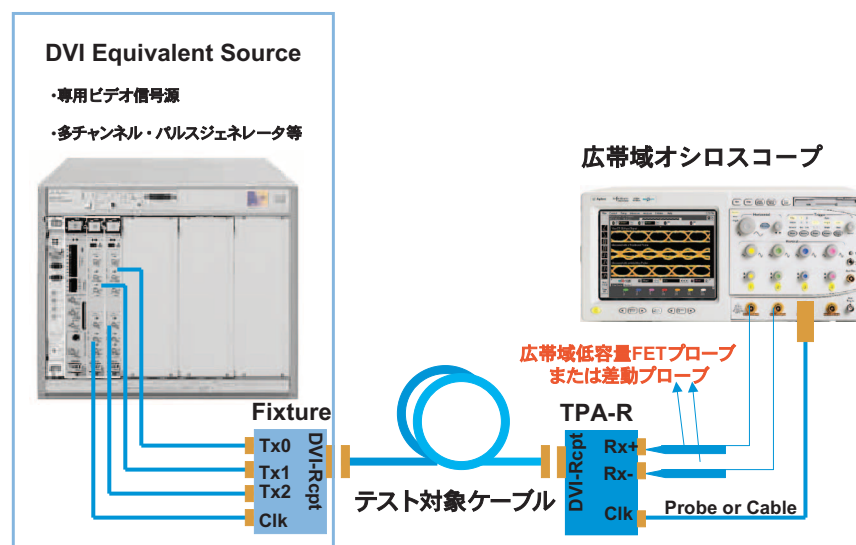


図14. ケーブル・アセンブリの測定(信号源はイメージです)

コネクタ、プリント基板(PCB)の検証

シグナル・インテグリティに関連するいくつかの問題は、接続部分のインピーダンス・コントロールに起因することがよく知られています。特に、トランスミッタとレシーバ及びケーブルを物理的に接続しているコネクタやPCBは、電氣的に不連続になる部分であるため、充分検証しておく必要があります。コネクタ単体(図15)については、差動インピーダンス、クロストーク及びディレイがDVI1.0に規定されています(表6)。PCBについては、デバイスメーカーごとに、設計のガイドラインを示している場合があります。パッシブ部品のインピーダンスは、物理的な形状に依存するパラメータなので、シミュレーションだけでなく、実物を測定して検証しておくことも重要です(図16)。これらの測定に対して、アジレント・テクノロジーでは、信頼性の高いキャリブレーション手法を利用可能なネットワーク・アナライザやTDRオシロスコープをご提供しています。

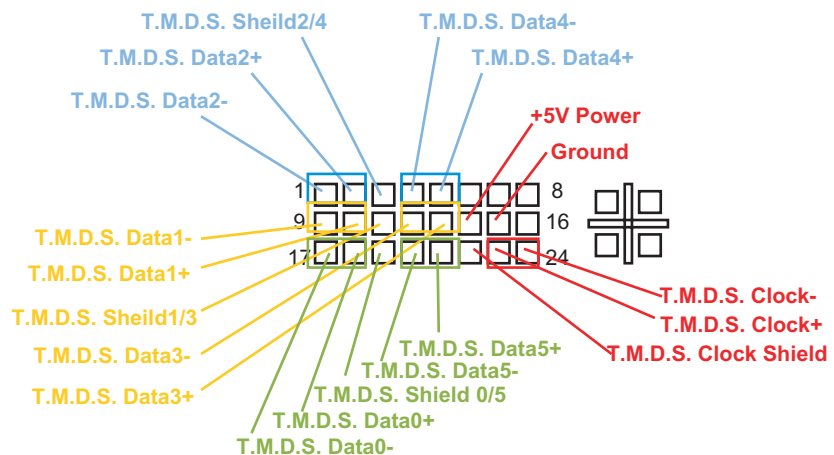


図15. レセプタクル・コネクタのピン配置

表6. インピーダンス・コントロールに関連する仕様

DUT	Parameter	Value	Equipment & Condition
PCB	Impedance	100 Ω ± 20 Ω	TDR Tr(20-80)=75ps
Device Termination	Impedance	100 Ω ± 10 Ω	TDR Tr(20-80)=75ps
Connector	Impedance	100 Ω ± 15%	TDR Tr(10-90)=330ps
Connector	Crosstalk	5%	TDR Tr(10-90)=330ps
Connector	Delay	160ps max	TDT Tr(20-80)=75ps

* DVI Revision1.0より抜粋

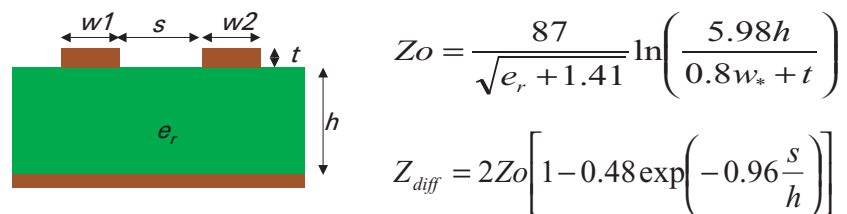


図16. PCBの差動伝送路の構造(断面図、モデルは一般的な例)

レシーバの検証

RXの検証におけるもっとも廉価で確実な方法は、測定対象のレシーバ・システムをアナライザとして活用することです。通常のインタフェース・デバイスでは、測定器でテストする以外で、目で見える形でエラーを確認することは、いろいろな工夫が必要ですが、ディスプレイ機器の場合、映像データが写るか写らないかで、伝送状態を簡単に確認することが可能です。

DVI信号ソースとして専用のビデオ信号源やパルス・パターン発生器等を使用し、規定のストレス・アイ・パターンのマスクに合致したマージンぎりぎりの信号をエミュレートします。この信号において、各種映像データを伝送した際に、ディスプレイの表示にかけ・ぶれや同期はずれなどのノイズが乗らないことを目視確認します。測定セットアップ例は、図14のTPA-R治具とオシロスコープを測定対象のレシーバ・システムに置き換えます。正しい伝送が行なわれているかの確認に十分な時間の目安は、解像度ごとに異なります。DVI T&M Guide1.0では、目視での確認時間の目安を解像度ごとに示しています(表7)。

表7. ディスプレイの解像度ごとに目視試験に必要なテスト時間の目安

Display type	Clock frequency	Measurement time
UXGA	165MHz	6sec
SXGA	112MHz	9sec
XGA	65MHz	15sec
SVGA	40MHz	25sec
VGA	25MHz	40sec

* DVI Test & Measurement Guide Revision1.0より抜粋

相互接続性検証のための解析 (その他の特性検証)

DVI T&M Guide1.0では、異機種間の相互接続性や規格への適合を厳密に検証するための測定手順を規定していません(測定方法のガイドラインのみ)。より信頼性の高い製品を市場に供給し、製品のライフ・タイム全体のコストを低減するためには、さらに詳しい特性の解析や問題点の切り分けをおこなうことも重要です。特にデバイスの検証は、測定確度や再現性をもっとも必要とする部分です。

Txデバイスにおいては、オシロスコープによるレーザPLLエミュレーション機能を利用できます。これにより、リファレンス・クロックの10通倍のアイ・パターンに対する測定に対して、TPA治具のハードウェアPLLに依存しない解析が可能です(図17)。また、パラレル・ビット・エラーレート・テスト(以下、ParBERT)によるRxデバイスへの4ch同時ステミュラス(動的な過負荷状態のエミュレーション)、MUX/DeMUXデバイスやシステム全体のパラレル・パラレルでの対向テストにおけるBER評価は、R&Dレベルの特性解析に効果を発揮します。構成やセットアップについては、ご要望に応じたご提案になりますので、弊社サポート窓口及び担当営業にご相談ください。

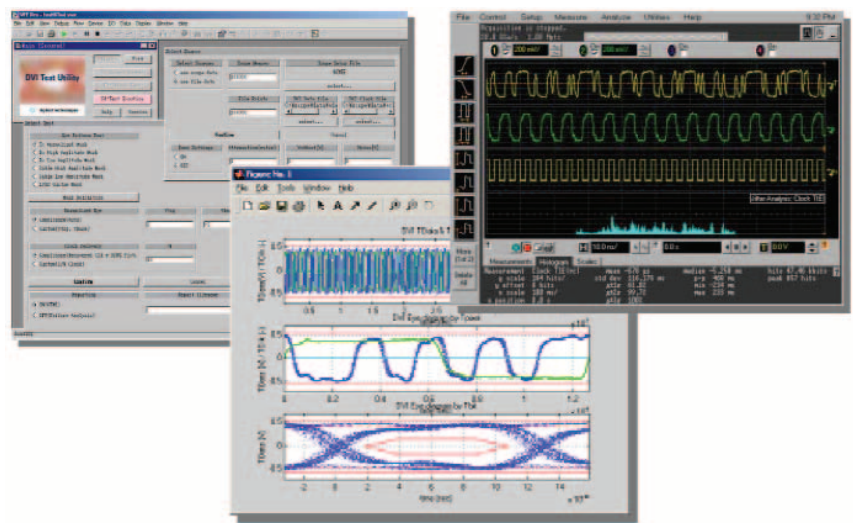


図17. アイ・パターン解析専用のソフトウェア(画面は開発中のイメージ、リリース時期未定)

ご紹介した機材

アジレント・テクノロジーの製品

Infiniium 54855A 広帯域オシロスコープ
 InfiniMax 1134A プロービング・システム
 Infiniium DCA 86100B オシロスコープ
 Infiniium DCA用 54754A 差動TDRモジュール
 Infiniium DCA用 N1022A InfiniMaxプローブ・アダプタ
 ParBERT 81250A パラレル・ビット・エラーレート・テスタ
 ENAシリーズ マルチポート・ネットワーク・アナライザ

その他

TPA-P/TPA-R治具 (DDWG Webより購入可能：<http://www.ddwg.org/>)

略語

DVI	Digital Visual Interface
DDWG	Digital Display Working Group
T.M.D.S.	Transition Minimized Differential Signal
LVDS	Low Voltage Differential Signal
HDMI	High-Definition Multimedia Interface
ADC	Analog to Digital Converter
DAC	Digital to Analog Converter
EMI	Electro-Magnetic Interference
UI	Unit Interval
Tr/Tf	Rise time/Fall Time
Bit Time	Same as UI
Pixel Time	Same as Reference clock rate
VGA	Video Graphics Array
Vsync	Vertical Synchronization
Hsync	Horizontal Synchronization
UXGA	Ultra eXtended Graphics Array
NA	Network Analyzer
TDR	Time Domain Reflectometry
PCB	Printed Circuit Board
MUX/DeMUX (or SerDes)	Multiplexer (Serializer) /De-Multiplexer (De-Serializer)
PLL	Phase Lock Loop
BERT	Bit Error Rate Test

カタログ・参考文献

	カタログ番号
Infiniium 5485xAシリーズ広帯域オシロスコープ	5988-7976JA
Infiniium DCA 86100B 広帯域オシロスコープ	5988-5311J
N1022A Probe Adapter	5988-8541EN
ParBERT 81250A Parallel Bit Error Ratio Tester.....	5988-9188E
ENAシリーズ マルチポート・ネットワーク・アナライザ	5988-3765JA
広帯域プローブのシグナル・インテグリティに関する真実	5988-6515JA
広帯域アクティブ・プローブのユーザビリティと性能の向上	5988-8005JA
差動／シングルエンド・アクティブ・プローブの性能比較	5988-8006JA
タイム・ドメイン・リフレクトメトリの原理	5966-4855J
タイム・ドメイン・リフレクトメトリを使用した差動インピーダンス測定	5988-4796JA
デジタル回路のためのジッタ・ソリューション	5988-8427JA
Finding Source of Jitter with Real-Time Jitter Analysis	5988-9740EN
LVDS technology and device characterization	5988-7214EN
Flat Panel Display Link Test	5968-8028E

DVI Revision1.0, DDWG, 1999.

DVI Test&Measurement Guide Revision1.0, DDWG EWG, 2001.

Webサイト

シグナル・インテグリティ・アプリケーション・セントラル
www.agilen.co.jp/find/si

DDWG

www.ddwg.org

HDMI

www.hdmi.org

サポート、サービス、およびアシスタンス

アジレント・テクノロジーが、サービスおよびサポートにおいてお約束できることは明確です。リスクを最小限に抑え、さまざまな問題の解決を図りながら、お客様の利益を最大限に高めることにあります。アジレント・テクノロジーは、お客様が納得できる計測機能の提供、お客様のニーズに応じたサポート体制の確立に努めています。アジレント・テクノロジーの多種多様なサポート・リソースとサービスを利用すれば、用途に合ったアジレント・テクノロジーの製品を選択し、製品を十分に活用することができます。アジレント・テクノロジーのすべての測定器およびシステムには、グローバル保証が付いています。製品の製造終了後、最低5年間はサポートを提供します。アジレント・テクノロジーのサポート政策全体を貫く2つの理念が、「アジレント・テクノロジーのプロミス」と「お客様のアドバンテージ」です。

アジレント・テクノロジーのプロミス

お客様が新たに製品の購入をお考えの時、アジレント・テクノロジーの経験豊富なテスト・エンジニアが現実的な性能や実用的な製品の推奨を含む製品情報をお届けします。お客様がアジレント・テクノロジーの製品をお使いになる時、アジレント・テクノロジーは製品が約束どおりの性能を発揮することを保証します。それらは以下のようなことです。

- 機器が正しく動作するか動作確認を行います。
- 機器操作のサポートを行います。
- データシートに載っている基本的な測定に係わるアシストを提供します。
- セルフヘルプ・ツールの提供。
- 世界中のアジレント・テクノロジー・サービス・センタでサービスが受けられるグローバル保証。

お客様のアドバンテージ

お客様は、アジレント・テクノロジーが提供する多様な専門的テストおよび測定サービスを利用することができます。こうしたサービスは、お客様それぞれの技術的ニーズおよびビジネス・ニーズに応じて購入することが可能です。お客様は、設計、システム統合、プロジェクト管理、その他の専門的なサービスのほか、校正、追加料金によるアップグレード、保証期間終了後の修理、オンサイトの教育およびトレーニングなどのサービスを購入することにより、問題を効率良く解決して、市場のきびしい競争に勝ち抜くことができます。世界各地の経験豊富なアジレント・テクノロジーのエンジニアが、お客様の生産性の向上、設備投資の回収率の最大化、製品の測定精度の維持をお手伝いします。



電子計測UPDATE

www.agilent.com/find/emailupdates-Japan

Agilentからの最新情報を記載した電子メールを無料でお送りします。

Agilent電子計測ソフトウェアおよびコネクティビティ

Agilentの電子計測ソフトウェアおよびコネクティビティ製品、ソリューション、デベロッパ・ネットワークは、PC標準に基づくツールによって測定器とコンピュータとの接続時間を短縮し、本来の仕事に集中することを可能にします。詳細についてはwww.agilent.co.jp/find/jpconnectivityを参照してください。

アジレント・テクノロジー株式会社

本社 〒192-8510 東京都八王子市高倉町9-1

計測お客様窓口

受付時間 9:00-12:00、13:00-19:00(土・日・祭日を除く)
FAX、E-mail、Webは24時間受け付けています。

TEL ■■ 0120-421-345
(0426-56-7832)

FAX ■■ 0120-421-678
(0426-56-7840)

Email contact_japan@agilent.com
電子計測ホームページ
www.agilent.co.jp/find/tm

- 記載事項は変更になる場合があります。
ご発注の際はご確認ください。

Copyright 2003
アジレント・テクノロジー株式会社



Agilent Technologies

December 4, 2003
5989-0358JA
0000-08DEP